



УКРАЇНА

(19) **UA** (11) **137902** (13) **U**
(51) МПК (2019.01)
G06F 17/00

МІНІСТЕРСТВО РОЗВИТКУ
ЕКОНОМІКИ, ТОРГІВЛІ ТА
СІЛЬСЬКОГО ГОСПОДАРСТВА
УКРАЇНИ

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

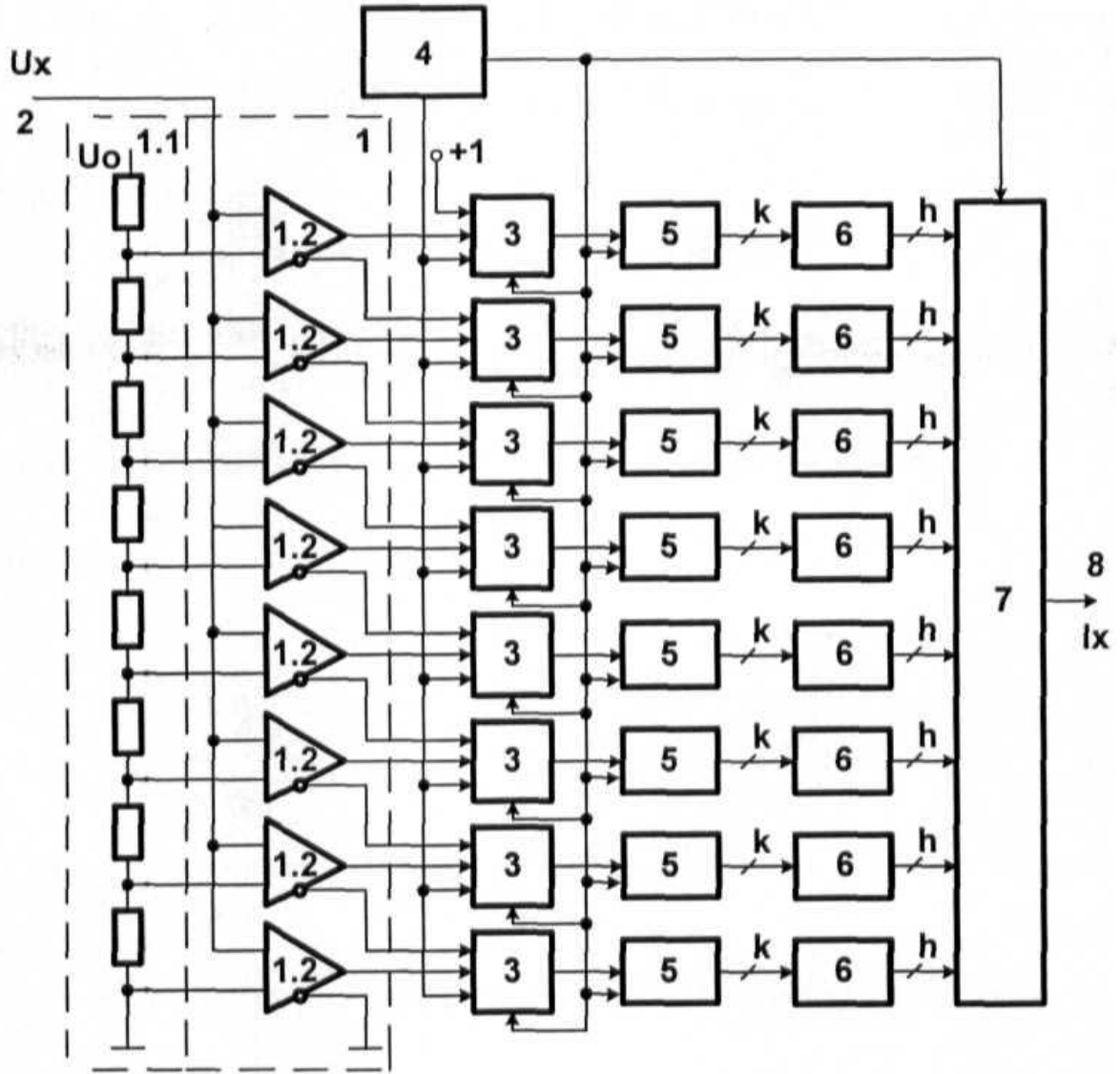
<p>(21) Номер заявки: u 2019 04263</p> <p>(22) Дата подання заявки: 22.04.2019</p> <p>(24) Дата, з якої є чинними права на корисну модель: 11.11.2019</p> <p>(46) Публікація відомостей про видачу патенту: 11.11.2019, Бюл.№ 21</p>	<p>(72) Винахідник(и): Пастух Тарас Ігорович (UA), Николайчук Любов Михайлівна (UA), Возна Наталія Ярославівна (UA), Воронич Артур Романович (UA), Сегін Андрій Ігорович (UA)</p> <p>(73) Власник(и): Пастух Тарас Ігорович, вул. Золотогірська, 4, кв. 38, м. Тернопіль, 46016 (UA), Николайчук Любов Михайлівна, вул. В. Великого, 14-а, м. Надвірна, Івано- Франківська обл., 78400 (UA), Возна Наталія Ярославівна, вул. Київська, 11-б, кв. 21, м. Тернопіль, 46016 (UA), Воронич Артур Романович, вул. 24 серпня, 1, кв. 7, м. Івано-Франківськ, 76006 (UA), Сегін Андрій Ігорович, вул. С. Бандери, 70, кв. 26, м. Тернопіль, 46011 (UA)</p>
--	---

(54) ПРИСТРІЙ ДЛЯ ВИЗНАЧЕННЯ ЕНТРОПІЇ

(57) Реферат:

Пристрій для визначення ентропії містить аналого-цифровий перетворювач (АЦП), вхід якого з'єднаний з входом пристрою, синхронізатор, лічильники, шифратори та пірамідальний суматор, у якому вхід АЦП з'єднаний з першими входами всіх парафазних компараторів, другі входи яких з'єднані з відповідними виходами взірцевих резисторів. Другий вихід синхронізатора з'єднаний з другим входом пірамідального суматора та другими входами всіх лічильників. Перші входи пірамідального суматора з'єднані з виходами відповідних шифраторів, а вихід є виходом пристрою. Перший вихід синхронізатора з'єднаний з першими входами всіх лічильників, прямий вихід кожного i -го компаратора з'єднаний з третім входом i -го лічильника. Інверсний вихід $(i+1)$ -го компаратора з'єднаний з четвертим входом i -го лічильника, виходи якого додатково з'єднані з відповідними першими входами додатково введеного i -го регістра пам'яті, виходи якого з'єднані з відповідними входами i -тих шифраторів. Другий вхід всіх регістрів пам'яті додатково з'єднаний з другим виходом синхронізатора.

UA 137902 U



Фиг. 1

Запропонована корисна модель належить до засобів обчислювальної техніки і може бути використаний для розрахунку ентропії випадкових процесів шляхом визначення ймовірнісної міри ентропії, згідно з оцінкою К. Шеннона, як спецпроцесорів систем передавання даних та приймачів ентропійно-маніпульованих сигналів.

5 Відомий аналог - пристрій визначення ймовірнісних повідомлень, який містить АЦП, вхід якого є входом пристрою, цифровий комутатор, у кожному каналі лічильник, вихід якого з'єднаний через комутатор з входом АЦП, а вихід з'єднаний з відповідним входом пірамідального суматора, вихід якого є виходом пристрою [1]. Пристрій виконує обчислення ймовірнісної міри ентропії, згідно з оцінкою К. Шеннона

$$10 \quad I_x = \sum_{i=1}^m (-p_i \log p_i)$$

де: P_i - ймовірність появи i -тої події; m - число статистично незалежних подій.

Недоліком такого пристрою є велика апаратна складність, низька швидкодія та нерегулярність структури, які обумовлені тим, що пристрій містить АЦП, який формує k -розрядні вихідні паралельні двійкові коди цифрових значень вхідного сигналу, багатоканальний комутатор, який розподіляє на входи відповідних лічильників імпульси, що відповідають цифровим значенням ймовірнісних подій.

Низька швидкодія такого пристрою також обумовлена наявністю в АЦП перетворювача-шифратора вихідного двійкового коду.

20 Найбільш близьким аналогом за технічною суттю до запропонованої корисної моделі є пристрій для визначення ентропії [2], який містить аналого-цифровий перетворювач (АЦП), вхід якого з'єднаний з входом пристрою, синхронізатор, логічні елементи, лічильники, шифратори та пірамідальний суматор, у кожному каналі містить лічильник, вихід якого з'єднаний з входом шифратора, вихід якого з'єднаний з відповідним першим входом пірамідального суматора, вихід якого є виходом пристрою, вхід АЦП з'єднаний з першими входами всіх парафазних компараторів, другі входи яких з'єднані з відповідними виходами взірцевих резисторів, прямий вихід кожного i -го компаратора з'єднаний з першим входом i -го логічного елемента І-НІ, другий вхід якого з'єднаний з другим інверсним виходом $(i+1)$ -го компаратора, третій вхід всіх логічних елементів І-НІ з'єднаний з першим виходом синхронізатора, другий вихід якого з'єднаний з другим входом пірамідального суматора і першим входом всіх лічильників, другі входи яких з'єднані з виходами відповідних логічних елементів І-НІ.

Недоліком такого пристрою є низька швидкодія, яка обумовлена тим, що процеси накопичення кількості імпульсів P_i у лічильниках кожного каналу пристрою, перетворення кодів у шифраторах та додавання вихідних добутків $P_i \log P_i$ у пірамідальному суматорі здійснюється в одному циклі роботи пристрою з затримкою сигналів, згідно з виразом:

$$35 \quad \tau = (\tau_{ПК} + \tau_{ЛЕ} + \tau_{ЛЧ} + \tau_{Ш} + \tau_{\Sigma}) + \tau_0, \quad (1)$$

де $\tau_{ПК}, \tau_{ЛЕ}, \tau_{ЛЧ}, \tau_{Ш}, \tau_{\Sigma}, \tau_0$ - відповідні часові затримки сигналів у парафазному компараторі, логічні елементи І-НІ, лічильнику, шифраторі, пірамідальному суматорі та тригерах лічильників при їх скиданні у нульовий стан у кінці одного циклу роботи пристрою.

40 В основу корисної моделі поставлена задача підвищення швидкодії пристрою для визначення ентропії шляхом додаткового введення у кожному каналі пристрою k -розрядного регістра пам'яті, перші інформаційні входи якого додатково з'єднані з відповідними виходами k -розрядного лічильника, другий вхід синхронізації запису регістра пам'яті з'єднаний з першим виходом синхронізатора, прямий вихід i -того компаратора додатково з'єднаний з третім входом лічильника i -го каналу, інверсний вихід $i+1$ -го компаратора додатково з'єднаний з додатково введеним четвертим входом лічильника i -го каналу, а другий вхід всіх регістрів пам'яті додатково з'єднаний з другим виходом синхронізатора.

Поставлена задача вирішується тим, що пристрій для визначення ентропії, який містить аналого-цифровий перетворювач (АЦП), вхід якого з'єднаний з входом пристрою, синхронізатор, лічильники, шифратори та пірамідальний суматор, у якому перший вихід синхронізатора з'єднаний з першими входами всіх лічильників, вхід АЦП з'єднаний з першими входами всіх парафазних компараторів, другі входи яких з'єднані з відповідними виходами взірцевих резисторів, другий вихід синхронізатора з'єднаний з другим входом пірамідального суматора та другими входами всіх лічильників, перші входи пірамідального суматора з'єднані з виходами відповідних шифраторів, а вихід суматора є виходом пристрою, згідно з корисною моделлю, прямий вихід кожного i -го компаратора додатково з'єднаний з третім додатково введеним входом i -го лічильника, інверсний вихід $(i+1)$ -го компаратора додатково з'єднаний з

додатково введеним четвертим входом і-го лічильника, виходи якого додатково з'єднані з відповідними першими входами додатково введеного і-го регістра пам'яті, виходи якого додатково з'єднані з відповідними входами г-тих шифраторів, а другий додатково введений вхід регістра пам'яті додатково з'єднаний з другим виходом синхронізатора.

5 Суть корисної моделі пояснюється тим, що в основу роботи пристрою поставлено застосування синхронних двійкових лічильників на основі JK-тригерів, що дозволило зі структури пристрою вилучити логічні елементи І-НІ, а введення додаткових k-розрядних регістрів пам'яті на D-тригерах у кожному і-му каналі дозволило здійснити розпаралелення у часі операцій накопичення значень ймовірностей P_i у лічильниках та операцій табличного визначення кодів добутоків $P_i \log_2 P_i$ у шифраторах і їх додавання у пірамідальному суматорі.

10 При цьому затримка сигналів у циклі роботи запропонованого пристрою буде визначатися тільки сумарною затримкою сигналів у компараторах та накопичуючих лічильниках. А в кінці циклу роботи пристрою додаткова затримка сигналів буде визначатися сумарною затримкою сигналів у D-тригері, шифраторі та пірамідальному суматорі, згідно з виразом:

15
$$\tau_{ix} = \left\{ \begin{array}{l} \tau_{\text{ДТ}} \\ \tau_{\text{Т}} + \tau_{\text{Ш}} + \tau_{\Sigma} \end{array} \right. \cdot (2)$$

У загальному випадку швидкодія запропонованого пристрою для визначення ентропії буде визначатися числом циклів роботи пристрою, розрядністю k лічильника, розрядністю вихідних кодів шифраторів h, а також реалізацією структури та компонентів пірамідального суматора.

20 Корисна модель пояснюється кресленнями. На фіг. 1, показано структурну схему пристрою, який містить: 1 - АЦП, 2 - інформаційний вхід пристрою, 1.1 - група взірцевих резисторів, 1.2 - компаратори з парафазними виходами (прямим та інверсним), 3 - лічильники, 4 - синхронізатор, 5 - регістри пам'яті, 6 - шифратори, 7 - пірамідальний суматор, 8 - вихід пристрою.

Пристрій працює наступним чином.

25 На початку кожного циклу визначення ентропії сигналом другого виходу синхронізатора 4 всі лічильники 3 скидаються у нульовий стан, одночасно їх вихідні коди записуються у відповідні регістри пам'яті 5, а з виходу суматора зчитується код визначеної ентропії попереднього циклу обчислень. Сигнали першого виходу синхронізатора 4 на інтервалі вибірки об'єму випадкових подій 2 тактують роботу лічильників 3.

30 На інтервалі циклу роботи пристрою у кожному лічильнику 3 накопичується відповідне число імпульсів P_i , коди яких подаються на відповідні входи регістрів пам'яті 5. На виходах відповідних шифраторів 6 таблично формуються коди добутоків $P_i \times \log_2 P_i$, які надходять на відповідні перші входи багаторозрядного пірамідального суматора 7. У кожному циклі роботи пристрою сигналами І-ого виходу синхронізатора, які подаються на перші входи лічильників 3, здійснюється накопичення їх суми.

35 Формування імпульсів P_i на входах лічильників 3 здійснюється шляхом з'єднання виходів (i+1)-тих та і-тих компараторів з відповідними J- та К-входами синхронних лічильників 3, структурна, схема яких разом зі з'єднаними регістрами пам'яті 5 зображена на фіг. 2.

Швидкодія відомого пристрою визначення ентропії визначається згідно з виразом (1) та наступними затримками сигналів у компонентах пристрою: $\tau_{\text{ПК}} = 2, \tau_{\text{ЛЕ}} = 1, \tau_{\text{ЛІЧ}} = 2, \tau_{\text{Ш}} = 4$.

40 Часова затримка сигналів у пірамідальному суматорі τ_{Σ} , яка залежить від розрядності паралельного коду Хаара (m), розрядності лічильників 3 (k), та розрядності вихідних кодів шифраторів (h) розраховується згідно з виразом:

$$\tau_{\Sigma} = m \cdot \tau_{+} + k \cdot \tau_{s},$$

45 де $\tau_{+} = 1 \div 5$, $\tau_{s} = 1 \div 6$ - відповідні затримки сигналів переносу у старший розряд та формування біта суми і-го розряду в залежності від застосованої структури однорозрядного повного двійкового суматора, які показано на фіг. 3 та фіг. 4 [3, 4].

Таким чином швидкодія відомого пристрою при здійсненні одного циклу формування вихідних кодів ентропії (I_x) розраховується наступним чином:

$$\tau_{I_x} = m \cdot (\tau_{\text{ПК}} + \tau_{\text{ЛЕ}} + \tau_{\text{ЛІЧ}} + \tau_{\text{Ш}}) + h(1 \div 5) + k(1 \div 6) + \tau_0$$

50 Наприклад, при m=256, k=8 та h=11, отримаємо:

$$\tau_{I_x} = 256 \cdot (2+1+2+4) + 11 \cdot (1 \div 5) + 8 \cdot (1 \div 6) + 2 = (2325 \div 2409) \text{ мікротактів.}$$

Швидкодія запропонованого пристрою при здійсненні одного циклу формування вихідних кодів ентропії із застосуванням удосконалених суматорів [4] розраховується, згідно з виразом (2), наступним чином:

$$\tau = \begin{cases} 256 \cdot (2 + 2) = 1024, \\ 2 + 4 + 11 \cdot 1 + 8 \cdot 2 + 2 = 33. \end{cases}$$

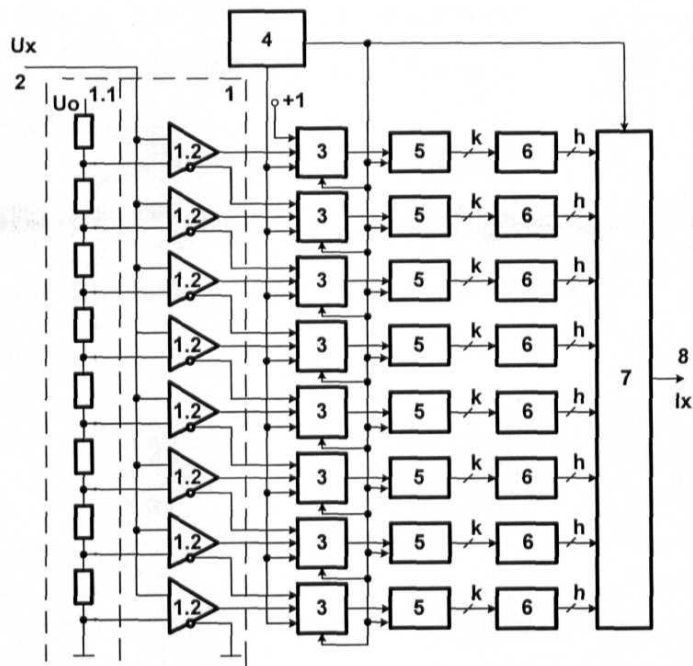
- 5 Технічний результат - досягнуто підвищення швидкодії запропонованого пристрою для визначення ентропії у порівнянні з відомим прототипом у $k = \frac{2323 + 2407}{1027} = 2,2 \div 2,3$ рази.

Джерела інформації:

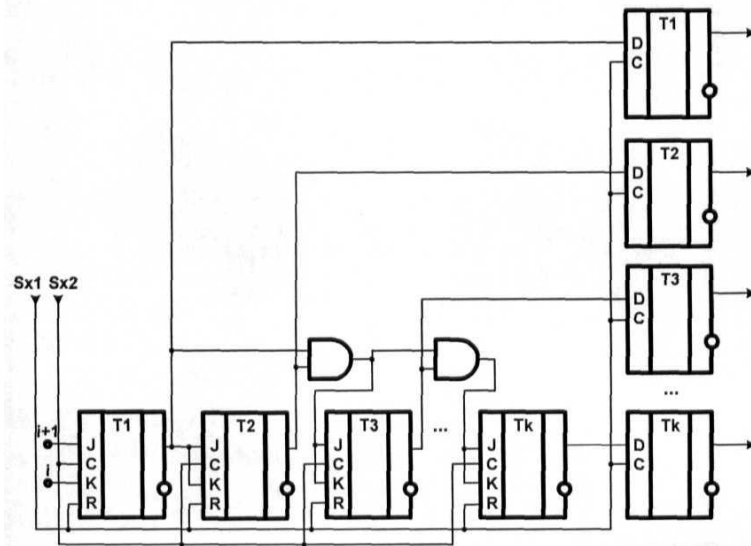
1. Мельничук С.І. Застосування оцінок інформаційної ентропії під час опрацювання широкосмугових акустичних реалізацій діагностичних сигналів/Мельничук С.І. Лазаревич І.М.//
 10 Вісник Хмельницького національного університету, Хмельницький 2017. - № 1. - С. 6-10.
 2. Воронич А.Р., Николайчук Л.М., Возна Н.Я., Пастух Т.І., Пристрій для визначення ентропії. Патент України № 121046, бюл. № 22, 2017.
 3. Давлетова А.Я., Николайчук Я.М., Однорозрядний напісуматор. Патент України № 115861, бюл. №8, 2017.
 15 4. Николайчук Я.М., Грига В.М., Возна Н.Я., Давлетова А.Я. Повний однорозрядний суматор. Патент України № 124563, бюл. №7, 2018.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

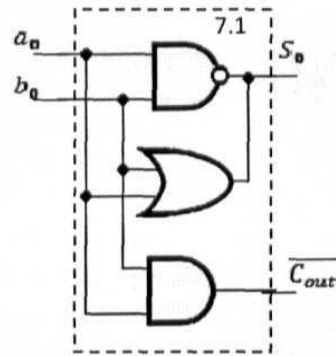
- 20 Пристрій для визначення ентропії, який містить аналого-цифровий перетворювач (АЦП), вхід якого з'єднаний з входом пристрою, синхронізатор, лічильники, шифратори та пірамідальний суматор, у якому вхід АЦП з'єднаний з першими входами всіх парафазних компараторів, другі
 25 входи яких з'єднані з відповідними виходами взірцевих резисторів, другий вихід синхронізатора з'єднаний з другим пірамідального суматора та другими входами всіх лічильників, перші входи пірамідального суматора з'єднані з виходами відповідних шифраторів, а вихід є виходом
 30 пристрою, який **відрізняється** тим, що перший вихід синхронізатора з'єднаний з першими входами всіх лічильників, прямиий вихід кожного і-го компаратора з'єднаний з третім входом і-го лічильника, інверсний вихід (i+1)-го компаратора з'єднаний з четвертим входом і-го лічильника, виходи якого додатково з'єднані з відповідними першими входами додатково введеного і-го регістра пам'яті, виходи якого з'єднані з відповідними входами і-тих шифраторів, а другий вхід всіх регістрів пам'яті додатково з'єднаний з другим виходом синхронізатора.



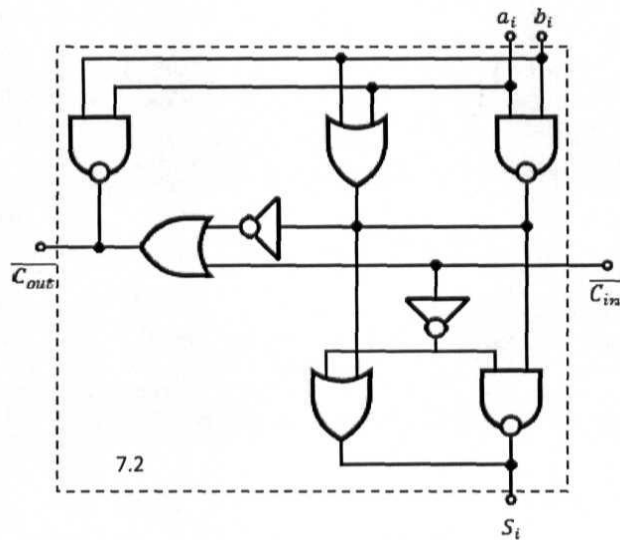
Фиг. 1



Фиг. 2



Фиг. 3



Фиг. 4

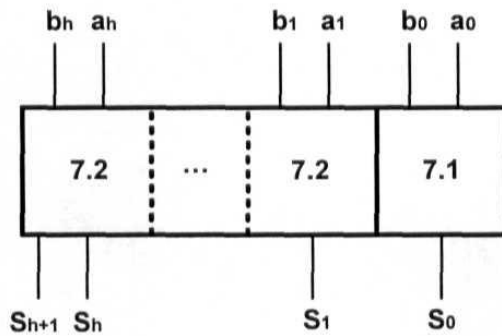


Fig. 5

Комп'ютерна верстка Л. Бурлак

Міністерство розвитку економіки, торгівлі та сільського господарства України,
вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601