

Запропонована двопровідна локальна обчислювальна мережа на базі послідовного інтерфейсу (ПІ), наприклад, стандарту RS-232C, відноситься до засобів обчислювальної техніки і може знайти застосування при створенні обчислювальних або вимірювально-керуючих мереж згідно топологічної структури "спільна шина", здебільшого з центральним комп'ютером-сервером, при допустимій швидкості обміну 1 - 20кбод (кбіт/сек).

Відомий метод організації комп'ютерної локальної обчислювальної мережі на базі двопровідної лінії зв'язку ("витої пари") [1], але він вимагає встановлення в кожен комп'ютер мережі спеціального адаптера мережі та використання концентратора, до якого підключені, за допомогою індивідуальної двопровідної лінії зв'язку, всі комп'ютери мережі (топологічна структура "зірка"). Кількість комп'ютерів з мережі обмежується кількістю входів концентратора.

Кращими є мережі з топологічною структурою "спільна шина" (наприклад, стандарт Ethernet) [2], в якій обмеження на кількість комп'ютерів в мережі є менш жорсткими. Топологічна структура "спільна шина" зменшує витрати на лінію зв'язку і спрощує нарощення мережі. При цьому кожен абонент мережі під час передачі прослуховує мережу для виявлення колізій (одночасної передачі двома або більше абонентами мережі) і усунення їх наслідків. Однак, в таких мережах, необхідне використання як лінії зв'язку дорогого коаксіального кабеля і оснащення кожного комп'ютера мережі спеціальним адаптером. Висока швидкість обміну ускладнює підключення до мережі контролерів на базі однокристальних мікро-ЕОМ та обмежує сумарну відстань між комп'ютерами до декількох сотень метрів, що робить мало придатним таке технічне рішення для створення вимірювально-керуючих мереж.

Відомий метод забезпечення обміну інформацією між двома комп'ютерами (або контролерами на базі однокристальних мікро-ЕОМ) на базі ПІ стандарту RS-232C [3] шляхом їх з'єднання з допомогою трипровідної лінії зв'язку (перший провідник з'єднує клеми заземлення комп'ютерів, другий - вихід ПІ першого комп'ютера з входом ПІ другого, а третій - вихід ПІ другого комп'ютера з входом ПІ першого). Така мережа, в зв'язку з використанням вже наявного в комп'ютерах (або контролерах) обладнання, найдешевша, але може об'єднати тільки два комп'ютери (або контролери).

Відомий метод забезпечення обміну інформацією між трьома і більше комп'ютерами (або контролерами на базі однокристальних мікро-ЕОМ) на базі ПІ стандарту RS-232C [4] шляхом використання модулів-концентраторів, які мають в своєму складі 8 COM-портів (кожен модуль-концентратор передбачає можливість підключення до 8 - ми комп'ютерів). Однак така мережа досить дорога - крім затрат на відповідну кількість модулів-концентраторів, необхідно кожен комп'ютер з'єднати з центральним комп'ютером-сервером з допомогою індивідуальної трипровідної лінії (топологічна структура "зірка"). Крім того, обмежена кількість слотів розширення в комп'ютері-сервері не дозволяє встановити більше 4 модулів-концентраторів, що обмежує кількість підключених до сервера комп'ютерів (або контролерів).

Прототипом запропонованої локальної обчислювальної мережі є реалізація обміну інформацією між двома і більше комп'ютерами (контролерами) на базі ПІ RS-232C, з'єднаними по топологічній структурі "кілець" [5], при цьому всі комп'ютери мають спільне заземлення і вихід передавача ПІ кожного під'єднаний на вхід приймача ПІ наступного. В такій структурі немає принципних обмежень на кількість комп'ютерів в мережі, а довжина лінії зв'язку регламентується допустимою віддаллю між сусідніми комп'ютерами. Така мережа дешева, однак при передачі повідомлення проходить всі проміжні комп'ютери між передавачем і адресатом і потребує обробки і переадресації на них. Це вимагає наявності складних резидентних програм (сіткових операційних систем) в пам'яті кожного комп'ютера і задіює значну частину обчислювальних ресурсів малопотужних комп'ютерів (контролерів). Також у випадку обриву лінії зв'язку практично стає недієздатною вся мережа. В зв'язку з переліченими недоліками дана топологія не набула широкого розповсюдження.

Метою винаходу є створення дешевої локальної обчислювальної мережі з кількістю абонентів до 100 ... 300 штук та допустимою сумарною довжиною лінії зв'язку до 1000 - 1500м при невисоких швидкостях обміну інформацією (1 - 20кбод), з використанням наявних в комп'ютерах (або контролерах) ПІ стандарту RS-232C та з мінімальними затратами на лінію зв'язку (топологічна структура "спільна шина" і використання для зв'язку двопровідної лінії).

Поставлена мета досягається тим, що в мережу, яка складається з одного ведучого персонального комп'ютера або контролера і ряду ведених комп'ютерів або контролерів об'єднаних двопровідною лінією зв'язку (один провід під'єднаний до контактів їх заземлення, а другий - до входів приймачів комп'ютерів), вводимо повторювачі сигналів з струмовим виходом у вихідному стані, інвертори з відкритим колекторним виходом, інвертори, які перетворюють рівень сигналу, та схеми порівняння кодів. Виходи передавачів комп'ютерів до другого провідника під'єднуються через повторювач сигналів, а виходи передавачів контролерів - через інвертори з відкритим колекторним виходом. Входи контролерів до другого провідника під'єднуються з допомогою інверторів, які перетворюють рівень сигналу. Входи регістрів даних передавачів та виходи регістрів даних приймачів ПІ з'єднані з входами відповідних схем порівняння кодів, входи синхронізації яких під'єднані до виходів "кінець передачі" передавачів. Кожен повторювач сигналів з струмовим виходом у вихідному стані складається з інвертуючого транзисторного каскаду з спільним емітером і вихідного каскаду, причому колектор транзистора інвертуючого каскаду, через послідовно з'єднані перший та другий резистори, під'єднаний до додатного полюса джерела живлення, база транзистора вихідного каскаду під'єднана до точки з'єднання першого і другого резисторів, його емітер через третій резистор з'єднаний з додатним полюсом джерела живлення, а колектор - з виходом повторювача та струмостабілізуючим двополюсником, який другим полюсом під'єднаний до від'ємного полюса джерела живлення. В

кожному інверторі з відкритим колекторним виходом база транзистора через послідовно з'єднані резистор і стабілітрон під'єднана до виходу ПІ контролера, емітер - через резистор з'єднаний з додатним полюсом джерела живлення, а колектор - з виходом інвертора.

Під'єднання виходів передавачів комп'ютерів до мережі за допомогою повторювачів сигналу з струмовим виходом у вихідному стані і виходів контролерів через інвертор з відкритим колекторним виходом, виконаних по запропонованій схемі, дозволяє уникнути пошкодження передавачів (останні повинні формувати відносно великий вихідний струм для забезпечення роботи мережі при великій кількості абонентів та довжині лінії) при одночасній передачі сигналів обох логічних рівнів. Використання інвертора, який перетворює рівень сигналу, на вході приймача контролера, узгоджує рівень сигналу інтерфейсу стандарту RS-232C з вхідними рівнями контролера на однокристальній мікро-ЕОМ. Згадані блоки дозволяють під'єднувати виходи абонентів мережі до одного провідника, що дозволяє будувати мережу по топологічній структурі "спільна шина".

Запропоноване включення схеми порівняння кодів дозволяє контролювати правильність передачі, тобто відсутність в лінії колізій та значного рівня завад. При цьому можна досягти зростання швидкості обміну повідомленнями при незмінній частоті передачі бітів ПІ за рахунок побайтного контролю передачі повідомлення і припинення передачі решти повідомлення при виявленні помилок передачі. Як видно з наведеного, використання запропонованих вузлів, ввімкнених відповідно до запропонованої схеми, дозволяє використати топологічну структуру "спільна шина" при максимальному використанні існуючого в комп'ютерах обладнання і побудувати дешеву локальну обчислювальну мережу, тобто забезпечити досягнення мети винаходу.

Суть винаходу пояснює структурно-принципова схема запропонованої мережі (див. фіг.). На цій схемі до мережі, яка складається з провідника заземлення 1 та сигнального провідника 2, під'єднані як абоненти комп'ютери 3(1) ... 3(n) і контролери на однокристальних мікро-ЕОМ 4(1) ... 4(m). Комп'ютер в своєму складі містить процесор 5 і асинхронний адаптер ПІ 6 стандарту RS-232C, які з'єднані шинами даних 7, адреси 8 і управління 9. Адаптер ПІ 6 містить в своєму складі реєстри передавача 10 та приймача 11. Контролер на однокристальній мікро-ЕОМ в своєму складі містить реєстри передавача ПІ 12, приймача ПІ 13 і арифметико-логічний пристрій (АЛП) 14.

Виходи передавачів адаптерів ПІ 6 до провідника 2 під'єднані з допомогою повторювачів 15(1) ... 15(n), які складаються з резисторів 16, 17, 18 і 19, біполярних транзисторів 20 і 21, а також струмостабілізуючого двополюсника, виконаного, наприклад, на польовому транзисторі 22 і резисторі 23. Виходи передавачів ПІ контролерів 4(1) ... 4(m) до провідника 2 під'єднані через інвертори з відкритим колекторним виходом 24, які складаються з резисторів 25, 26 і 27, стабілітрона 28 і біполярного транзистора 29. Входи приймачів ПІ контролерів 4(1) ... 4(m) до провідника 2 під'єднані через інвертори, що перетворюють рівень сигналу 30, які складаються

з резисторів 31, 32 і транзистора 33. Крім того, переданий і прийнятий байти в комп'ютерах 3(1) ... 3(n) порівнюються схемами порівняння кодів 34, вхід синхронізації якої під'єднаний до виходу "кінець передачі" 35 передавача 6, а вихід - до входу процесора 5. В контролерах 4(1) ... 4(m) переданий і прийнятий байти порівнюються схемами порівняння кодів 37, на вхід синхронізації якої поступає ознака "кінець передачі" ПІ, а результат порівняння поступає в арифметико-логічний пристрій 14.

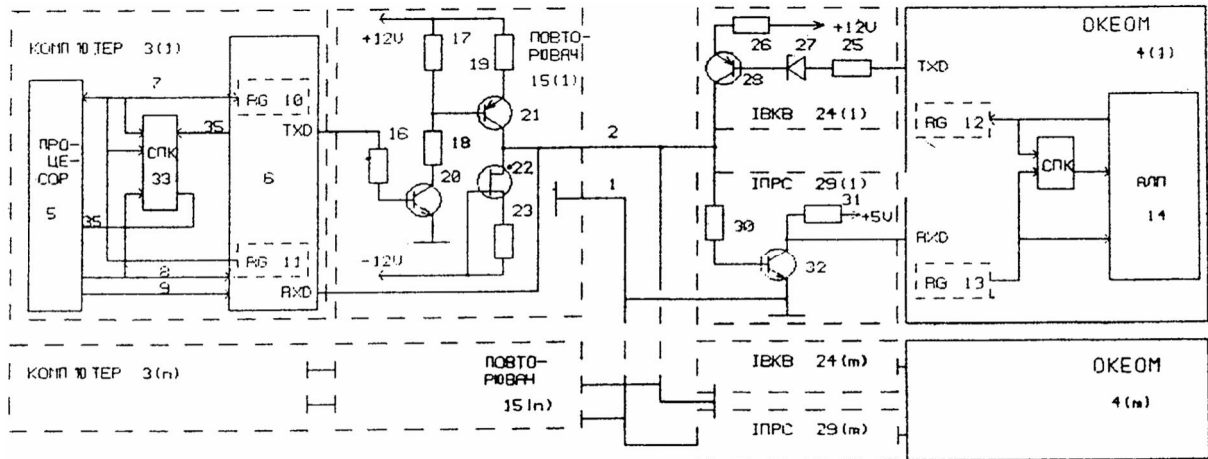
Двопровідна локальна обчислювальна мережа функціонує наступним чином. При необхідності передачі повідомлення одним з комп'ютерів 3(1) ... 3(n) (або контролерів 4(1) ... 4(m)) процесор 5 (або АЛП 14) завантажує байт в реєстр передавача 10 (або 12), що ініціює передачу байта. При закінченні передачі на вхід 35 процесора 5 (або на АЛП 14) поступає сигнал із схеми порівняння кодів 34 (або 37), котрий інформує про те, що байт переданий правильно чи неправильно. В залежності від результату процесор 5 (або АЛП 14) продовжує передачу наступного байта повідомлення, або тимчасово припиняє передачу у випадку виникнення колізії або завад у лінії зв'язку. Приймачі 11 та 13 решти абонентів мережі приймають байт і передають на аналіз процесорам 5 та АЛП 14.

Вихідний сигнал передавача 10 повторюється (точніше, інвертується два рази транзисторами 20 і 21) повторювачем 15, який повинен забезпечити вихідний струм логічного "0" (+12В), рівний сумарному струму струмостабілізуючих двополюсників 22, 23 та струмів транзисторів 31. Струмостабілізуючі двополюсники 22, 23 забезпечують швидкий розряд лінії при передачі логічної "1" (-12В), вихідний сигнал передавача 12 (логічний "0" відповідає 0В, а логічна "1" +5В) контролера 4 інвертується транзистором 29 і поступає на провідник 2 як сигнал, приведений до рівня логічного "0" і "1" інтерфейсу стандарту RS-232C. Живлення інвертора на транзисторі 33 напругою +5В дозволяє привести рівні логічного "0" і "1" сигналу інтерфейсу RS-232C до рівнів 0В і +5В.

При виникненні колізії (тобто одночасній передачі) двох логічних "0" сумарний струм двополюсників 22, 23 і резисторів 31 розподілиться між відкритими транзисторами 21 активних повторювачів 15 (або транзисторами 29 передавачів 4), не перевантажуючи жодного з них. При передачі логічного "0" і "1" танзистор 21 повторювача 15 (або транзистор 29 передавача 4), який передає логічний "0", залишиться в нормальному режимі, а транзистор 21 повторювача 15 (або транзистор 29 передавача 4), який передає логічну "1", буде запертим. Таким чином колізії не приводять до аварійних режимів роботи елементів схеми.

Використання запропонованого технічного рішення дозволяє створювати вимірювальнокеруючі та інформаційні термінальні мережі з використанням як ліній зв'язку двопровідного телефонного та радіокабелю, при нескладній модифікації наявних у комп'ютерах та побудованих на базі однокристальних мікро-ЕОМ контролерах адаптерів ПІ стандарту RS-232C. Максимальне використання вже наявних в складі абонентів мережі апаратних засобів та недорогої лінії зв'язку обумовлює дешевизну

запропонованої локальної обчислювальної мережі.



Фіг.