

## РОЗРОБКА АРИФМЕТИЧНОГО МОДУЛЯ СПЕЦПРОЦЕСОРА НА ОСНОВІ ВЕРТИКАЛЬНО-ІНФОРМАЦІЙНОЇ ТЕХНОЛОГІЇ

Гуменний П.В.<sup>1)</sup>, Зотєв С.А.<sup>2)</sup>

*Тернопільський національний економічний університет*

<sup>1) к.т.н., викладач; <sup>2) магістрант</sup></sup>

### I. Постановка проблеми

Високі вимоги до продуктивності сучасних процесорів забезпечуються використанням матричних і конвеєрних архітектур, які базуються на основі двійкової системи числення теоретико-числового базису Радемахера. Двійкова система числення має функціональні обмеження, зокрема, наявність міжрозрядних зв'язків, велику розрядність шин адрес, управління та даних ( $n=32, 64, 128, \dots$ ) і необхідність реалізації великого числа інформаційних міжкомпонентних зв'язків. Для усунення даних функціональних обмежень перспективними для побудови високопродуктивних процесорів з обмеженим числом міжкомпонентних зв'язків є теоретико-числові бази (ТЧБ), відмінні від базису Радемахера, до яких належать ортогональні дискретні бази: Крестенсона, Хаара, унітарний та Галуа [1]. Реалізація обчислень над біт-орієнтованими кодами ТЧБ Галуа визначає високі потенційні можливості вертикального опрацювання інформаційних потоків і побудови високопродуктивних компонентів та спецпроцесорів вертикально-інформаційної технології (ВІТ).

### II. Принцип виконання арифметичної операції додавання над кодами поля Галуа

Коди поля Галуа за загальною класифікацією відносяться до підкласу циклічних блокових кодів, які володіють всіма основними властивостями завадозахищених кодів. В блокових кодах послідовність елементарних повідомлень розбивається на блоки символів ( $B_1, B_2, B_3, \dots, B_n$ ) фіксованої довжини  $K$ , кожному з яких ставиться у відповідності певна комбінація символів кодового слова ( $b_1, b_2, b_3, \dots, b_n$ ).

Складність виконання арифметичних операцій у полях Галуа визначається великою розрядністю операндів та необхідністю порівняння проміжних результатів з модулем  $n$  [2]. Кожний елемент поля Галуа в кільці  $G\left(\frac{m}{n}\right)$  представляється у вигляді виразу відповідної рекурсії над

відповідними елементами. Наприклад, у полі Галуа  $GF\left(\frac{5}{2}\right)$  з ключем 10010 на основі незвідного полінома  $x^5 + x^2 + 1$  визначається послідовність елементів  $a_0, a_1, a_2, \dots, a_{31}$ , де  $a_{31} - \emptyset$  останній многочлен. Послідовність формується на основі рекурентного рівняння:

$$G_{i+1} = G_i \oplus G_{i-n}; n=5, \quad (1)$$

та має вигляд послідовності елементів 11111001101001000001010111011000, які кодують числа у діапазоні 0, 1, 2, ..., 14, 31. Кожний елемент цієї рекурентної послідовності можна описати у вигляді:

$$\begin{aligned} & b_5, b_4, b_3, b_2, b_1, \quad b_2 \oplus b_5, b_1 \oplus b_4, b_2 \oplus b_3 \oplus b_5, b_1 \oplus b_2 \oplus b_4, \quad b_1 \oplus b_2 \oplus b_3 \oplus b_5, b_1 \oplus b_4 \oplus b_5, \\ & b_2 \oplus b_3 \oplus b_4 \oplus b_5, b_1 \oplus b_2 \oplus b_3 \oplus b_4, b_1 \oplus b_3 \oplus b_5, b_4 \oplus b_5, b_3 \oplus b_4, b_2 \oplus b_3, b_1 \oplus b_2, \emptyset, \quad b_1 \oplus b_2 \oplus b_5, \\ & b_1 \oplus b_2 \oplus b_4 \oplus b_5, b_1 \oplus b_2 \oplus b_3 \oplus b_4 \oplus b_5, b_1 \oplus b_3 \oplus b_4 \oplus b_5, b_3 \oplus b_4 \oplus b_5, b_2 \oplus b_3 \oplus b_4, b_1 \oplus b_2 \oplus b_3, \\ & b_1 \oplus b_5, b_2 \oplus b_4 \oplus b_5, b_1 \oplus b_3 \oplus b_4, b_3 \oplus b_5, b_2 \oplus b_4, b_1 \oplus b_3. \end{aligned}$$

Здійснення арифметичних операцій у полі Галуа характеризується різною формою подання двох операндів. Перший операнд подається у вигляді коду, а другий – у вигляді логічних рівнянь, які визначають операції над значенням коду першого операнда [3].

Розглянемо операцію додавання двох чисел:  $X_{(10)}=13$ ,  $Y_{(10)}=14$  у полі Галуа  $GF(5/2)$ , алгоритм виконання можна представити наступним чином:

1) перший операнд  $X_{(10)}=13$  представляється кодом Галуа  $X_G=(10000)$  згідно табл.2.4:  $b_5=1$ ;  $b_4=0$ ;  $b_3=0$ ;  $b_2=0$ ;  $b_1=0$ ;

2) другий операнд  $Y_{(10)}=14$  представляється набором логічних рівнянь  $b_4 \oplus b_5$ ;  $b_3 \oplus b_4$ ;  $b_2 \oplus b_3$ ;  $b_1 \oplus b_2$ ;  $b_1 \oplus b_2 \oplus b_5$ .

3) виконується операція додавання шляхом паралельного обчислення логічних рівнянь:

$$b_5 = b_4 \oplus b_5 = 1 \oplus 0 = 1; b_4 = b_3 \oplus b_4 = 0 \oplus 0 = 0; b_3 = b_2 \oplus b_3 = 0 \oplus 0 = 0; b_2 = b_1 \oplus b_2 = 0 \oplus 0 = 0;$$

$$b_1 = b_1 \oplus b_2 \oplus b_3 = 0 \oplus 0 \oplus 1 = 1.$$

Результат обчислень має наступний вигляд:

X=	$b_5$	$b_4$	$b_3$	$b_2$	$b_1$
Y=	$b_4$	$b_3 \oplus b$	$b_2 \oplus b_3$	$b_1 \oplus b$	$b_1 \oplus b_2 \oplus b_3$
X+Y=	1	0	0	0	1

що відповідає коду Галуа числа  $27_{(10)}$ .

### III. Реалізація арифметичного модуля спецпроцесора ВІТ

Розробку структурної схеми арифметичного модуля спецпроцесора на основі вертикально-інформаційної технології виконаємо згідно запропонованого принципу виконання операції додавання [4] у кодовому базисі Галуа (рис.1).

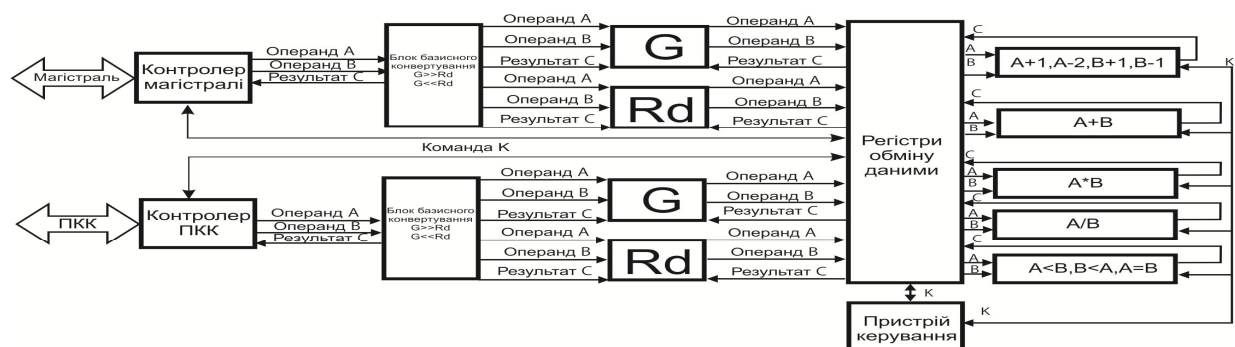


Рисунок 1- Структурна схема арифметичного модуля в кодовому базисі Галуа.

До складу арифметичного модуля в кодовому базисі Галуа входять такі функціональні елементи: пристрій керування, контролер магістралі, контролер пам'яті колективного користування (ПКК), блоки базисного перетворення (використовуються для конвертування коду Галуа у код Радемахера для реалізації операцій ділення і порівняння), регістри обміну даними, блоки виконання операцій інкрементування та декрементування, додавання, множення, ділення та порівняння, шини даних та команд. Схема працює наступним чином: контролери ПКК та магістралі здійснюють моніторинг пакетів даних і при виявленні пакету, призначеного для арифметичного модуля Галуа, здійснюють його декодування, переведення операндів А і В за допомогою блоку базисного перетворення в двійкове представлення базису Радемахера (Rd) для виконання операцій ділення і порівняння операції додавання та множення виконується над біт-орієнтованими кодами Галуа (G) і запис операндів А або В та команди  $K_i$  у відповідні регістри обміну даними. Пристрій контролю генерує сигнал активації для відповідного блоку виконання операцій і переходить у стан очікування. Після виконання над операндами А або В блок виконання операцій заносить результат С у відповідний регістр та повідомляє пристрій керування про завершення операції. Пристрій керування передає результат С на блок базисного перетворення, після якого С в базисі Радемахера надходить у буфер контролера ПКД або магістралі залежно від вимоги.

### Висновок

Розроблений арифметичний модуль ВІТ спецпроцесора дозволить розширити сферу застосування при опрацюванні біт-орієнтованих потоків інформації, а також використати в якості компонентів мультибазисних процесорів зірково-магістральної архітектури.

### Список використаних джерел

1. Николайчук Я.М. Теория джерел інформації / Николайчук Я.М.// - Тернопіль: ТНЕУ, 2008. – 536с.
2. Николайчук Я.М. Коды поля Галуа / Я.М. Николайчук – Тернопіль: ТзОВ «Тернограф», 2012. – 576 с.
3. Николайчук Я.М. Теоретичні засади та принципи побудови арифметико-логічного пристрою на основі вертикально-інформаційної технології /Я.М. Николайчук, О.М. Заставний, П.В. Гуменний// Вісник Хмельницького національного технічного університету. –2012. – №2. – С.190-197.
4. Гуменний П.В. Функціональна структура спецпроцесора вертикально-інформаційної технології та його компоненти. /П.В. Гуменний, Я.М. Николайчук// Вісник національного університету "Львівська політехніка", "Комп'ютерні системи та мережі". –2012. –№745. –С.69-77.