

ТЕРНОПІЛЬСЬКИЙ НАЦІОНАЛЬНИЙ ЕКОНОМІЧНИЙ УНІВЕРСИТЕТ

На правах рукопису
УДК 681.325

Заставний Олег Михайлович

МЕТОДИ ПОБУДОВИ СПЕЦПРОЦЕСОРІВ ТА АНАЛОГО-ЦИФРОВИХ
КОДЕРІВ В БАЗИСІ ГАЛУА

Спеціальність 05.13.05 – елементи та пристрої обчислювальної техніки та
систем керування

Дисертація на здобуття наукового ступеня
кандидата технічних наук

Науковий керівник
доктор технічних наук, професор
Я.М. Николайчук

ТЕРНОПІЛЬ – 2007

ЗМІСТ

ПЕРЕЛІК УМОВНИХ СКОРОЧЕНЬ	5
ВСТУП	6

РОЗДІЛ 1

МЕТОДИ ТА ТЕОРЕТИЧНІ ОСНОВИ ПОБУДОВИ СПЕЦПРОЦЕСОРІВ
ТА АНАЛОГО-ЦИФРОВИХ КОДЕРІВ

1.1 Аналіз методів побудови, класи та функції спецпроцесорів низових рівнів комп'ютерних систем.....	13
1.2 Теоретико-числові базиси та їх характеристики.....	27
1.3 Характеристики продуктивності розподілених комп'ютерних систем оснащених периферійними СП та аналого-цифровими кодерами.....	33
1.4 Методи побудови спецпроцесорів конвеєрного типу для низових рівнів РКС та постановка задачі досліджень.....	40
ВИСНОВКИ ПО ПЕРШОМУ РОЗДІЛУ.....	43

РОЗДІЛ 2

ДОСЛІДЖЕННЯ ТА РОЗРОБКА КОМПОНЕНТІВ СПЕЦПРОЦЕСОРІВ В
БАЗИСІ ГАЛУА

2.1 Дослідження системних характеристик АЦП як базового компонента спецпроцесорів.....	44
2.2 Вдосконалення архітектури та покращення характеристик АЦП Галуа...60	
2.3 Розробка багатоканального АЦП Галуа для спецпроцесорів.....	68
2.4 Дослідження структур та характеристики компонентів спецпроцесорів у базисі Галуа	76
2.4.1 Синтез шифраторів та дешифраторів в базисі Галуа.....	77
2.4.2 Дослідження архітектур суматорів в базисі Галуа.....	83
2.4.3 Дослідження та реалізація лічильників та генераторів квазівипадкових послідовностей в базисі Галуа.....	91

ВИСНОВКИ ПО ДРУГОМУ РОЗДІЛУ	96
-----------------------------------	----

РОЗДІЛ 3

МОДЕЛЮВАННЯ ТА ДОСЛІДЖЕННЯ КОРЕЛЯЦІЙНИХ ХАРАКТЕРИСТИК ШУМОПОДІБНИХ КОДОВИХ ПОСЛІДОВНОСТЕЙ, ЯКІ ФОРМУЮТЬСЯ ТА ОБРОБЛЯЮТЬСЯ СПЕЦПРОЦЕСОРАМИ НИЗОВИХ РІВНІВ РКС

3.1. Теоретичні основи псевдовипадкових кодових послідовностей, що використовуються в спецпроцесорах низових рівнів РКС	97
3.1.1 Системні характеристики одновимірних шумоподібних сигналів	100
3.1.2 Вдосконалення аналітики цифрових кореляційних приймачів одновимірних ШПС	105
3.2 Розробка теоретичних основ двовимірних ШКП	111
3.3 Моделювання та дослідження автокореляційних характеристик двовимірних кодів Баркера	115
3.4 Моделювання кореляційних характеристик двовимірних кодів при наявності помилок.....	122
ВИСНОВКИ ПО ТРЕТЬОМУ РОЗДІЛУ	132

РОЗДІЛ 4

ПРОЕКТУВАННЯ ТА РЕАЛІЗАЦІЯ СПЕЦПРОЦЕСОРІВ ДЛЯ НИЗОВИХ РІВНІВ РКС

4.1 Розробка структурної схеми багатоканального спецпроцесора з використанням багатоканального АЦП Галуа.....	133
4.2 Розробка структурної схеми багатоканального спецпроцесора на основі інтегрально-імпульсної технології в базисі Галуа.....	136
4.3 Розробка принципів схем та проектування на ПЛМ компонентів СП в базисі Галуа.....	137
4.3.1. Паралельний суматор в базисі Галуа	137

4.3.2. Лічильники - формувачі ШКП	140
4.4. Розробка та характеристики дослідного взірця автономного сенсора низових рівнів безпроводних РКС.....	144
4.5. Розробка програмного забезпечення пошуку та дослідження двовимірних шумоподібних кодових послідовностей	148
ВИСНОВКИ ПО ЧЕТВЕРТОМУ РОЗДІЛУ.....	150
ЗАГАЛЬНІ ВИСНОВКИ ПО РОБОТІ.....	151
СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ	153
ДОДАТКИ.....	166

ПЕРЕЛІК УМОВНИХ СКОРОЧЕНЬ

- DSSS – передавання даних з використанням прямої шумоподібної послідовності
- FHSS – передавання даних з використанням стрибкоподібної зміни частоти
- АС – автономний сенсор
- АЦК – аналого-цифровий кодер
- АЦП – аналого-цифровий перетворювач
- БАЦП – багатоканальний аналого-цифровий перетворювач
- БС – багатостабільний елемент
- ДШКП – двовимірна широкосмугова кодова послідовність
- ІТ – інтегрально-імпульсна технологія
- К – компаратор
- КЗ – канал зв'язку
- КС – комп'ютерна система
- М-сигнал – шумоподібна кодова послідовність максимальної довжини
- ПК – персональний комп'ютер
- ПЛМ – програмована логічна матриця
- ПЛС – програмована інтегральна логічна схема
- РКС – розподілена комп'ютерна система
- СП – спеціалізований процесор
- ТЧБ – теоретико-числовий базис
- ЦАП – цифро-аналоговий перетворювач
- ШКП – шумоподібна кодова послідовність
- ШПК – шумоподібний псевдовипадковий код
- ШПС – шумоподібний сигнал

ВСТУП

Сучасні досягнення в області мікроелектроніки, мікропроцесорної техніки та інформаційних технологій побудови комп'ютерних мереж створюють сприятливі умови для розвитку та широкого впровадження засобів обчислювальної техніки, які максимально наближені до джерел інформації[1-5]. При цьому успішно вирішуються задачі децентралізованого формування, оброблення та передавання даних на основі спецпроцесорів вбудованих в інтелектуальні та автономні сенсори[6-8].

Важливою науково-прикладною задачею при створенні та широкомасштабному впровадженні таких засобів є розвиток та ефективне застосування новітніх методів аналого-цифрового перетворення, кодування та передавання даних в умовах інтенсивних промислових завод. Традиційно в багатьох наукових школах (українських та зарубіжних) дана проблема вирішується на основі використання двійкової системи числення (базису Радемахера), що в значній мірі обмежує можливості її ефективного вирішення. Успішне вирішення названого класу задач може бути досягнуто за рахунок раціонального використання математичного апарату та системних можливостей інших теоретико-числових базисів (ТЧБ), наприклад базисів Хаара, Крейга, Уолша, Крестенсона та Галуа[9-14].

Світовий досвід розробки та застосування універсальних процесорів та спецпроцесорів на різних рівнях розподілених комп'ютерних систем (КС) переконливо показує переваги застосування спецпроцесорів на низових рівнях КС[3,7,8], які є предметом дослідження даної роботи. Тому пошук наукових рішень та розробка нових методів побудови даного класу процесорів є актуальною науковою задачею, яка при сучасному рівні мікроелектроніки та математичної основи теоретико-числових базисів дозволяє забезпечити ефективну практичну реалізацію обчислювальних пристроїв розглянутого призначення.

Важливою перевагою спецпроцесорів, які при сучасних технологіях реалізуються на програмованих логічних матрицях (ПЛМ)[15,16], є можливість їх проблемно орієнтувати під взаємопов'язаний ансамбль задач. Наприклад, перспективною є реалізація багатоканального аналого-цифрового кодера (АЦК)[7,17], який виконує процесорні процедури аналого-цифрового перетворення, кодування даних у заданому ТЧБ з паралельною реалізацією захисту даних від помилок, генерування та маніпуляції спеціальних широкосмугових кодових послідовностей, які відповідають вимогам надійного передавання даних в умовах інтенсивних завад та захисту від несанкціонованого доступу.

Елементна база досліджуваного класу спецпроцесорів представлена такими потужними корпораціями як Analog Device, Dallas Semiconductor, MAXIM, Altera, Xilinx та іншими [19-23]. Дані пристрої дозволяють безпосередньо виконувати аналого-цифрове перетворення та передавати інформацію використовуючи однопровідний інтерфейс, що дозволяє зменшити до мінімуму вплив завад на вхідний аналоговий сигнал внаслідок розміщення АЦП в безпосередній близькості від джерела інформації. Використання подібних компонентів дозволяє також створювати автономні сенсори, які можуть передавати дані по радіоканалалу та відкритих оптичних лініях, що дозволяє швидко встановлювати такі систем на розподілених та віддалених об'єктах[8,24].

Одна з можливостей вдосконалення методів побудови спецпроцесорів та АЦК є використання інтегрально-імпульсної інформаційної технології (ІІТ)[25,14], що базується на використанні кодів поля Галуа для кодування інформації [26].

У створенні та розвитку теорії формування та цифрової обробки даних фундаментальну роль відіграли всесвітньо відомі вчені: В. А. Котельніков, К. Шенон, А. Н. Колмогоров, А. А. Харкевич, Б. Гоулд, В. М. Глушков, Д. Міддлтон, К. Рейдер, А. Я. Хінчін та інші [27-32]. Великий вклад в розвиток теорії алгоритмів та побудови спецпроцесорів внесли українські вчені:

В. П. Боюн, А. І. Кондалєв, Б. Н. Малиновський, А. О. Мельник, О. В. Палагін, В. О. Романов, К. Г. Самофалов, В. П. Тарасенко., М. В. Черкаський. Значний внесок в розвиток теорії кодування даних на теоретичній основі шумоподібних сигналів та базису Галуа зробили: А. И. Алексеев, А. В. Балакришнан, С. Г. Бунін, Л. Е. Варакін, С. М. Іщеряков, С. І. Мельничук, Я. М. Николайчук, Ю. Б. Окунєв, Л. Б. Петришин, В. А. Чердинцев [33-39].

Технологія формування та цифрової обробки даних в базисі Галуа дозволяє ефективно вирішувати питання кодування та розширення спектру сигналів при їх передаванні в завадозахищеному виді при мінімумі надлишкової інформації. Використання інтегральної технології в базисі Галуа дозволяє здійснити більш раціональний підхід до задач проектування та створення широкого класу сигнальних процесорів та спецпроцесорів [42, 113].

Актуальність теми. В даний час базис Радемахера, що породжує двійкову систему числення, в достатньо повній мірі освоєний і розробка спецпроцесорів в даному базисі досягає свого насичення. В той же час, основним недоліком використання базису Радемахера є велика розрядність адресних шин та шин даних, а також відома складність алгоритмів багатотактної реалізації математичних операцій та необхідність додаткових процедур захисту від помилок. В ряді досліджень [12,14,40] переконливо показано, що використання нових теоретико-числових базисів є перспективним. Зокрема використання базису Галуа, який забезпечує суттєво більший рівень упаковки інформації, а в окремих випадках дозволяє спростити реалізацію спецпроцесорів і покращити їх інші системні характеристики (надійність, енергоспоживання, вартість і т.д.). Тому розробка спецпроцесорів та аналогово-цифрових кодерів на основі новітніх інформаційних технологій є актуальною науково-прикладною задачею, яка дозволяє вирішити завдання вдосконалення обчислювальних засобів низових рівнів розподілених КС та забезпечити їх масове впровадження у промисловість. При цьому перспективним є розвиток теорії кодування широкосмугових сигналів в напрямку двовимірних реалізацій [41] та розробка

відповідних спецпроцесорів їх приймання, декодування та цифрового оброблення.

Зв'язок роботи з науковими програмами, планами і темами. Запропоновані методи побудови спецпроцесорів та АЦК, а також їх використання в розподілених КС розроблялись в межах науково-дослідних робіт, що здійснюються на факультеті комп'ютерних інформаційних технологій Тернопільського національного економічного університету:

- СКС–63–02”К” „Розробка теорії, методології побудови та технічних засобів спеціалізованих комп'ютерних систем”, державний реєстраційний номер 0102U005764 (2002-2006р.);

- “Методи, апаратні та програмні засоби для дослідження та моделювання нестационарних розподілених об'єктів на основі інтервальних даних” (номер державної реєстрації 0106U000529, 2006-2007р.).

Мета і завдання дослідження. Метою роботи є вирішення наступних науково-технічних завдань: розробка ефективних методів побудови спецпроцесорів та аналого-цифрових кодерів на основі інтегрально-імпульсної інформаційної технології, збільшення завадостійкості інформаційних повідомлень, а також розробка функціональних структур і принципів рішень апаратних та програмних засобів цифрового перетворення, передавання та оброблення даних в розподілених КС.

Основні завдання досліджень:

- проаналізувати архітектури та область застосування спецпроцесорів побудованих на різних інформаційних технологіях;
- виконати порівняння характеристик кодових матриць різних ТЧБ та перспективи їх застосування для побудови спецпроцесорів;
- дослідити характеристики низових рівнів зіркових архітектур розподілених КС оснащених асинхронними автономними сенсорами;
- дослідити системні характеристики операційних пристроїв та спецпроцесорів в базисі Галуа;

- розробити теоретичні основи формування та оброблення двовимірних ШКП та дослідити їх системні властивості;
- розробити операційні пристрої багатоканального АЦП в базисі Галуа;
- розробити функціональні та принципові рішення пристроїв формування двовимірних широкосмугових кодових послідовностей;
- розробити спецпроцесори та аналого-цифрові кодери для низових широкосмугових мереж КС.

Об'єкт дослідження. Процес формування та цифрового оброблення інформаційних повідомлень спецпроцесорами в низових рівнях розподілених безпровідних КС.

Предмет дослідження. Цифрові пристрої формування та оброблення інформації спецпроцесорами реалізованими на основі інтегрально-імпульсної інформаційної технології в базисі Галуа та двовимірних широкосмугових кодових послідовностей.

Методи дослідження. У процесі розробки методів побудови спецпроцесорів та аналого-цифрових кодерів в базисі Галуа використані методи теорії інформації, теорії цифрових автоматів, методи формування, передавання та цифрової обробки даних на основі теорії вертикальної інформаційної технології, методи кореляційної обробки даних, принципи математичного моделювання та теорії заводозахищеного кодування.

Наукова новизна одержаних результатів:

- запропоновано метод побудови конвеєрних спецпроцесорів на основі багатоканального АЦП в базисі Галуа та двовимірних ШКП, який забезпечує високий рівень паралелізму формування даних та їх одночасний захист від помилок та інтенсивних промислових завод;
- отримав подальший розвиток метод формування даних на основі інтегрально-імпульсної технології (ІТ) в базисі Галуа з застосуванням широкосмугових кодових послідовностей, що дозволило знизити вимоги до заводозахищеності каналів зв'язку низових рівнів КС;

- вперше розроблені теоретичні засади методів цифрового формування та оброблення двовимірних широкосмугових кодових послідовностей (ДШКП), які характеризуються перевагами заводозахищеності по відношенню до одновимірних ШКП;
- розроблений метод побудови спецпроцесора на основі конвеєрної архітектури, інтегрально-імпульсної технологій та ДШКП, що дозволило суттєво розширити функціональні можливості автономних сенсорів та покращити їх системні характеристики;
- вперше отримані нові моделі ДШКП, які в порівнянні з відомими одновимірними ШКП (коди Баркера, М-сигнали та інші) забезпечують підвищення заводозахищеності та швидкості передавання даних в низових рівнях безпроводних КС.

Практичне значення одержаних результатів полягає у наступному:

- розроблено функціональні схеми та принципові рішення аналого-цифрових кодерів в базисі Галуа з використанням інтегрально-імпульсної технології кодування даних та застосуванням ДШКП;
- розроблено спецпроцесори для кодування ДШКП, які використанні в системах дистанційного заводозахищеного обміну даними між рухомими та стаціонарними об'єктами залізничного транспорту;
- розроблено алгоритмічне і програмне забезпечення для приймання інформаційних повідомлень, що формуються на базі Галуа послідовностей та ДШКП.

Особистий внесок здобувача. Основні положення та результати дисертаційної роботи отримані автором особисто. У роботах опублікованих у співавторстві здобувачеві належить: в [113] принципи побудови автономного сенсора на основі запропонованого автором методу об'єднання ІТ та ШКП, в [42] розробка теоретичних основ та дослідження характеристик двовимірних кодів з особливими кореляційними властивостями.

Апробація результатів дисертації. Основні наукові результати досліджень і положень дисертаційної роботи доповідались на:

- 1-й міжнародній науково-практичній конференції „Автоматизація виробничих процесів” АВП – 2002, Хмельницьк, 2002;
- 7-й міжнародній конференції „The Experience of Designing and Application of CAD Systems in Microelectronics,, CADSM’2003, Lviv-Slavske, 2003;
- II міжнародній науково-практичній конференції International Workshop on Intelligent Data Acquisition and Advanced Computing Systems: Technology and Applications, IDAACS, Lviv, Ukraine, 2003;
- 3-й міжнародній науково-практичній конференції „Мікропроцесорні пристрої та системи в автоматизації виробничих процесів” МППСАВП – 2004, Хмельницьк, 2004;
- 8-й міжнародній конференції „The Experience of Designing and Application of CAD Systems in Microelectronics,, CADSM’2005, Lviv-Polyana, 2005;
- 4-й міжнародній науково-практичній конференції „Мікропроцесорні пристрої та системи в автоматизації виробничих процесів” МППСАВП – 2005, Хмельницьк, 2005.
- 7-й міжнародній конференції “Modern problems of radio engineering, telecommunications and computer science” TCSET 2006, Lviv-Slavsko, 2006.

Публікації по роботі. Результати проведених наукових досліджень відображені в 10 публікаціях, серед яких 6 статей, з них 6 у фахових журналах, 4 тези доповідей, 4 наукові праці опубліковано автором особисто.

Структура і об’єм дисертації. Дисертація складається з вступу, чотирьох розділів, висновків, списку використаних джерел та 5 додатків. Загальний обсяг роботи 187 сторінок, з яких 136 сторінок основного тексту. Список використаних джерел складає 151 найменування.

РОЗДІЛ 1

МЕТОДИ ТА ТЕОРЕТИЧНІ ОСНОВИ ПОБУДОВИ СПЕЦПРОЦЕСОРІВ ТА
АНАЛОГО-ЦИФРОВИХ КОДЕРІВ1.1 Аналіз методів побудови, класи та функції спецпроцесорів низових рівнів
комп'ютерних систем

Аналіз світового досвіду створення та практичного застосування спецпроцесорів, які застосовуються на низових рівнях комп'ютерних систем показує, що вони масово використовуються провідними фірмами (Analog Devices, Texas Instruments, Dallas Semiconductor, Maxim, Motorola)[3,21,22,43-47]. При цьому аналіз відмінностей методів побудови СП можна провести на основі наступної диференціації їх основних характеристик:

1. Реалізація архітектури СП;
2. Інформаційна технологія кодування даних на основі конкретного теоретико-числового базису (ТЧБ);
3. Системні функції СП.

В плані викладеної диференціації методів побудови СП можна визначити наступні особливості їх розвитку та напрямки вдосконалення на основі сучасних досягнень мікропроцесорної та мікроелектронної техніки.

Всі сучасні процесори належать до класів Фон-Нейманівської, Гарвардської та модифікованої Гарвардської архітектур [48](рис. 1.1).

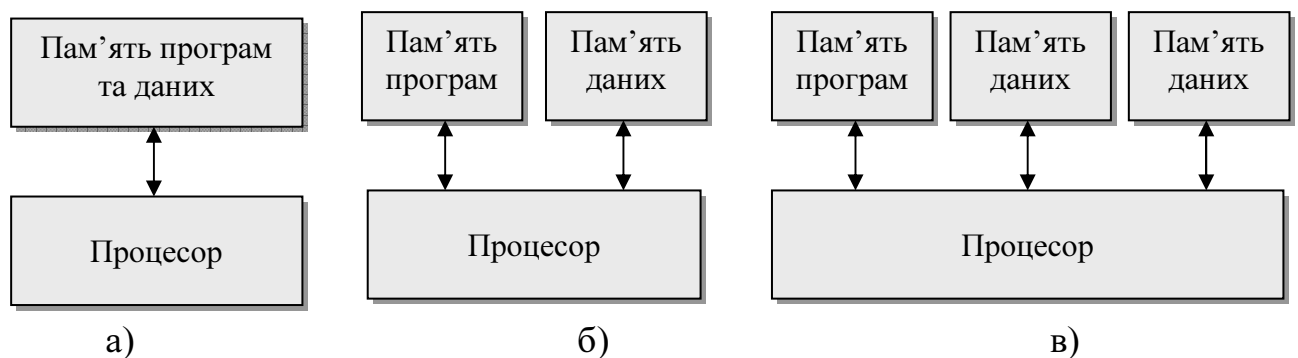


Рис. 1.1 – Архітектури процесорів: а) Фон-Нейманівська; б) Гарвардська; г) модифікована Гарвардська.

В ряді фундаментальних досліджень в галузі розвитку архітектури процесорів [49,50,51] показано, що існують наступні загально визнані класифікації їх архітектур:

1. М. Флінна (M. Flynn)[52];
2. Р. Хокні (R. Hockney)[53];
3. Л. Шнайдера (L. Snyder)[54];
4. Д. Скіллікорна (D. Skillicorn)[55].

Класифікація Флінна базується на понятті потоку під яким розуміється послідовність команд або даних, які обробляються процесором. На основі числа потоків команд і потоків даних Флінн виокремлює чотири класи архітектур процесорів[52]:

- SISD (Single Instruction stream/Single Data stream) – одиночний потік команд та одиночний потік даних;
- SIMD (Single Instruction stream/Multiple Data stream) – одиночний потік команд та множинний потік даних;
- MISD (Multiple Instruction stream/Single Data stream) – множинний потік команд та одиночний потік даних;
- MIMD (Multiple Instruction stream/Multiple Data stream) – множинний потік команд та множинний потік даних.

Архітектури процесорів даних класів приведені на рис.1.2. ПЕ – процесорний елемент; ПД – пам'ять даних.

Слід зауважити, що архітектури SIMD і MISD, за думкою багатьох дослідників [52], належать до класу конвеєрних процесорів, які реалізують принцип конвеєрного розпаралелення процесів оброблення даних. В той же час, деякі архітектури процесорів, наприклад: dataflow і векторно-конвеєрні машини[56], які відповідають архітектурам сучасних широкоживаних спецпроцесорів, чітко не вписуються в дану класифікацію.

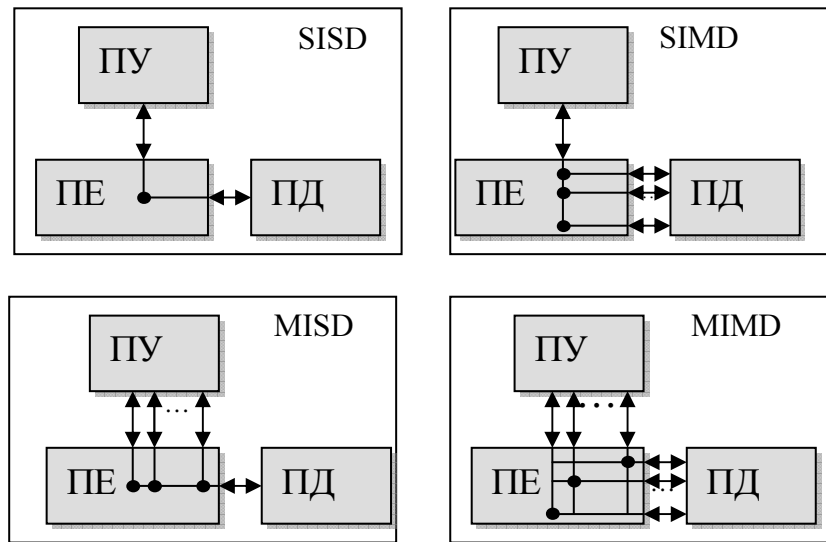


Рис. 1.2 – Класи архітектур процесорів по Фліну. ПУ – пристрій управління; ПЕ – процесорний елемент; ПД – пам'ять даних.

Р. Хокні [53] розробив свій підхід до класифікації, яка систематизує класи комп'ютерів, що відповідають MIMD архітектурам. При цьому Р. Хокні запропонував ієрархічну структуру даних архітектур (Рис. 1.3).

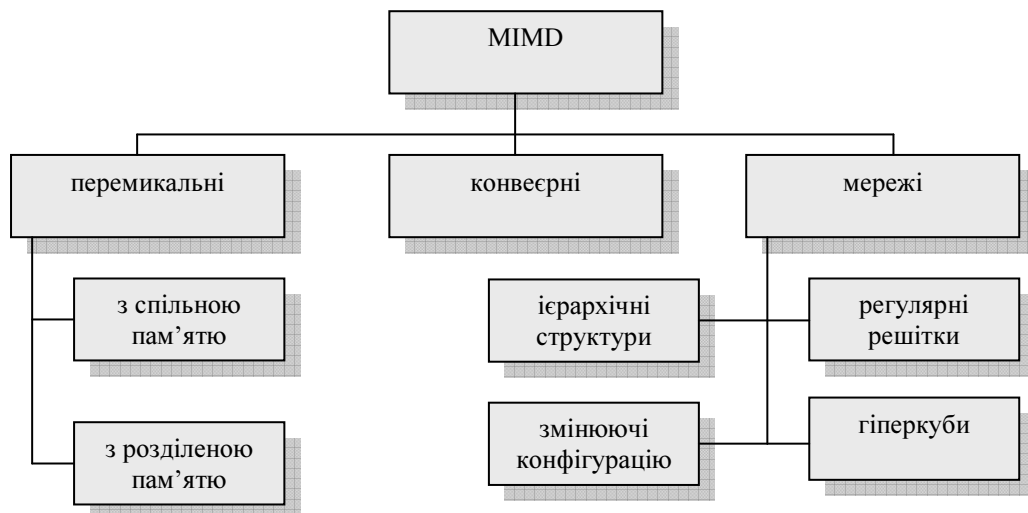


Рис. 1.3 – Класифікація Р. Хокні процесорів з архітектурою MIMD.

Основна ідея даної класифікації полягає в тому, що множинний потік команд може бути опрацьований двома способами: одним пристроєм оброблення, що працює в режимі розділення часу для окремих потоків, або кожний потік обробляється своїм власним пристроєм. При чому, перша

можливість використовується в MIMD – процесорах, які автор називає конвеєрними.

Архітектури, які реалізують другу можливість ділять на два класи. До першого класу відносяться MIMD – процесори, в яких можливі зіркоподібні зв'язки, тобто прямі зв'язки кожного процесора з кожним через комутатор.

До другого класу відносять MIMD – процесори, в яких зв'язки кожного процесора можливі з найближчими сусідами по мережі. Такі обчислювальні засоби носять назву MIMD – машини з розподіленою пам'яттю. Прикладом застосування таких процесорів з розподіленою пам'яттю є реалізація топологій мереж[18]: зіркоподібна мережа; регулярна решітка рівної розмірності (Intel Paragon, Cray T3D), гіперкуби (NCube, Intel iPSC), мережі з ієрархічною структурою, такою як деревовидні, піраміди, кластери (Cm, CEDAR) і мережі що змінюють свою конфігурацію.

В класифікації Л. Шнайдера [54] запропоновано виділити етапи вибірки і безпосереднього виконання в потоках команд і даних. При цьому Фон-Нейманівські машини з потоком команд I і потоком даних D віднесені до класу процесорів $I_{ss}D_{ss}$.

$I_{ss}D_{sc}$ – Фон-Нейманівські машини, в яких закладена можливість вибирати дані, розміщені з різним зміщенням відносно одного і того ж адресу і над якими буде виконана одна і та ж операція;

$I_{ss}D_{sm}$ – SIMD-процесори без можливості отримання унікальної адреси для даних в кожному процесорному елементі;

$I_{ss}D_{mm}$ – SIMD-процесори, що мають можливість незалежної модифікації адрес операндів в кожному процесорному елементі;

$I_{sc}D_{cc}$ – обчислювальні системи, що вибирають і виконують одночасно декілька команд, для доступу до яких використовується один і той же адрес;

$I_{mm}D_{mm}$ – до цього класу відносяться всі процесори типу MIMD згідно класифікації Флінна.

В класифікації, що запропонована Д. Скіллікорном[55], зроблена спроба розширити класифікацію Флінна шляхом опису властивостей багатопроцесорних

систем і деяких нетрадиційних архітектур, зокрема dataflow. При цьому пропонується розглядати архітектуру будь-якого процесора як абстрактну структуру, що складається з чотирьох компонентів (рис.1.4):

- процесор команд (IP – Instruction Processor);
- процесор даних (DP – Data Processor);
- ієрархія пам'яті (IM – Instruction Memory, DM – Data Memory);
- комутатор зв'язків – абстрактний пристрій який забезпечує зв'язки між процесорами IP та DP і пам'яттю;

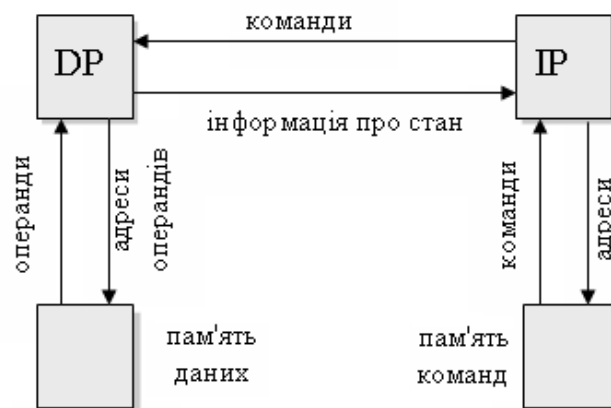


Рис. 1.4 – Архітектура процесора в термінах класифікації Д. Скільлікорна

Серед розглянутих класифікацій архітектур процесорів, в галузі створення та реалізації спецпроцесорів низових рівнів КС, найширше застосування отримали паралельні та конвеєрні архітектури процесорів. При цьому, як показано в [57], існують два основних способи підвищення продуктивності процесорів – на основі розпаралелювання та конвеєризації оброблюваних даних.

Прикладом реалізації конвеєрної архітектури СП є описана в роботі [58] структура процесора цифрової обробки сигналів (рис. 1.5).

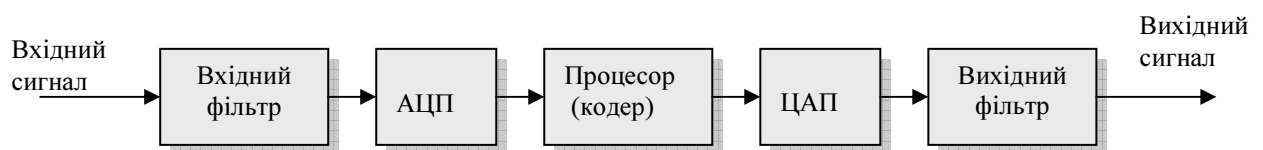


Рис. 1.5 – Архітектура СП цифрової обробки сигналів.

Слід зауважити, що названі способи покращення системних характеристик процесорів найчастіше використовуються при реалізації мікроконтролерів, сигнальних процесорів та спецпроцесорів низових рівнів КС[3,59,60,61,62].

Таким чином важливим представником СП є сигнальні процесори, які широко використовуються на низових рівнях комп'ютерних систем. Для цифрового формування та оброблення сигналів важливо щоб в СП математичні операції виконувались максимально швидко, а затрати часу на виконання команд повинні бути точно відомі. Крім того при впровадженні розподілених КС для конкретних технологічних об'єктів, наприклад: нафтогазової, хімічної та енергетичної галузей промисловості, число АЦК та СП на низових рівнях може складати сотні і тисячі, що ставить жорсткі вимоги до їх апаратно-програмної реалізації, в тому числі, мінімізацію габаритів, енергоспоживання та вартості, а також покращенню характеристик швидкодії, надійності, живучості, заводо захищеності та інш. Додатковою вимогою універсальності таких пристроїв є можливість їх підключення до провідних ліній зв'язку з підтримкою стандартних протоколів та інтерфейсів, а також умови високонадійної роботи в безпроводних широкосмугових системах на основі шумоподібних кодових послідовностей [5,7,63,64,65].

В цьому аспекті слід розглянути ряд структур СП, які забезпечують різний рівень обчислювальних можливостей в середовищі КС.

На рис. 1.6. показана архітектура широкоживаного однокристального СП фірми Micro-Devices типу RF2909[66], який належить до класу трансмітерів (transmitter). Даний СП використовується для реалізації наступних функцій:

- передавання широкосмугових шумоподібних сигналів з прямим розширенням послідовностей;
- безпроводний телефонний зв'язок;
- портативні системи передавання даних на базі автономних сенсорів.

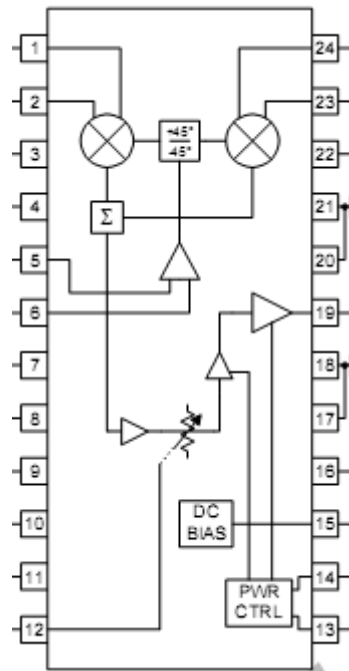


Рис. 1.6 – Структура спецпроцесора RF2909

Опис модулів спецпроцесора RF2909 розміщено в додатку А.

Даний СП характеризується обмеженими функціональними можливостями оскільки орієнтований на обробку даних у вигляді біт-орієнтованих вхідних та вихідних потоків.

На рис. 1.7 (опис компонентів в додатку А) подана архітектура однокристального СП, розробленого фірмою Grand-Jansen AS типу GJRF400[67], що належить до класу прийомо-передавачів широкосмугових кодових послідовностей (transceiver), який дозволяє виконувати наступні функції цифрової обробки даних:

- цифрове оброблення символів даних;
- перетворення даних в шумоподібні кодові послідовності;
- перетворення кодів у радіочастотні сигнали.

Даний СП використовується в локальних обчислювальних мережах, пристроях віддаленого доступу, системах сигналізації і охорони об'єктів. Функціональним обмеженням даного СП неможливість обробки вхідних аналогових сигналів через відсутність вбудованого АЦП, а також одноканальність.

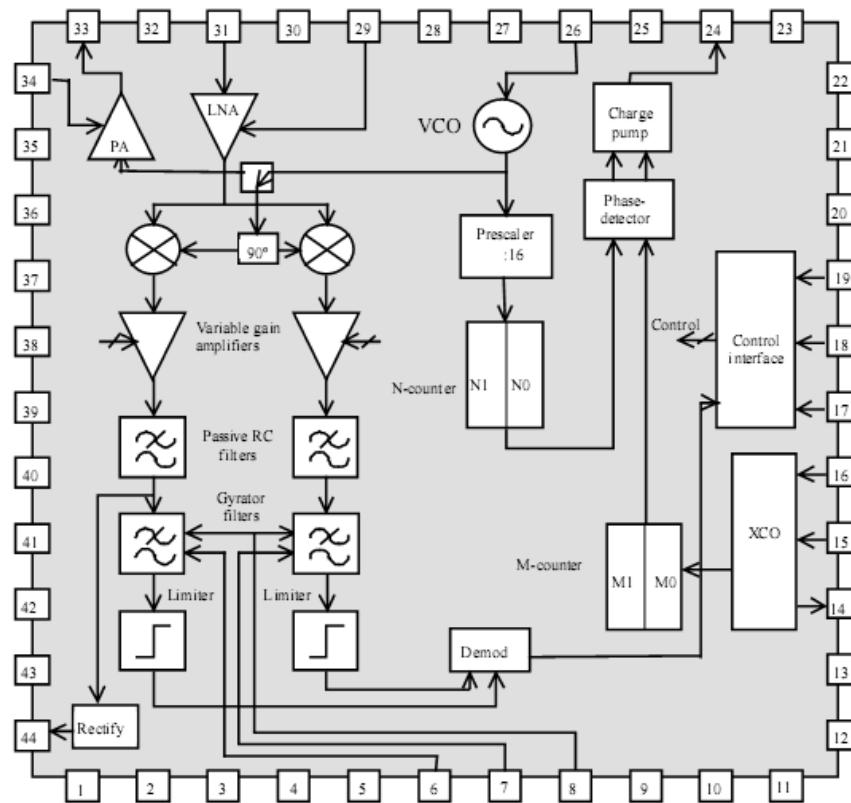


Рис 1.7 – Структура СП GJRF400.

Прикладом розвитку архітектури та функціональних можливостей СП є розробка фірми Micro-Devices однокристального широкосмугового модема (Spread-Spectrum Baseband Modem) типу RF3000 [66] (рис. 1.8, опис функціональних компонентів в додатку А), призначеного для виконання наступних процесорних функцій перетворення та оброблення даних:

- формування та приймання аналогових сигналів в безпроводних мережах що відповідають стандарту IEEE802.11b;
- цифрове оброблення прямих ШКП;
- реалізація функцій безпроводного модему;
- використання в якості компонента мережних систем точка-точка;
- аналого-цифрове та цифро-аналогове перетворення вхідних та вихідних сигналів;
- апаратна підтримка BPSK, QPSK, CCK модуляцій;
- висока швидкодія шумоподібного еквайзера (250нс);
- підтримка різних типів антен.

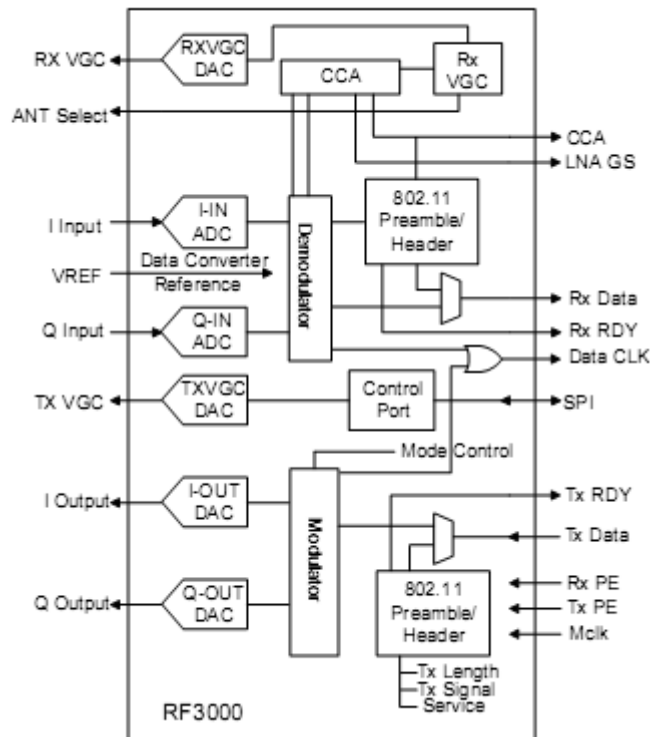


Рис. 1.8 – Структурна схема RF3000

Подальшим розвитком архітектури та функціональних можливостей СП є кристал фірми Zilog типу Z87000 [68], що виконує функції контролера розширеного спектру (Spread Spectrum Controller), структура якого показана на рис 1.9 (функціональні елементи описані в додатку А).

Даний СП забезпечує цифрове оброблення вхідних та формування вихідних аналогових та символічних даних. Основними системними функціями даного СП є:

- адаптивна зміна частоти (FHSS технологія);
- контроль потужності вихідного сигналу;
- контроль помилок;
- керування живленням;
- апаратна підтримка ADPCM звукового кодека;
- підтримка вбудованих протоколів обміну даними;
- підтримка користувацьких програм;
- вбудовані ЦАП та АЦП;
- FSK модуляція та демодуляція.

Z87000 являє собою Frequency Hopping прийомопередавач/контролер. Він включає в себе 16-розрядний цифровий сигнальний процесор (DSP) і контролер керування радіочастотною секцією. Даний прийомопередавач використовує FSK-модуляцію і часове розділення “прийом-передавання”.

Наступним розширеними функціональними можливостями та складнішою архітектурою характеризується СП на основі кристала Z87200 фірми Zilog [68] (рис. 1.9):

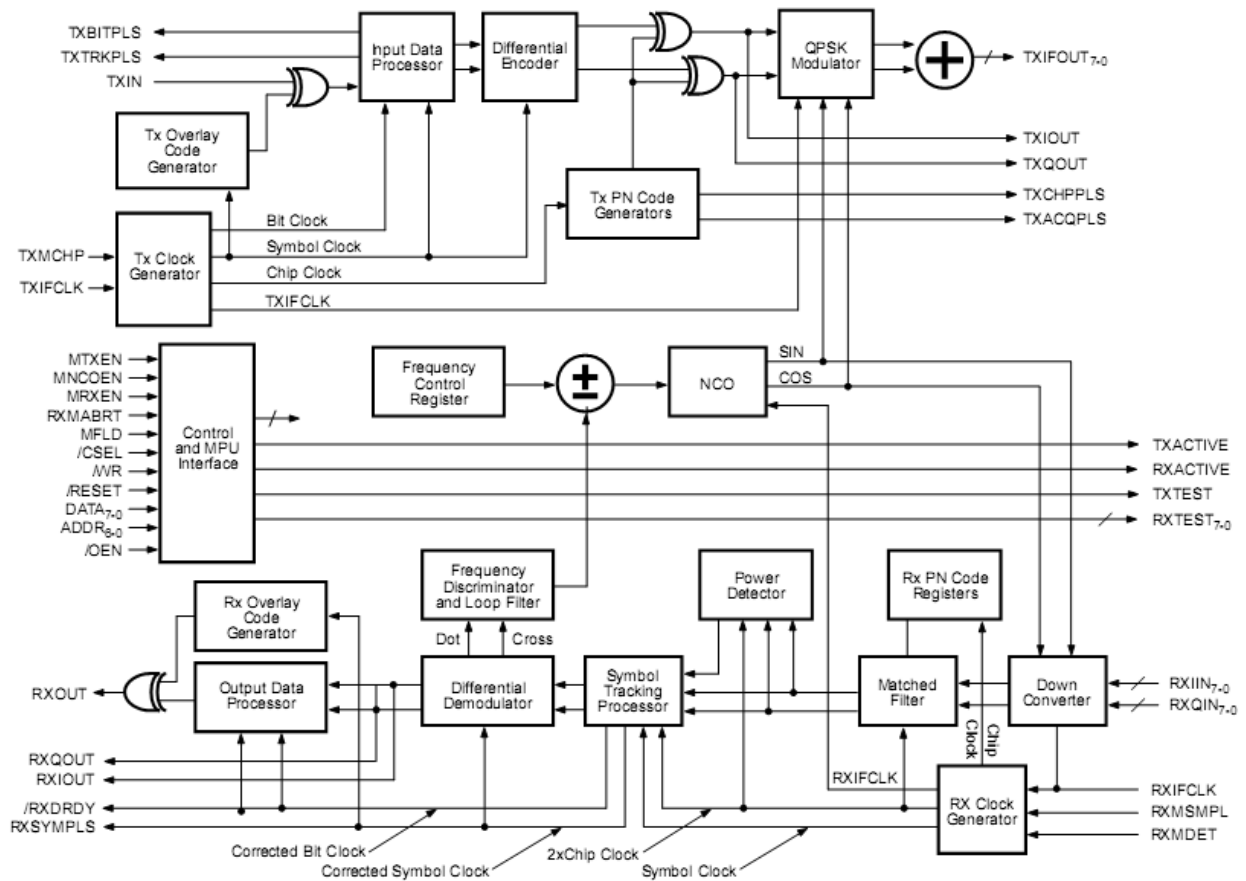


Рис. 1.9 – Структурна схема Z87200

Мікросхема являє собою програмований прийомо-передавач розширеного спектру, що використовує прямі шумоподібні кодові послідовності. Z87200 підтримує довжину шумоподібного коду від 2-х до 64-х чіпів на біт при широкому діапазоні швидкостей даних і параметрів розподіленого спектру. Максимальна швидкість прийомо-передавача 2 Мбіт/с.

Z87200 виконує всю цифрову обробку, необхідну для кодування, розподілення даних що передаються і приймання з наступним декодуванням. В

якості модуляції даних прийомопередавач використовує диференційне кодування BPSK з QPSK – модуляції.

Прикладом СП для низових рівнів КС є розроблений Карпатським державним центром інформаційних засобів та технологій НАН України одноканальний аналого-цифровий кодер типу ПАК[69], випуск яких був освоєний Івано-Франківським приладобудівним заводом для комп'ютерної системи контролю та обліку витрат енергоносіїв ALFIJA. На рис. 1.10 показана конвеєрна структура даного СП, який характеризується наступними функціональними можливостями:

- приймання та цифрове оброблення біт-орієнтованих модульованих по частоті вхідних логічних сигналів;
- аналого-цифрове перетворення та цифрова інтеграція вхідного аналогового сигналу;
- формування широтно та частотно модульованих біт-орієнтованих кодових послідовностей Галуа;
- енергонезалежне зберігання інтегральних значень вхідних потоків даних.

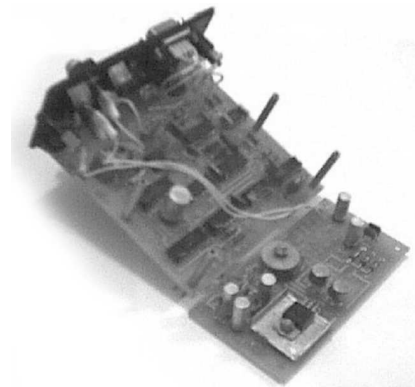
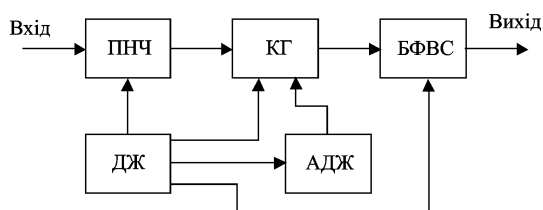


Рис 1.10 - Конвеєрна структура ПАК та його конструктивний модуль. ПНЧ – перетворювач напруга частота, КГ – кодер Галуа, БФВС – блок формування вихідних сигналів, ДЖ – джерело живлення, АДЖ – автономне джерело живлення.

Реалізація принципової схеми ПАК показана на рис. 1.11 (опис структурних компонентів в додатку А).

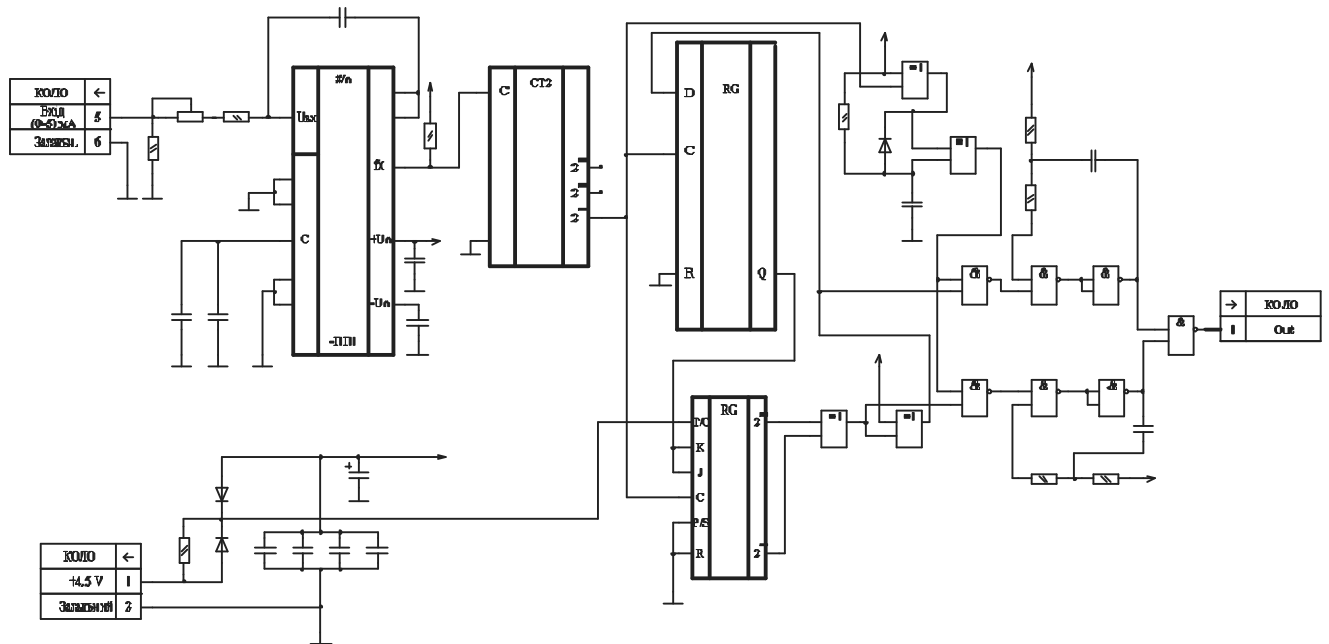


Рис. 1.11 - Реалізація принципової схеми ПАК

В роботі [69] показані можливості реалізації СП ПАК з розширеними функціональними можливостями на основі ПЛІС фірми Altera. В той же час, даний СП не був доведений до можливості експлуатації в умовах безпроводних КС та роботи при наявності інтенсивних промислових завад.

Подальшим результатом розвитку та вдосконалення СП на основі інформаційної технології Галуа є цифровий пристрій описаний в роботі [70], в якому вихідні сигнали формуються у вигляді квазітрійкових частотно модульованих сигналів, послідовність яких відповідає послідовності Галуа. При цьому для забезпечення високого рівня завадозахищеності в каналах з інтенсивним рівнем завад використані запропоновані одновимірні модифіковані послідовності максимальної довжини [71]. Перевагою модифікованих послідовностей максимальної довжини по відношенню до відомих сигналів Баркера та М-послідовностей, є краще відношення сигнал/шум при заданій довжині кодової послідовності, а також, як показано в [71], значна кількість даних послідовностей з ортогональними кореляційними властивостями. Структурна схема СП зображена на рис. 1.12.

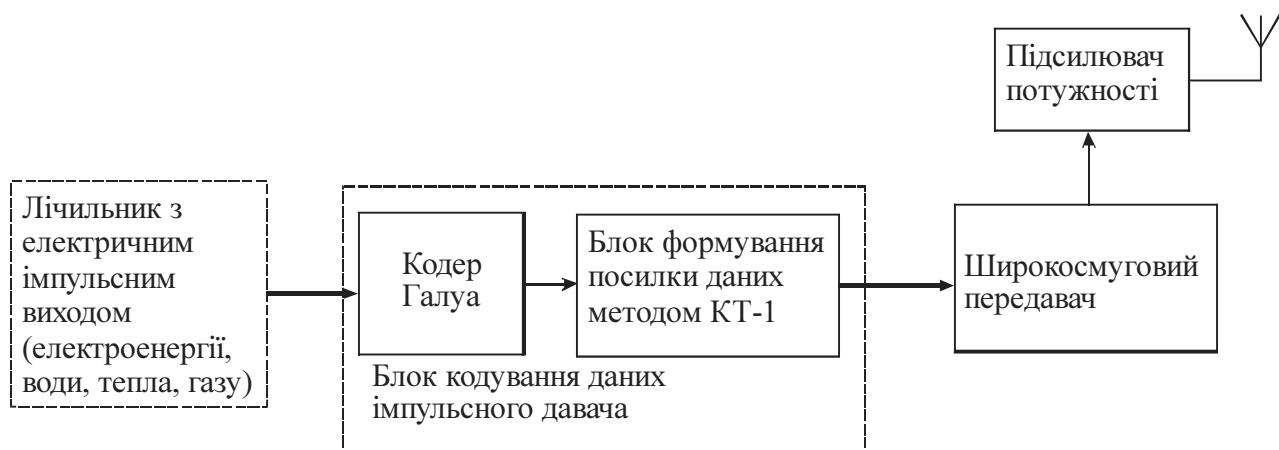


Рис. 1.12 – Структурна схема спецпроцесора кодування та формування одновимірних широкопasmових інформаційних повідомлень системи дистанційного контролю витрати електроенергії.

Таке рішення дозволило реалізувати дистанційний безпроводний збір інформації показів лічильників електроенергії на низовому рівні КС з концентраторами даних на базі мобільних комп'ютерів[72].

В той же час функціональним обмеженням такого класу СП є відсутність влаштованого АЦП, а також приймання та цифрового оброблення тільки частотно модульованих імпульсних потоків даних.

Найбільш близьким класом СП до описаних спецпроцесорів ПАК є розробки відомих фірм АВВ [24] та Crossbow [8], які використовують автономні сенсори, що працюють в умовах інтенсивних промислових завод.

На рисунку 1.13 та 1.14 показані структури КС безпроводного зіркового типу на основі СП, які формують широкопasmові кодові послідовності.

Проведений аналіз архітектур класичних процесорів та СП провідних зарубіжних фірм, які використовуються в розподілених КС, дозволяє зробити висновок, що найбільш широкотриманими та перспективними є архітектури конвеєрного типу, які забезпечують високий рівень паралелізму виконання процесорних операцій. При цьому базовими компонентами таких СП є одноканальні та багатоканальні АЦП, ЦАП, DSP, енергонезалежна пам'ять, модулі формування та оброблення широкопasmових кодових послідовностей.

Слід зауважити, що в даних СП використовується виключно двійкове кодування даних (в базисі Радемахера) та одновимірні шумоподібні кодові послідовності, що суттєво обмежує можливості їх подальшого вдосконалення та покращення системних характеристик.

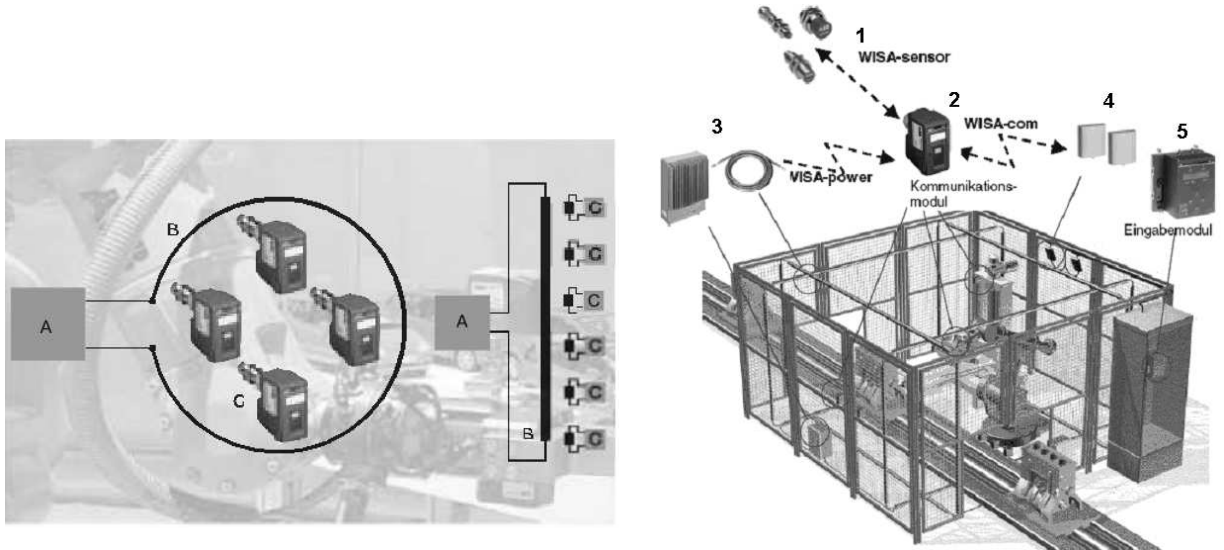
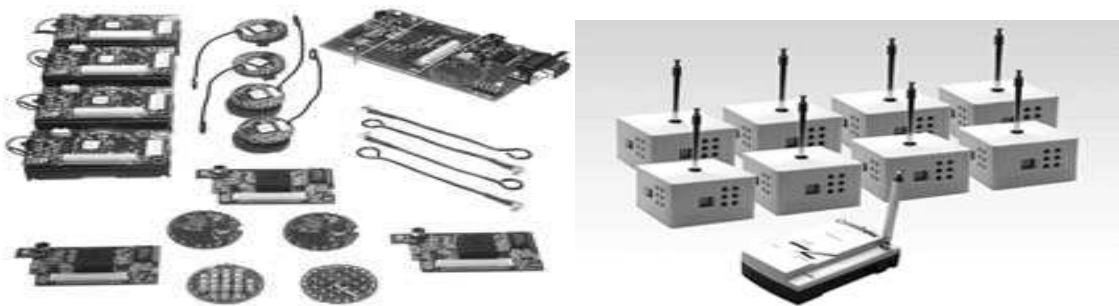


Рис 1.13 – Структура КС фірми АВВ на основі автономних сенсорів, оснащених СП з вихідними широкосмуговими сигналами



1.14 – Безпроводні автономні сенсори фірми Crossbow

Застосування базису Радемахера для кодування даних в відомих СП, особливо при їх використанні в якості цифрових інтеграторів технологічних даних, наприклад: витрати газу, пари, води, електроенергії, нафтопродуктів та інш. приводить до суттєвого збільшення надлишковості кодування даних.

Наприклад, газові лічильники для зчитування показників потребують 8×4 біти, електричні лічильники 6×4 біти. При цьому умови забезпечення

комерційного обліку енергоносіїв приводять до необхідності додаткового їх завадозахищеного кодування з можливістю виявлення та виправлення помилок, що з врахуванням розрядності старт – стопних сигналів приводить майже до двократної надлишковості кодування каналних фреймів в одному пакеті до 48 біт.

В той же час, успішне застосування рекурентних кодів базису Галуа в СП вітчизняного виробництва типу ПАК (рис.1.10) в КС “ALFIYA” [26], в яких кожне числове значення цифрового інтегрування витрати енергоносія подається у вигляді одного біта коду Галуа. Даний біт одночасно є елементом коректуючого рекурентного коду і забезпечує можливість виявлення та виправлення помилок в потоці даних, які формуються даним типом СП. Коефіцієнт стиснення інформації вихідних потоків даних, що формується СП досягається в границях 20-30 разів [74], що суттєво знижує вимоги до пропускної здатності каналів зв'язку низових рівнів КС.

В СП типу ПАК відсутні модулі для роботи з широкосмуговими шумоподібними сигналами, що обмежує його функціональні можливості та застосування на низових рівнях безпроводних КС в умовах інтенсивних промислових завод.

Тому розвиток теорії кодування даних в ТЧБ відмінних від базису Радемахера, особливо в базисі Галуа, є актуальною науковою задачею та перспективним напрямком розвитку і вдосконалення системних характеристик СП для низових рівнів КС.

1.2 Теоретико-числові базиси та їх характеристики

Математичною основою теоретико-числових базисів є системи ортогональних функцій на деякому інтервалі зміни аргументу [9,14].

Найбільш широкоживаним в техніці цифрового оброблення сигналів та побудови СП є ТЧБ Фур'є на основі ортогональної системи гармонічних

функцій[9]. Прикладом застосування базису Фур'є є спектральний аналіз на

основі рядів Фур'є: $f(t) = \frac{a_0}{2} + \sum_{k=1}^{\infty} (a_k \cdot \cos k\omega_1 t + b_k \cdot \sin k\omega_1 t),$

$$\text{де } a_k = \frac{2}{T} \cdot \int_{-T/2}^{T/2} x(t) \cdot \cos \cdot k\omega_1 t dt, \quad b_k = \frac{2}{T} \cdot \int_{-T/2}^{T/2} x(t) \cdot \sin \cdot k\omega_1 t dt.$$

Основним недоліком базису Фур'є є необхідність синтезу та цифрового оброблення гармонічних функцій, які як правило, генеруються на основі рядів Тейлора та Маклорена [75]. При цьому суттєво знижується швидкодія процесорів цифрової обробки даних. Класично дана задача була вирішена розробкою швидкого перетворення Фур'є (ШПФ) та створення відповідних конвеєрних СП [76].

Розробка ТЧБ на основі систем кусково-постійних ортогональних функцій, до яких належать відомі базиси: Унітарний, Хаара, Крейга, Радемахера, Крестенсона, Галуа та інш. [9-14], дозволила суттєво спростити процедури генерування та цифрового оброблення базисних функцій на основі їх представлення у виді логічних кодових матриць, спрощення алгоритмів виконання операцій множення та максимального використання можливостей універсальних та спеціалізованих процесорів.

Прикладом реалізації СП в базисі Крестенсона є архітектури описані в роботах [106,13]. При цьому використовується пряме та зворотне цілочисельне перетворення системи залишкових класів (СЗК), нормалізована форма СЗК[106], а також сумісне використання базису Крестенсона з унітарним ТЧБ[13]. Особливістю СП в базисі Крестенсона є перетворення даних з багатовимірною простору в одновимірний з можливістю захисту даних від помилок на основі арифметичних кодів[100,101].

Аналітичні вирази базисних функцій та характеристики названих ТЧБ приведені в табл. 1.1, які розраховані на основі кодових матриць ТЧБ представлених на рис 1.15.

$$\begin{aligned}
 M_{Uni} &= \begin{pmatrix} 0 & 0 & 0 & \dots & 0 & 0 \\ 1 & 0 & 0 & \dots & 0 & 0 \\ 1 & 1 & 0 & \dots & 0 & 0 \\ 1 & 1 & 1 & \dots & 0 & 0 \\ \dots & \dots & \dots & \dots & \dots & \dots \\ 1 & 1 & 1 & \dots & 1 & 0 \\ 1 & 1 & 1 & \dots & 1 & 1 \end{pmatrix}, & M_{Har} &= \begin{pmatrix} 0 & 0 & 0 & \dots & 0 & 0 \\ 1 & 0 & 0 & \dots & 0 & 0 \\ 0 & 1 & 0 & \dots & 0 & 0 \\ 0 & 0 & 1 & \dots & 0 & 0 \\ \dots & \dots & \dots & \dots & \dots & \dots \\ 0 & 0 & 0 & \dots & 1 & 0 \\ 0 & 0 & 0 & \dots & 0 & 1 \end{pmatrix}, & M_{Cr} &= \begin{pmatrix} 0 & 0 & 0 & \dots & 0 & 0 \\ 1 & 0 & 0 & \dots & 0 & 0 \\ \dots & \dots & \dots & \dots & \dots & \dots \\ 1 & 1 & 1 & \dots & 1 & 0 \\ 1 & 1 & 1 & \dots & 1 & 1 \\ \dots & \dots & \dots & \dots & \dots & \dots \\ 0 & 0 & 0 & 0 & 0 & 1 \end{pmatrix}, \\
 & \text{а)} & \text{б)} & \text{в)} \\
 M_{Rad} &= \begin{pmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 & 1 \\ \dots & \dots & \dots & \dots & \dots \\ 1 & 1 & 1 & 1 & 0 \\ 1 & 1 & 1 & 1 & 1 \end{pmatrix}, & M_{Gres} &= \begin{pmatrix} P_1 & P_2 & \dots & P_x \\ 0 & 0 & \dots & 0 \\ 1 & 1 & \dots & 1 \\ 2 & 2 & \dots & 2 \\ 0 & 3 & \dots & 3 \\ \dots & \dots & \dots & \dots \\ a_1 & a_2 & \dots & a_x \end{pmatrix}, & M_G &= \begin{pmatrix} 0 \\ 0 \\ \dots \\ 0 \\ 1 \\ 1 \\ 1 \end{pmatrix} \\
 & \text{г)} & \text{д)} & \text{е)}
 \end{aligned}$$

Рис 1.15 – Кодові матриці ТЧБ: а) Унітарний; б) Хаара; в) Крейга; г) Радемахера; д) Крестенсона; е) Галуа

Таблиця 1.1

Базис	Аналітичний вираз базисної функції	Об'єм кодової матриці, V	Число активних елементів, m
Унітарний	$Uni(n, \theta, i) = \text{sign}[\sin((2^{n-1} - i)\pi, \theta)]$	$V=N^2$	$m=N^2/2$
Хаара	$Har(n, \theta, i) = \text{sign}[\sin(i2^n \pi, \theta)]$	$V=N^2$	$m=N$
Крейга	$Crg(n, \theta) = \text{sign}[\sin((2^n - 1) \cdot \pi \cdot \theta)]$	$V = \frac{N^2}{2}$	$m=N^2/4$
Радемахера	$Rad(n, \theta) = \text{sign}[2^n \pi \cdot \theta]$	$V=N \cdot \log_2 N$	$m= (N \cdot \log_2 N) / 2$
Крестенсона	$N_i = \text{res} \sum_{i=1}^n (B_i \cdot b_i) \text{mod } P$	$V = \sum_{i=1}^m \log_2(P_i)$	$m = \frac{N \left(\log_2 \prod_{i=1}^m P_i \right)}{2}$
Галуа	$N_j = f(C_{j-n-1}, \dots, C_{j-1}, C_j),$ $C_j = \sum_{j=0}^{n-1} C_{j-1} \cdot a \text{ (mod } 2),$	$V=N$	$m=N/2$

Принциповим недоліком кодування даних в базисі Радемахера (див. рис.1.1) є значна надлишковість кодів та незахищеність даних від помилок, що потребує виконання додаткових процедур захисту даних від помилок[77-81].

Суттєвим недоліком кодування даних в базисі Крейга (Лібова-Крейга) є низький рівень заводозахищеності в каналах з інтенсивним рівнем промислових завод [11].

З метою оцінки ефективності кодування даних в СП на основі різних ТЧБ доцільно провести аналіз кодових матриць, які породжують різні системи числення.

При цьому важливою характеристикою кожного базису є об'єм його кодової матриці M_j та число активних елементів m_j (рис. 1.15), що визначає характеристики надлишковості представлення інформації на основі аналітичної оцінки

$$V_i = n_i \cdot N_i,$$

де n_j – розрядність числа; N_i – число незалежних кодових значень.

З табл. 1.1 видно, що базис Галуа [26] має мінімальні значення M_j та m_j , а отже характеризується мінімальною надлишковістю.

Коди поля Галуа [82,83] за загальною класифікацією відносяться до підкласу циклічних блокових кодів, які володіють всіма основними властивостями заводозахищених кодів. В блокових кодах послідовність елементарних повідомлень розбиваються на блоки символів ($B_1, B_2, B_3, \dots, B_n$) фіксованої довжини K , кожному з яких ставиться в відповідності певна комбінація символів кодового слова ($b_1, b_2, b_3, \dots, b_n$). Циклічні коди відносяться до класу систематичних кодів.

Для останніх можна записати відповідний їм аналітичний вираз, чи деяке логічне співвідношення, яке визначається правилами створення цих кодів. Найбільш зручною формою представлення циклічних кодів – використання алгебраїчного виразу [84]

$$G(x) = a_{n-1} \times x^{n-1} + a_{n-2} \times x^{n-2} + \dots + a_1 \times x + a_0,$$

де $a_0 - a_{n-1}$ – числа, що дорівнюють «0» чи «1», які визначають відповідні значення розрядів кодових комбінацій.

Таким чином дія над циклічними кодами зводиться до дії над відповідними математичними виразами. Коефіцієнти однакових степенів додаються за модулем 2.

Наприклад, у полі Галуа $G\left(\begin{smallmatrix} 4 \\ 2 \end{smallmatrix}\right)$ з ключем 1001 послідовність елементів a_1, a_2, \dots, a_{15} визначається на основі рекурентного рівняння

$$G_{i+1} = G_i \oplus G_{i-n}; n=4, \quad (1.1)$$

та має вигляд послідовності елементів 111101011001000, які кодують числа 0, 1, 2, ..., 14 по модулю $P = 15$. Кожний елемент цієї рекурентної послідовності можна описати у вигляді:

$$a_1, a_2, a_3, a_4, a_1 \oplus a_4, a_1 \oplus a_2 \oplus a_4, a_1 \oplus a_2 \oplus a_3 \oplus a_4, a_1 \oplus a_2 \oplus a_3, a_2 \oplus a_3 \oplus a_4, a_1 \oplus a_3, a_2 \oplus a_4, a_1 \oplus a_3 \oplus a_4, a_1 \oplus a_2, a_2 \oplus a_3, a_3 \oplus a_4.$$

Найбільш ефективно переваги даного базису можна використати при кодуванні інтегральних значень, оскільки при інтегруванні кожне наступне значення збільшується на одиницю. Тому на відміну від базису Радемахера кожне дискретне значення інтеграла функції $x(t)$ замість n -розрядного двійкового коду фіксується одним бітом Галуа. На рис.1.16 зображено приклад кодування інтегральних значень параметру $x(t)$ в базисах Радемахера та Галуа.

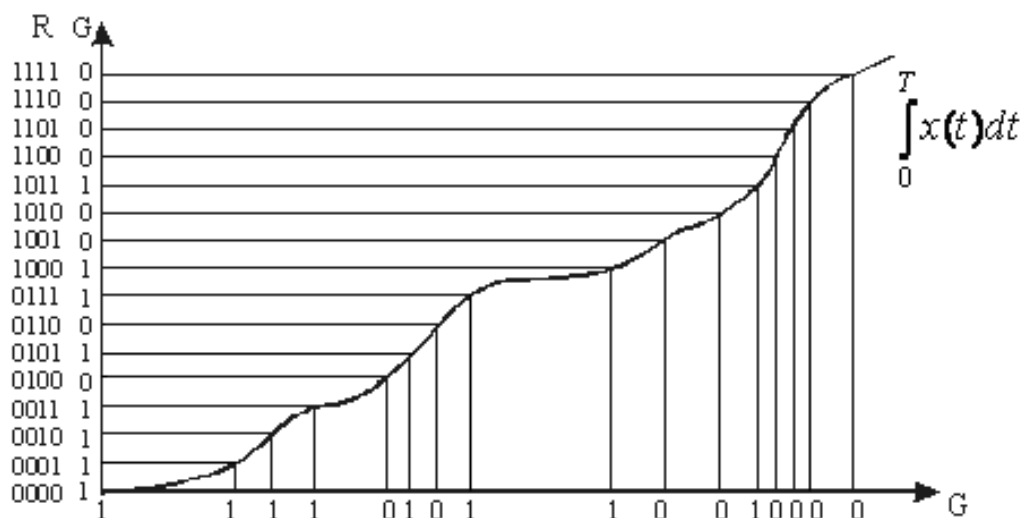


Рис.1.16 Інтегральне значення параметру в базисах Радемахера та Галуа

Таку властивість максимальної упаковки інтегральних даних має унітарний базис та базис Галуа, але на відміну від унітарного базису базис Галуа дозволяє проводити контроль помилок і при появі останньої дозволяє відновити значення шляхом використання рекурентних властивостей кодів Галуа згідно виразу (1.1).

Дану перевагу базису Галуа над іншими ТЧБ найбільш ефективно можна використати при реалізації СП та АЦК, які оснащені АЦП типу напруга-частота [85] та АЦП Галуа [86,87], а також шляхом застосування інтегратора на вході АЦК. Особливістю такого інтегрально-імпульсного методу кодування даних є безпосереднє формування СП вихідних біт-орієнтованих потоків, які характеризуються наступними позитивними властивостями [26,14,69]:

- мінімальна надлишковість даних;
- можливість виявлення та виправлення помилок;
- відсутність необхідності інтегрування даних приймачем;
- визначення поточних значень інтегрованих функцій на основі диференціації кодонів Галуа.

Недоліком інтегрально-імпульсної технології є нерівномірне формування потоку бітів Галуа, що потребує їх відповідної буферизації в цифрових приймачах на основі регістрової пам'яті та виконання декодування.

Теорія полів Галуа також є базовою при генеруванні рекурентних кодових послідовностей шумоподібних сигналів з особливими кореляційними властивостями [63,82,88,89,90], які на даний час широко використовуються в світовій практиці побудови КС на основі технологій:

- Wi-Max [91] – безпроводна технологія передавання даних, яка базується на стандарті IEEE 802.16, і забезпечує максимальну швидкість до 15Мбіт/с, при відстані до 50км. Призначена для використання обміну даними між віддаленими КС та пристроями;
- Wi-Fi [92] – безпроводна технологія, що базується на стандарті IEEE 802.11 і забезпечує максимальну швидкість до 108 Мбіт/с, при відстані до 100м. Використовується в корпоративних КС;

- Bluetooth [93] - безпроводна технологія, яка забезпечує швидкість передавання до 2,1 Мбіт/с, і працює на відстанях від 1 до 100м. Призначена для зв'язку з портативними пристроями на невеликих відстанях;
- ZigBee [94] – безпроводна технологія, базується на стандарті IEEE 802.15.4, і забезпечує швидкість до 250Кбіт/с, при відстані до 100м. Використовується для зв'язку з автономними пристроями і характеризується низьким енергоспоживанням;
- Wisa та інших [7] – безпроводна технологія розроблена компанією АВВ для реалізації зв'язку з автономними сенсорами, які працюють в умовах інтенсивних промислових завод.

1.3 Характеристики продуктивності розподілених комп'ютерних систем оснащених периферійними СП та аналого-цифровими кодерами

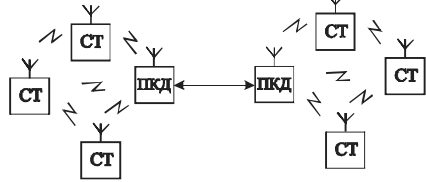
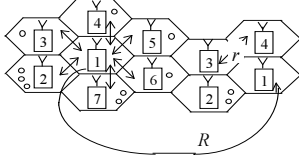
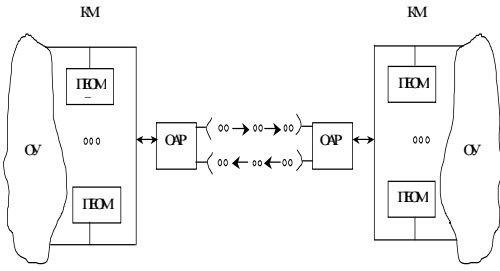
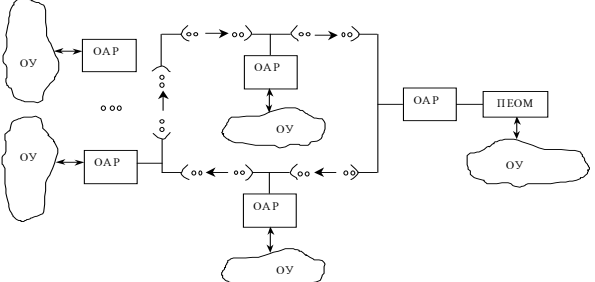
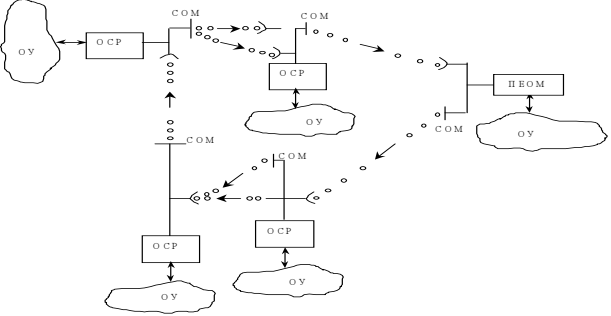
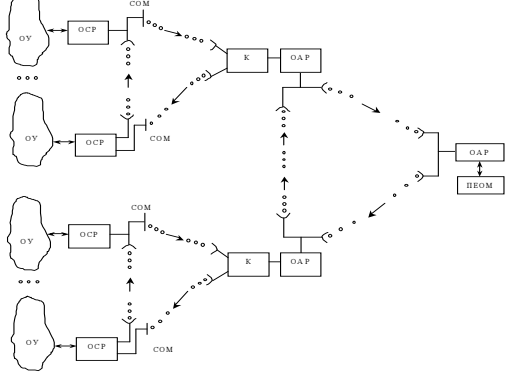
Аналіз архітектур розподілених комп'ютерних систем, які використовуються в локальних, проблемно-орієнтованих та спеціалізованих комп'ютерних мережах [5,18,50,60,95-97] дозволяє визначити наступні класи їх архітектур, що представлені в табл. 1.2. При цьому важливим параметром є коефіцієнт еммерджентності (інтелектуальності) архітектури запропонований відомим американським вченим Дж. Мартіном [98,99], який визначається відношенням числа зв'язків n_z до числа елементів n_e в системі:

$$\hat{E}_a = \frac{n_z}{n_e}, \quad (1.2)$$

Табл. 1.2

№	Тип архітектури КС	Архітектура КС	Еммерджентність
1	зіркова		3

№	Тип архітектури КС	Архітектура КС	Еммерджентність
2	ієрархічна		1
3	моноканал		1
4	кільцева		1
5	систолічна		10
6	зіково-магістральна		10
7	безпровідна безретрансляційна		10
8	безпровідна з пасивним ретранслятором		3
9	безпровідна з активним ретранслятором		4
10	безпровідна з активним ретранслятором та кільцевою структурою		6

№	Тип архітектури КС	Архітектура КС	Еммерджентність
11	безпроводна зірково-магістральна		10
12	сотова		6
13	з відкритим оптичним каналом зв'язку високошвидкісна дуплексна		1
14	з відкритим оптичним каналом зв'язку середньошвидкісна кільцева		3
15	з відкритим оптичним каналом зв'язку низькошвидкісна кільцева		3
16	з відкритим оптичним каналом зв'язку розгалужена		4

На рис 1.17 показана гістограма коефіцієнтів еммерджентності різних архітектур КС. З гістограми видно, що найкращими показниками еммерджентності характеризуються: систолічна архітектура; зірково-магістральна; безпроводна безретрансляційна; безпроводна зірково-магістральна.

Очевидно, що найбільш перспективною архітектурою КС, в якій доцільно використовувати автономні сенсори, спецпроцесори та АЦК з вихідними шумоподібними сигналами, є безпроводна зірково-магістральна архітектура. В зв'язку з цим доцільно дослідити ефективність трафіку передавання даних досліджуванім класом СП при реалізації різних процедур доступу до віддаленого концентратора даних.

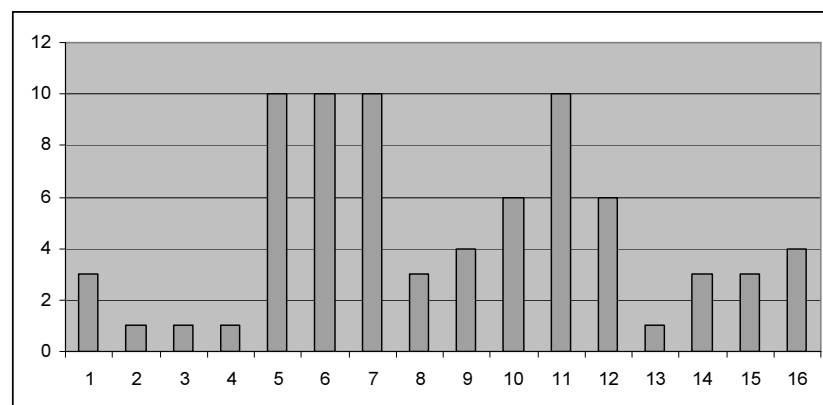


Рис 1.17 – Графік ефективності мережевих архітектур за параметром еммерджентності. 1-зіркова; 2-ієрархічна; 3-моноканал; 4-кільцева; 5- систолічна; 6-зірково-магістральна; безпроводні: 7- безретрансляційні; 8- з пасивним ретранслятором; 9- з активним ретранслятором; 10- з активним ретранслятором та кільцевою структурою; 11- зірково-магістральна; 12- сотова; з відкритими оптичними каналами зв'язку; 13- високошвидкісна дуплексна; 14- середньошвидкісна кільцева; 15- низькошвидкісна кільцева; 16- розгалужена

Розглянемо паралельну систему з k абонентами з'єднаних з пам'яттю колективного доступу [102] (ПКД) окремими каналами зв'язку [103] (рис.1.18). Абонентами виступають автономні сенсори без зворотного зв'язку, які з певним періодом передають пакети даних про стан об'єкту управління.

Оскільки існує тільки зв'язок сенсор – ПКД низового рівня КС, що унеможливило синхронізацію процесу передачі даних від автономних сенсорів то розрахунок продуктивності такої системи буде мати наступний вигляд [103]

$$P = \frac{\sum_{i=0}^N \frac{K_i}{H}}{N}, \quad (1.2)$$

де P – коефіцієнт продуктивності системи, K_i – кількість активних автономних сенсорів в i -й момент часу, H – загальна кількість автономних сенсорів системи, N – кількість відліків часу в дискретному просторі.

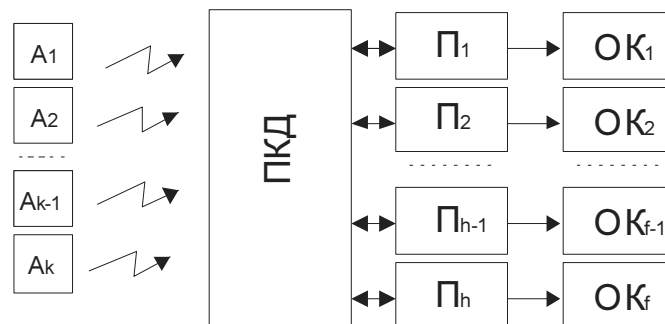


Рис. 1.18 - Структура системи низового рівня КС на базі ПКД (A_1 - A_k – автономні сенсори, ПКД – пам'ять колективного доступу, Π_1 - Π_h – процесори, OK_1 - OK_f – об'єкти керування).

Для розрахунку продуктивності системи вибрано три основних режими роботи при мінімальному, середньому та максимальному трафіку в каналах системи. Також введено такі параметри системи: кількість автономних сенсорів системи $N = 10$; частота опитування автономного сенсора $\varphi = 10\text{Гц}$; об'єм інформаційного пакету $V = 128\text{біт}$; швидкість передачі $v = 3600\text{біт/с}$. Введемо умову, що всі автономні сенсори працюють в режимі реального часу при цьому кількість відліків часу в дискретному просторі $N = \varphi$.

При будь-якому трафіку в структурі КС час формування та передавання даних кожним сенсором дорівнює $r = T/N$.

При мінімальному трафіку сумарний час активності автономних сенсорів T дорівнює $T \leq 1/\varphi$. На рис. 1.19 показано часову діаграму роботи паралельної системи з низьким трафіком.

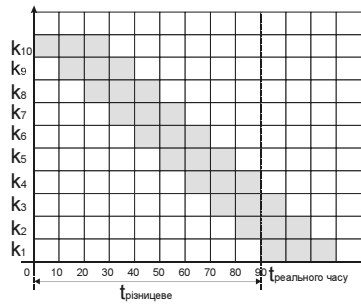


Рис. 1.19 - Часова діаграма автономних сенсорів паралельної системи з низьким трафіком.

Розрахувавши продуктивність системи на основі виразу (1.2) в i -ті моменти часу отримаємо графік продуктивності (рис. 1.20).

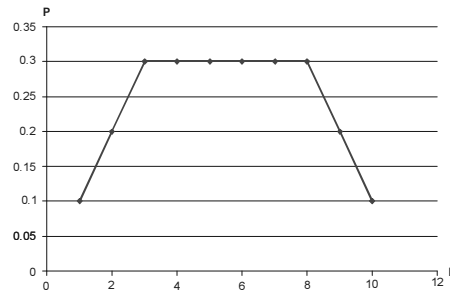


Рис. 1.20 - Графік продуктивності паралельної системи з низьким трафіком

Аналіз даних рис. 1.20 дозволяє визначити загальну продуктивність системи з низьким трафіком, яка дорівнює $P = 24\%$.

При середньому трафіку сумарний час активності автономних сенсорів T дорівнює $T \leq (1/\varphi)/2$. На рис.1.21 показано часову діаграму роботи паралельної системи з середнім трафіком, на рис.1.22 зображено графік продуктивності системи з середнім трафіком, в якій загальна продуктивність дорівнює $P = 33\%$.

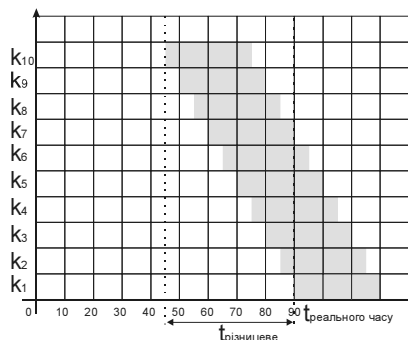


Рис.1.21 - Часова діаграма абонентів паралельної системи з середнім трафіком

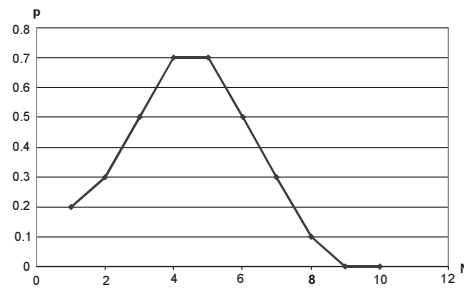


Рис.1.22 - Графік продуктивності паралельної системи з середнім трафіком

При максимальному трафіку сумарний час активності автономних сенсорів T дорівнює $T \geq 0$. На рис.1.23 показано часову діаграму роботи паралельної системи з високим трафіком.

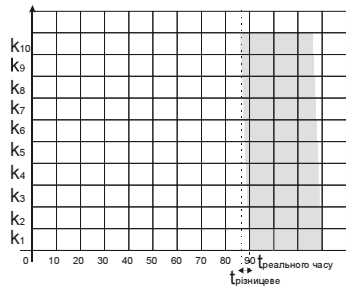


Рис.1.23 - Часова діаграма абонентів паралельної системи з високим трафіком

На основі виразу (1.2) розраховуємо продуктивність системи з високим трафіком в i -ті моменти часу отримаємо графік продуктивності (рис. 1.24), звідки загальна продуктивність дорівнює $P=44\%$.

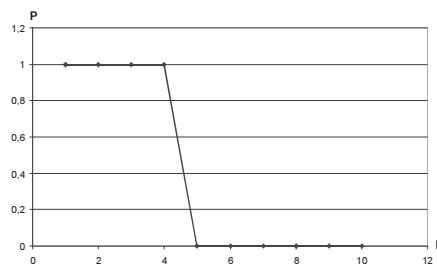


Рис.1.24 - Графік продуктивності паралельної системи з високим трафіком.

В результаті аналізу трафіку автономних сенсорів безпроводних архітектур КС витікає висновок, що СП низових рівнів безпроводних зірково-магістральних КС забезпечують максимальну ефективність при режимі

паралельного асинхронного формування та передавання даних. При цьому даний режим, як показує світовий досвід розробки автономних сенсорів необхідно реалізовувати на основі ШПС та їх паралельного кореляційного оброблення на рівні концентраторів даних.

1.4 Методи побудови спецпроцесорів конвеєрного типу для низових рівнів РКС та постановка задачі досліджень

Виконаний аналіз методів побудови, класів та функцій СП низових рівнів КС, об'ємів кодових матриць та параметрів надлишковості різних ТЧБ, а також характеристик продуктивності РКС оснащених периферійними СП та АЦК, дозволяє сформулювати два методи побудови перспективних конвеєрних архітектур СП на основі застосування базису Галуа та послідовного виконання наступних функціональних операцій:

1) з використанням багатоканального АЦП, кодера Галуа та ШПС згідно алгоритму:

$$X_j(t) \rightarrow G_{jkn} \rightarrow S_{jkn}, \quad j = 1, 2, \dots, m, \quad (1.3)$$

де $X_j(t)$ – вхідні аналогові-сигнали сенсорів одночасно перетворюються в цифрові коди Галуа, де $j=1, 2, \dots, m$ – номер каналу; t – реальний час;

$G_{ijn} = G_{j1}, G_{j2}, \dots, G_{jk}, G_{jk+1}, G_{jk+n}$ – завадозахищений k розрядний код Галуа з n додатковими розрядами захисту від помилок;

S_{jkn} – маніпульовані згідно бітів Галуа ШКП;

2) з використанням одноканального АЦП, інтегрально-імпульсної технології в базисі Галуа та ШПС згідно алгоритму:

$$X_j(t) \rightarrow f_j(t) \rightarrow \int f_j(t) dt \rightarrow G_{ij} \rightarrow S_{ij}, \quad (1.4)$$

де $f_j(t)$, $\int f_j(t)dt$ - відповідно частотно-імпульсний та інтегрально-імпульсний сигнали; G_{ij} – біт Галуа; j – номер сенсора; i – номер біта Галуа; S_{ij} – ШПС з j -ю ознакою сенсора.

На рис. 1.25 представлені функціональні конвеєрні структури, які реалізують алгоритми запропонованих методів побудови СП для низових рівнів КС.

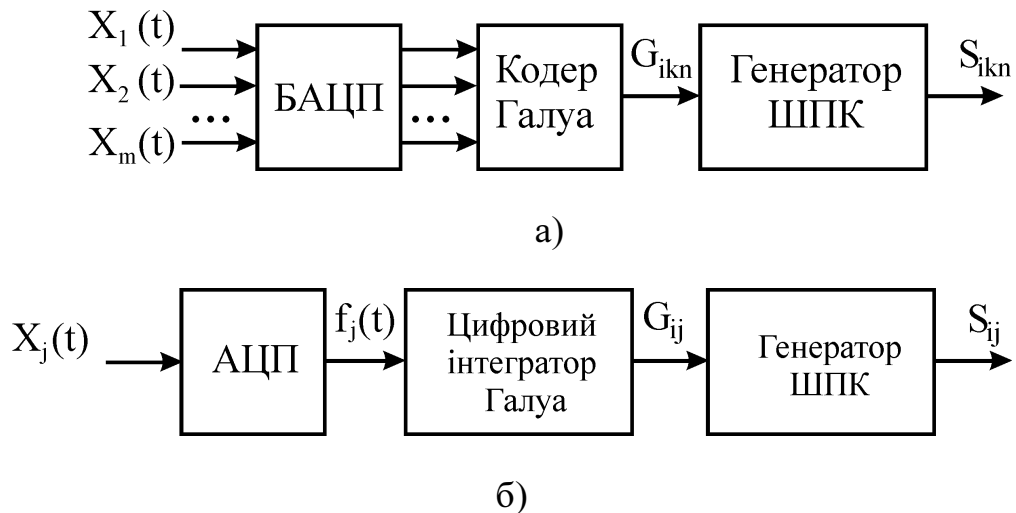


Рис. 1.25 – Структури СП для низових рівнів КС:

а) алгоритм (1.3); б) алгоритм (1.4)

Таким чином, постановку задачі по дослідженню та вдосконаленню СП та АЦК в базисі Галуа, які виконують функції формування та передавання даних в низових рівнях розподілених КС в умовах інтенсивних промислових завод можна визначити наступним комплексом задач:

1. Дослідити системні характеристики операційних пристроїв та спецпроцесорів в базисі Галуа:
 - 1.1. Розробити критерії оцінки та виконати порівняльний аналіз системних характеристик одноканальних та багатоканальних АЦП різних типів;
 - 1.2. Обґрунтувати ефективність застосування АЦП з кодерами Галуа;

2. Дослідити системні характеристики операційних пристроїв та спецпроцесорів в базисі Галуа, включаючи: шифратори, дешифратори, суматори, лічильники та генератори ШКП;
3. Проаналізувати кореляційні характеристики відомих одновимірних ШКП;
4. Розробити теоретичні основи формування та оброблення двовимірних ШКП та дослідити їх кореляційні властивості;
5. Розробити програмне забезпечення пошуку, моделювання та аналізу характеристик двовимірних ШКП;
6. Розробити схемотехнічні рішення багатоканального та одноканального АЦП в базисі Галуа;
7. Розробити структури суматорів в базисі Галуа та дослідити їх швидкодію.
8. Розробити функціональні та принципіві рішення пристроїв формування двовимірних широкосмугових кодових послідовностей;
9. Розробити спецпроцесори та аналого-цифрові кодери для низових широкосмугових мереж КС на основі сучасної мікроелектронної елементної бази.

ВИСНОВКИ ПО ПЕРШОМУ РОЗДІЛУ

1. Проаналізовано світовий досвід застосування, методи побудови та архітектури спецпроцесорів низових рівнів комп'ютерних систем, в результаті чого показано, що перспективними для використання та вдосконалення є конвеєрні архітектури СП, оснащені АЦП та кодерами вихідних шумоподібних послідовностей.
2. Здійснено обґрунтування ефективності використання ТЧБ Галуа та інтегрально-імпульсної технології для побудови СП низових рівнів КС, що забезпечує реалізацію мінімальної структурної складності СП, максимально високий трафік їх роботи в реальному масштабі часу в асинхронному режимі та підвищену надійність передавання даних в умовах інтенсивних промислових завод.
3. Досліджена характеристика еммерджентності РКС, в результаті чого встановлено, що максимальну інтелектуальність забезпечують низові рівні зірково-магістральних архітектур КС оснащені автономними сенсорами на основі конвеєрних СП.
4. Запропоновано два методи побудови, алгоритми функціонування та структури СП для низових рівнів РКС на основі кодерів базису Галуа, які дозволяють покращити їх системні характеристики.
5. Виконана постановка задачі досліджень по темі дисертації.

РОЗДІЛ 2

ДОСЛІДЖЕННЯ ТА РОЗРОБКА КОМПОНЕНТІВ СПЕЦПРОЦЕСОРІВ В БАЗИСІ ГАЛУА

2.1 Дослідження системних характеристик АЦП як базового компонента спецпроцесорів

Аналіз структури спецпроцесорів, сигнальних процесорів та аналого-цифрових кодерів, які використовуються в низових рівнях КС показує, що в склад їх функціональних елементів входять одноканальні та багатоканальні АЦП. Тому при розробці та вдосконаленні названого класу процесорів доцільним є дослідження системних характеристик АЦП та БАЦП з метою вибору їх раціональних рішень та застосування у складі СП.

Розрахунок основних характеристик АЦП, як показано А.І. Кондалевим [117] містить систему критеріїв, які визначають пошук оптимальної структури з множини рішень $S = \{S_1, S_2, \dots, S_i, S_e\}$, які задовольняють умовам: $T(S_i) \leq T_{\text{доп}}$; $\delta(S_i) \leq \delta_{\text{доп}}$; $H(S_i) \leq H_{\text{доп}}$; $C(S_i) \leq C(S_j)$. В яких T і δ – відповідно час і похибка перетворення; H – надійність АЦП, виражена в ймовірності безвідмовної роботи; C – загальна вартість.

Реалізація сучасних АЦП в інтегральному виконанні приводить до розширення системи перелічених критеріїв додатковими умовами: $N(S_i) \leq N_{\text{доп}}$; $E(S_i) \leq E_{\text{доп}}$; $Q(S_i) \leq Q_{\text{доп}}$; $C^0_{\text{доп}}(S_i) \leq C^0(S_j) \leq +C^0_{\text{доп}}$, які визначають мінімізацію числа вхідно-виходів N , обмеження споживаної потужності E і тепловиділення Q , діапазон робочих температур C^0 , а також інші параметри.

Одночасне задовільнення названих критеріальних умов системних параметрів АЦП є практично недоцільним і економічно неефективним. В результаті на практиці використовуються сімейства різних класів АЦП [104], які компромісно покривають завдання конкретних застосувань. Враховуючи, що різні типи АЦП в своєму складі містять багато однотипних елементів (наприклад: компаратори; ЦАП; генератори, регістри, лічильники і т.д.), а

також різні сфери застосування АЦП, важливим їх системним параметром, як засобу обчислювальної техніки, є структурна складність [112].

Літературні дані по розробці сучасних АЦП показують [104-110], що їх системні властивості складності можуть бути описані характеристичним функціоналом [106]:

$$S_{\text{АЦП}} = F(m, V, k, M, H_1, H_2, S), \quad (2.1)$$

де m – число каналів; V – швидкодія; k розрядність; M – буферна пам'ять; H_1 – апаратна складність; H_2 – алгоритмічна складність; S – функціональні та інтерфейсні характеристики.

Питання розробки теоретичних положень оцінки апаратної та алгоритмічної складності цифрових процесорів детально розроблені та глибоко висвітлені в роботах наукової школи М.В. Черкаського [112, 129, 130], яким запропонована SH-модель алгоритму, що враховує апаратні засоби в явній формі:

$$V = \langle D, Q, q_0, q_f, G, P, M \rangle,$$

де D – кінцева множина символів зовнішнього алфавіту; Q – кінцева множина станів SH – моделі; q_0 і q_f початковий і кінцевий стани, $q_0, q_f \in Q$; G – конфігурація апаратних засобів моделі $G = (X, U)$, X – множина елементарних перетворювачів: $\{x_1, x_2, \dots, x_n\}$; U – множина з'єднань: $\{u_1, u_2, \dots, u_m\}$; P – програма; M – пам'ять.

В даній моделі використовується поняття "елементарний перетворювач" x_i , який є одиницею апаратної складності і перетворює деяку сукупність початкових вхідних даних d_i в сукупність вихідних даних d'_i : $x_i : \{d_i\} \rightarrow \{d'_i\}$.

При використанні SH-моделі пропонується використовувати наступні характеристики складності: апаратну; часову; ємнісну; програмну і структурну, де апаратна складність - кількість елементарних перетворювачів і елементів оперативної пам'яті; часова складність визначається кількістю елементарних перетворювачів в максимальному шляху розповсюдження сигналу $L = |\max X_i|$; програмна складність визначається за формулою:

$$P = -F \log_2 \frac{F}{n \cdot m},$$

де $F = \sum_L f_l$; n – кількість входів керування; m – кількість дискретів часу часової діаграми; f_l – кількість сигналів керування l -го фрагменту часової діаграми; L – кількість фрагментів часової діаграми, конфігурації яких не повторюються.

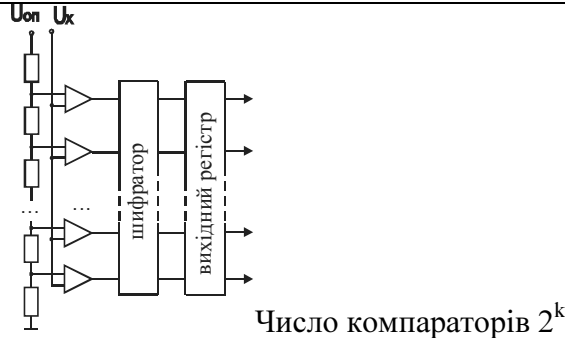
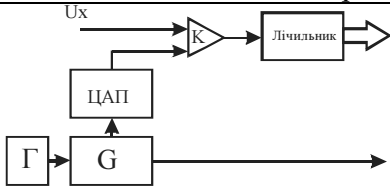
Структурна складність алгоритмічного пристрою визначається за наступною формулою:

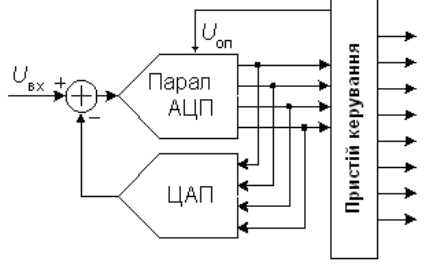
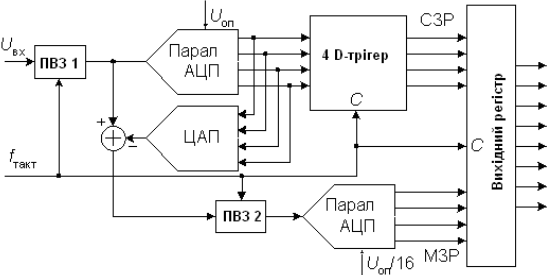
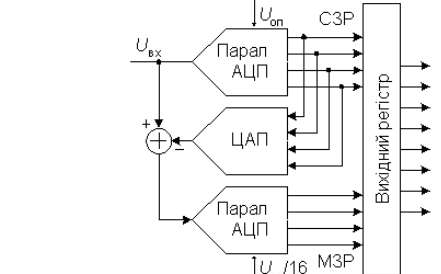
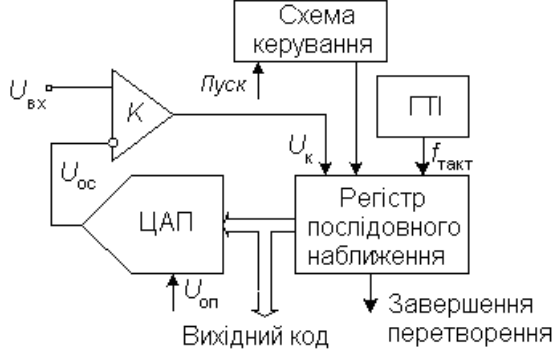
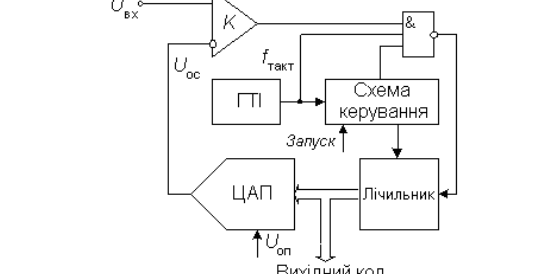
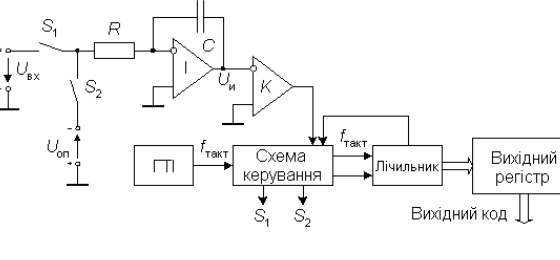
$$S = -E \log_2 \frac{E}{n(n-1)},$$

де E – кількість елементів трикутної матриці суміжності системи; n – кількість вершин графу.

В аспекті наведених теоретичних положень оцінки апаратної, часової, структурної та системної складності розглянемо структури та системні характеристики існуючих одноканальних та багатоканальних АЦП, як компонентів спецпроцесорів (табл. 2.1).

Табл. 2.1
Структури та параметри вихідних сигналів

№	Тип АЦП	Структура	Параметри вихідних сигналів
1	2	3	4
1	Паралельний [104]	 <p>Число компараторів 2^k</p>	Паралельний двійковий код, a_k a_{k-1} ... a_v ... a_1
2	АЦП Монте-Карло в базисі Радемахера [105]		Паралельний двійковий код, a_k a_{k-1} ... a_v ... a_1

1	2	3	4
3	Багатотактний послідовно-паралельний [104]		Паралельний двійковий код, a_k a_{k-1} \dots a_v \dots a_1
4	Конвеєрний [104]		Паралельний двійковий код, a_k a_{k-1} \dots a_v \dots a_1
5	Послідовно-паралельний багатоступінчатий (AD7884)[104]		Послідовно-паралельний двійковий код, a_k \dots a_v a_{v-1} \dots a_1
6	АЦП порозрядного зрівноваження [104]		Послідовний та паралельний двійковий коди, a_k a_k a_{k-1} a_{k-1} \dots \dots a_v a_v \dots \dots a_1 a_1
7	Розгортуючий [107]		Паралельний двійковий код, a_k a_{k-1} \dots a_v \dots a_1
8	Інтегруючий [108]		Паралельний двійковий код, a_k a_{k-1} \dots a_v \dots a_1

1	2	3	4
9	Сігма-дельта (слідкуючий) [108]		Паралельний двійковий код, a_k a_{k-1} \dots a_v \dots a_1
10	Перетворювач напруга-частота(ПНЧ) з імпульсним виходом [107]		Послідовний імпульсний частотно модульований код, $U_1 U_2 \dots U_v$
11	АЦП на основі ПНЧ, в базисі Радемахера [107]		Паралельний двійковий код, a_k a_{k-1} \dots a_v \dots a_1
12	Інтегрально-імпульсний АЦП імпульсним вихідним кодом в базисі Крейга-Галуа [110,113]		Послідовний код в базисі Галуа \dots g_k \dots g_v g_{v-1} \dots g_1 \dots
13	АЦП розгортуючого типу в базисі Крестенсона [110]		Паралельний вихід в базисі Крестенсона b_1 b_2 \dots b_k c
14	АЦП розгортуючого типу в базисі Крейга [11]		Паралельний вихід в базисі Крейга $c(1)$ $c(2)$ \dots $c(k/2)$ \dots

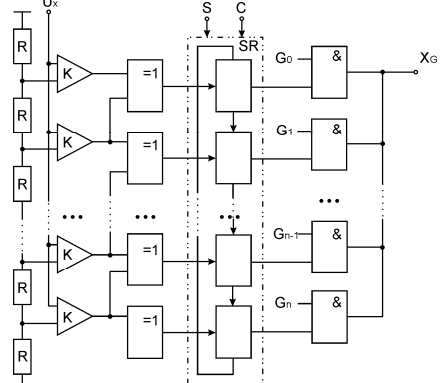
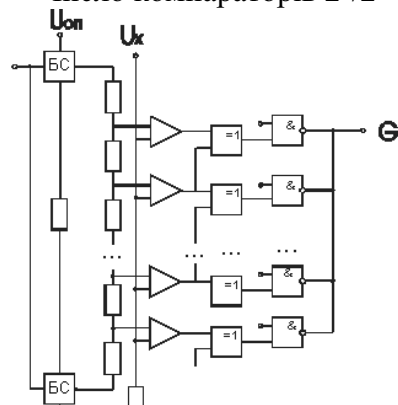
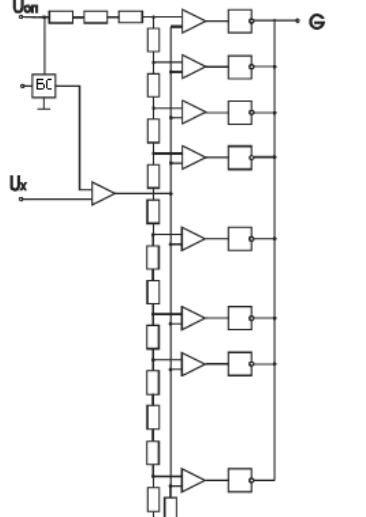
1	2	3	4
15	АЦП розгортуючого типу в базисі Хаара [104]		Послідовний вихід в базисі Хаара ... U_v ...
16	АЦП розгортуючого типу в Унітарному базисі [104]		Послідовний вихід в Унітарному базисі U_1 U_2 ... U_v ...

Окремим класом АЦП скануючого типу є структури на основі базису Галуа. Вперше такі структури запропоновані Николайчуком Я. М., які описані в роботах [86,87,100,110]. В даних перетворювачах використана базова структура АЦП паралельного типу (табл. 2.1, п.1), в той же час зчитування інформації відбувається за k тактів відповідно до розрядності АЦП. Слід відмітити наступні відмінності і переваги даного класу АЦП, структури яких подані в табл.2.2.:

- практична відсутність дешифратора паралельного коду в базисі Хаара у послідовний код базису Галуа, який реалізується на основі провідного логічного елементу “АБО”;
- можливість реалізації аналого-цифрового перетворення з буферизацією в запам’ятовуючому регістрі миттєвих значень вхідної напруги, або зчитування цифрових даних у коді Галуа за k тактів шляхом сканування вхідної напруги;
- унікальна можливість реалізації матриці компараторів з їх числом вдвічі меншим від числа рівнів квантування 2^k ;
- реалізація захисту вихідних кодів від помилок у процесі аналого-цифрового перетворення шляхом розширення числа тактів сканування $k+n$, де n – додаткові біти рекурентного коректуючого коду;

- високий рівень регулярності архітектури через відсутність пірамідального дешифратора, що суттєво спрощує його мікроелектронну реалізацію.

Табл. 2.2
Структурні схеми АЦП в базисі Галуа

№	Тип АЦП	Структура	Параметри вихідних сигналів
1	2	3	4
1	Паралельний в базисі Галуа з буферним регістром[86, 100]	 <p>Число компараторів 2^k</p>	Послідовний код Галуа, g_k g_{k-1} ... g_v g_{v-1} ... g_1
2	Скануючий в базисі Галуа[87]	 <p>Число компараторів $2^k/2$</p>	Послідовний код Галуа, g_k g_{k-1} ... g_v g_{v-1} ... g_1
3	Скануючий в базисі Галуа на імпульсних компараторах [110]	 <p>$k=4$ Число компараторів $2^k/2$</p>	Послідовний код Галуа, g_k g_{k-1} ... g_v g_{v-1} ... g_1

Аналіз характеристик сучасних основних типів одноканальних АЦП, структури яких приведені в табл. 2.1 та табл. 2.2 показує, що максимальну швидкодію аналого-цифрового перетворення забезпечують АЦП з паралельною архітектурою (табл. 1.1). При цьому граничні характеристики швидкодії паралельних АЦП в структурному плані залежать від сумарного часу послідовного спрацювання його компонентів:

$$T = t_k + t_{ш} + t_p,$$

де t_k , $t_{ш}$, t_p – відповідно затримки часу на переключення компаратора, пірамідального шифратора та D – тригера буферного регістра.

Наявність пірамідального шифратора, особливо багатоступеневого, значно впливає на зниження швидкодії такого класу АЦП. При цьому час переключення шифратора визначається числом послідовно з'єднаних логічних елементів, кількість яких залежить від розрядності k , тобто, $t_{ш} = \alpha k$, де $\alpha > 1$ – коефіцієнт який враховує тип шифратора.

Гранична швидкодія АЦП порозрядного зрівноваження визначається сумарним часом спрацювання його елементів, що залежить від розрядності АЦП згідно виразу:

$$T = (t_k + t_p + t_{г} + t_{ЦАП})k, \quad (2.2)$$

де $t_{г}, t_{ЦАП}$ – відповідно швидкодія генератора та ЦАП.

Швидкодія АЦП Галуа з буферним регістром визначається оцінкою часової затримки сигналів в елементах:

$$T = k(t_{ТР} + t_{ЛЕ}) + t_k + t_{ЛЕ}, \quad (2.3)$$

де $t_{ТР}, t_{ЛЕ}$ – відповідно швидкодія тригера та логічного елемента.

Швидкодія АЦП Галуа скануючого типу з багато стабільним елементом визначається часом затримки (табл.2.3):

$$T = k(t_k + 2t_{ЛЕ} + t_{БС}), \quad (2.4)$$

де $t_{БС}$ – швидкодія стабільного елемента.

Швидкодія АЦП Галуа скануючого типу на основі імпульсних компараторів характеризується часом затримки:

$$T = k(t_c + t_{БС} + t_k + t_{ЛЕ}), \quad (2.5)$$

де t_c – час затримки на суматорі.

Найнижчою швидкодією характеризуються АЦП розгортуючого типу:

$$T=2^k(t_k+t_r+t_{JE}+t_{JR}+t_{ЦАП}),$$

де t_L – швидкодія лічильника.

Для розрахунку параметрів швидкодії АЦП взято за основу параметри сучасної найбільш поширеної мікроелектронної елементної бази. Так наприклад, аналіз компонентів таких провідних фірм як, Texas Instruments [44], Fairchild Semiconductor [114], ST Microelectronic [115], ON Semiconductor [116], Burr Brown [117] показує, що швидкодія сучасних логічних елементів знаходиться в межах 0,1-10ГГц. Швидкодія операційних пристроїв, які компонентами АЦП (реєстри, шифратори, суматори, лічильники і т.д.) залежать від їх структури (кількості послідовно з'єднаних елементів, алгоритму виконання перетворення та інш.).

Тому для кількісної оцінки швидкодії АЦП приймемо, що в різних архітектурах перетворювачів використовуються однотипні елементи (компаратори, реєстри, лічильники, ЦАП та інші), дані параметри компонентів наведені в табл.2.3.

Табл. 2.3
Час затримки на елементах АЦП

№	Компоненти	Позначення	Час спрацювання, нс
1	Аналоговий ключ (MAX320)	АК	150
2	Багатостабільний елемент	БС	35
3	Вентильний елемент (74АС00)	ЛЕ	7
4	Генератор	Г	20
5	Генератор Галуа	ГГ	28
6	Генератор керований напругою	ГКН	1000
7	Інтегратор (AD8605)	І	100
8	Компаратор (MAX941)	К	80
9	Лічильник	ЛІР	3ЛЕ+(k-1)ЛЕ
10	Лічильник в базисі Крестенсона	ЛК	2(3ЛЕ+kЛЕ)
11	Лічильник Джонсона	ЛДж	2ЛЕ
12	Пристрій вибірки і зберігання (SHC605)	ПВЗ	30
13	Реєстр	Р	2ЛЕ
14	Суматор (AD8610)	С	600
15	Тригер	ТР	2ЛЕ
16	Фільтр	Ф	5000
17	ЦАП (AD9774)	ЦАП	35
18	Шифратор	Ш	3ЛЕ

На рис. 2.1 зображено графіки зміни швидкодії АЦП різних типів побудованих на елементній базі (табл. 2.3) та аналітичних виразів (табл. 2.4) в залежності від розрядності k .

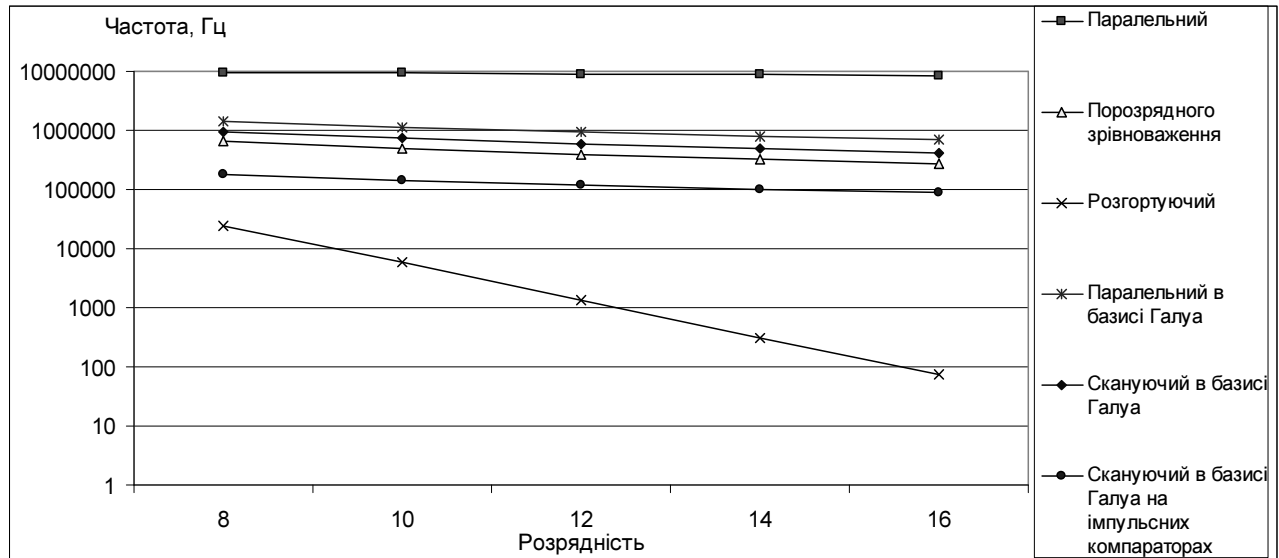


Рис. 2.1 – Швидкодія АЦП різних типів в базисах Радемахера та Галуа в залежності від розрядності

З рис.2.1 видно, що швидкодія найбільш поширених АЦП паралельного типу знижується при зростанні розрядності внаслідок зростання складності пірамідального дешифратора кодів базису Хаара в базис Радемахера. При цьому швидкодія АЦП скануючого типу в базисі Галуа на виході якого формується біт орієнтований потік даних суттєво перевищує швидкодію АЦП послідовного наближення та порозрядного зрівноваження, що формують вихідні коди аналогічного типу. Найменшою швидкодією при зростанні розрядності характеризується АЦП розгортуючого типу, в якому цикл перетворення виконується за 2^k .

В таблиці 2.4 наведені аналітичні вирази розрахунку часу затримки перетворення відомих АЦП різних типів отримані на основі аналізу структур приведених в табл. 2.1 і табл. 2.2, а також параметри їхньої швидкодії розраховані згідно виразу $f_i=1/T_i$. На рис. 2.2 показана гістограма швидкодії досліджуваних класів АЦП реалізованих сучасній однотипній елементній базі.

Аналітичні вирази розрахунку часу затримки та параметри швидкодії АЦП

№	Тип АЦП	Аналітичний вираз розрахунку часу затримки, T_i	Швидкодія, кГц
1	Паралельний	$T=t_K+t_{\text{Ш}}+t_p$	9671,18
2	АЦП Монте-Карло базисі Радемахера	$T=2^k(t_{\Gamma}+t_{\text{ЛГ}}+t_{\text{ЦАП}}+t_K+t_{\text{Л}})$	23,36274
3	Багатотактний послідовно-паралельний	$T=t_C+t_{\text{АЦП}}+t_{\text{ЦАП}}+t_C+t_{\text{АЦП}}+t_p+t_{\text{ЦАП}}$	673,7636
4	Конвеєрний	$T=t_{\text{ПВЗ}}+t_{\text{АЦП}}+t_{\text{ЦАП}}+t_C+t_{\text{ПВЗ}}$	1252,505
5	Послідовно-паралельний багатоступінчатий	$T=t_{\text{АЦП}}+t_{\text{ЦАП}}+t_C+t_p$	1340,842
6	АЦП порозрядного зрівноваження	$T=(t_K+t_p+t_{\Gamma}+t_{\text{ЦАП}})k$	877,809
7	Розгортуючий	$T=2^k(t_K+t_{\Gamma}+t_{\text{ЛЕ}}+t_{\text{Л}}+t_{\text{ЦАП}})$	24,91231
8	Інтегруючий	$T=t_{\text{АК}}+t_{\Gamma}+t_{\text{АК}}+2^k(t_{\Gamma}+t_{\text{Л}}+t_K)+t_p$	33,56133
9	Сігма-дельта (слідкуючий)	$T=t_C+t_{\Gamma}+t_K+t_{\Phi}$	173,0104
10	Перетворювач напруга-частота з імпульсним виходом	$T=t_{\Gamma}+t_K+t_{\text{ГКН}}$	847,4576
11	АЦП на основі ПНЧ, в базисі Радемахера	$T=t_{\text{ПНЧ}}+2^k t_{\text{Л}}+t_p$	200,9566
12	Інтегрально-імпульсний АЦП з імпульсним вихідним кодом в базисі Крейга-Галуа	$T=t_{\text{ПНЧ}}+t_{\text{ЛГ}}+t_{\text{БФВС}}$	821,4227
13	АЦП розгортуючого типу в базисі Крестенсона	$T=2^k(t_{\Gamma}+t_{\text{Л}}+t_{\text{ЦАП}}+t_K+t_{\text{ЛЕ}}+t_{\text{ЛК}})$	22,42394
14	АЦП розгортуючого типу в базисі Крейга	$T=2^k(t_{\Gamma}+t_{\text{Л}}+t_{\text{ЦАП}}+t_K+t_{\text{ЛЕ}}+t_{\text{ЛДж}})$	22,42394
15	АЦП розгортуючого типу в базисі Хаара	$T=2^k(t_{\Gamma}+t_{\text{Л}}+t_{\text{ЦАП}}+t_K)$	26,07644
16	АЦП розгортуючого типу в Унітарному базисі	$T=2^k(t_{\Gamma}+t_{\text{Л}}+t_{\text{ЦАП}}+t_K+t_{\text{ЛЕ}})$	24,91231
17	Паралельний в базисі Галуа з буферним регістром	$T=k(t_{\text{ТР}}+t_{\text{ЛЕ}})+t_K+t_{\text{ЛЕ}}$	4830,918
18	Скануючий в базисі Галуа	$T=k(t_K+2t_{\text{ЛЕ}}+t_{\text{БС}})$	968,9922
19	Скануючий в базисі Галуа на імпульсних компараторах	$T=k(t_C+t_{\text{БС}}+t_K+t_{\text{ЛЕ}})$	173,1302

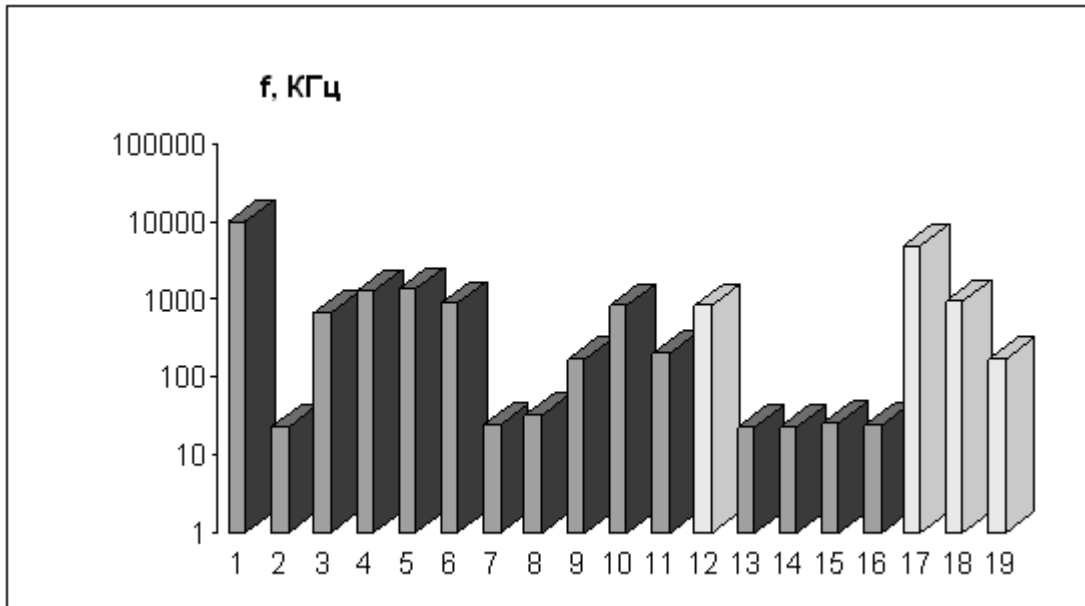


Рис. 2.2 – Гістограма швидкодії різних типів АЦП

Структурна складність АЦП може бути розрахована на основі адитивного критерію, який визначається згідно виразу:

$$S_j = \sum_{i=1}^l \beta_i P_{ij}, \quad (2.6)$$

де β_i – ваговий коефіцієнт який враховує апаратурну складність i -го компонента АЦП, який визначається методом експертної оцінки; $P_{ij} = 0, 1, 2, \dots$ - кількість даних компонентів в структурі j -го АЦП.

В табл. 2.6 приведені дані експертних оцінок коефіцієнтів β_i для базових компонентів різних класів АЦП згідно структур поданих в табл.2.1. та табл. 2.2.

Табл. 2.5
Експертні вагові оцінки складності компонентів АЦП

Pj	Компонент АЦП	Позначення	Ваговий коефіцієнт	
1	2	3	4	
1	Компаратор	К	5	5
2	Прецизійний резистор	R	1	1
3	Шифратор	Ш	k	8
4	Лічильник в базисі Радемахера	LR	$k(T+V+Z+kZ)$	4,872
5	Лічильник в базисі Крестенсона	ЛС	$k(T+V+Z+kZ)+V+kZ$	4,98
6	Лічильник в базисі Галуа	ЛГ	$k(T+Z)+V+3Z$	4,111
7	Лічильник Джонсона базису Крейга	ЛД	$k(T+Z)+Z$	4,009

1	2	3	4	
8	Пристрій вибірки зберігання	ПВЗ	5	5
9	Буферний регістр	БР	$k*(T+Z)$	4,008
10	Пристрій управління	ПУ	20	20
11	ЦАП	ЦАП	3k	24
12	Генератор тактових імпульсів	Г	5	5
13	Вентильний логічний елемент	V	0,1	0,1
14	D-тригер	T	0,5	0,5
15	Інтегратор	I	12	12
16	Перетворювач напруга-частота	ПНЧ	20	20
17	Комунікаційний зв'язок	Z	0,001	0,001
18	Аналоговий комутатор	АК	5m	5
19	Цифровий комутатор	ЦК	m	1
20	Аналоговий суматор	АНС	12	12
21	Цифровий фільтр	ЦФ	400	400
22	Генератор керований напругою	ГКН	12	12
23	Багатостабільний елемент	БС	$ЦАП/2+\log_2LR$	7,8

Оцінка структурної складності різних класів АЦП (табл. 2.1, табл. 2.2) згідно приведеної в табл. 2.6 експертних оцінок складності компонентів АЦП та критеріїв згідно формули 2.6 подана в табл. 2.6 (в даній таблиці наведені кількісні оцінки для 8-ми розрядних АЦП, $k=8$). Кількісна характеристика компонентів застосовуваних в АЦП різних типів наведена в додатку В.

Табл. 2.6

Структурна складність різних класів АЦП

№	Тип АЦП	Оцінка
1	2	3
1	Паралельний	1550,048
2	АЦП Монте-Карло базисі Радемахера	46,949
3	Багатотактний послідовно-паралельний	149,108
4	Конвеєрний	224,196
5	Послідовно-паралельний багатоступінчатий	224,179
6	АЦП порозрядного зрівноваження	14,039
7	Розгортуючий	58,937
8	Інтегруючий	61,847
9	Сігма-дельта (слідкуючий)	441,527
10	Перетворювач напруга-частота з імпульсним виходом	18,012
11	АЦП на основі ПНЧ, в базисі Радемахера	33,837
12	Інтегрально-імпульсний АЦП з імпульсним вихідним кодом в базисі Крейга-Галуа	24,115

1	2	3
13	АЦП розгортуючого типу в базисі Крестенсона	45,964
14	АЦП розгортуючого типу в базисі Крейга	43,739
15	АЦП розгортуючого типу в базисі Хаара	38,821
16	АЦП розгортуючого типу в Унітарному базисі	38,923
17	Паралельний в базисі Галуа з буферним регістром	1718,507
18	Скануючий в базисі Галуа	1622,479
19	Скануючий в базисі Галуа на імпульсних компараторах	836,831

На основі табл. 2.6 побудовано гістограму структурної складності АЦП досліджуваних типів, яка зображена на рис. 2.3.

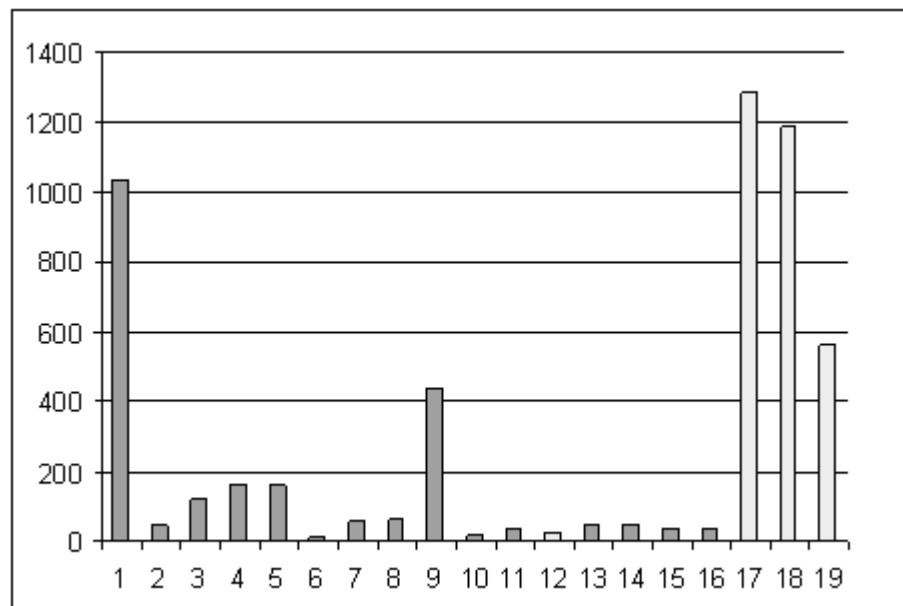


Рис. 2.3 – Гістограма структурної складності різних типів АЦП згідно нумерації типів в табл. 2.6 ($k=8$)

З рис. 2.3 видно, що найбільшою структурною складністю характеризуються АЦП паралельного типу (паралельний, паралельний та скануючий в базисі Галуа), які мають найбільшу кількість однотипних компонентів. Проте дані АЦП характеризуються найвищою швидкодією, а тому щоб об'єктивно оцінити системні характеристики АЦП, як компонента СП, доцільно скористатися критерієм у вигляді відношення структурної складності до параметра швидкодії:

$$\zeta = \frac{S_i}{T_i / \tau_A}, \quad (2.7)$$

де $i=1\dots 19$; τ_B – час перемикання базового мікроелектронного вентиля (7 нс).

На рис. 2.4 подана гістограма оцінки системних характеристик АЦП, згідно виразу (2.7), які враховують швидкодію АЦП різної структурної та алгоритмічної складності, яка враховує 2^k циклів роботи АЦП розгортуючого типу, k циклів АЦП послідовного наближення в базисі Радемахера та скануючого типу в базисі Галуа і один цикл роботи АЦП паралельного типу.

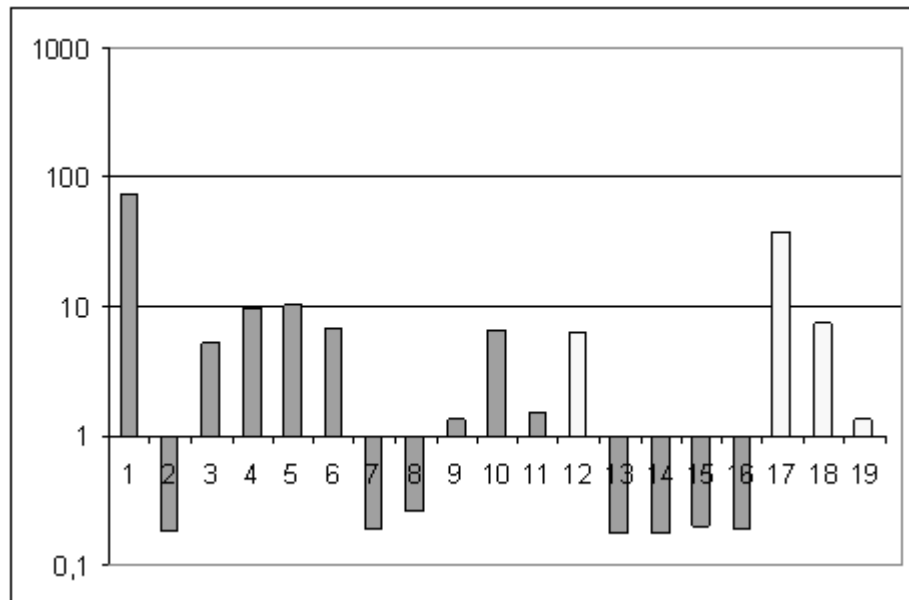


Рис 2.4 – Гістограма оцінки системних характеристик АЦП ($k=8$)

Дана гістограма, яка подана в логарифмічному масштабі показує, що по ентропійній ознаці, системні характеристики АЦП різних типів, які враховують їх основні параметри структурну складність та швидкодію, суттєво відрізняються між собою. Найкращі системні характеристики відповідно мають АЦП типу:

1. АЦП паралельного типу в базисі Радемахера;
2. АЦП Галуа з буферним регістром;
3. Послідовно-паралельний багатоступінчатий;

4. Конвеєрний;
5. Скануючий в базисі Галуа;
6. АЦП порозрядного зрівноваження;
7. Перетворювач напруга-частота з імпульсним виходом;
8. Інтегрально-імпульсний АЦП з імпульсним вихідним кодом в базисі Крейга-Галуа;
9. Багатотактний послідовно-паралельний;
10. АЦП на основі ПНЧ в базисі Радемахера.

На рис. 2.5 приведений трьохвимірний графік системних характеристик АЦП, побудований на основі характеристик: швидкодії, яка враховує час затримки сигналів на етапі перетворення; структурної складності та розрядності.

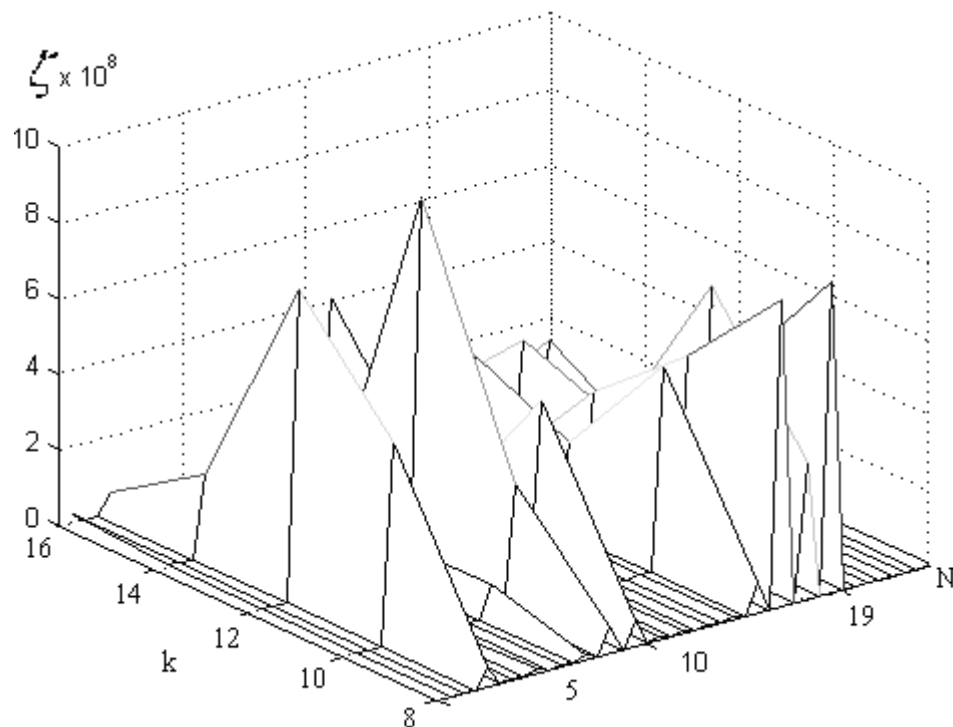


Рис 2.5 – Системні характеристики різних типів АЦП. ζ – структурна складність; k – розрядність; N – номер АЦП

Таким чином дослідження системних характеристик АЦП показує, що в першу десятку найбільш досконалих архітектур входять 4 архітектури в базисі Галуа. Тому розробка нових та вдосконалення існуючих типів АЦП в базисі

Галуа є перспективною і актуальною науковою задачею, яка дозволить успішно вирішити завдання покращення системних характеристик спецпроцесорів низових рівнів КС.

2.2 Вдосконалення архітектури та покращення характеристик АЦП Галуа

Як видно з аналізу характеристик АЦП Галуа, які належать до класу кращих архітектур серед відомих АЦП, особливі позитивні ознаки, а саме, наявність половини компараторів в порівнянні з паралельними АЦП при однаковій розрядності, а також відсутність пірамідального дешифратора, мають АЦП Галуа на основі імпульсних компараторів [110], виходи яких через інвертори формують вихідну шину даних на основі провідного елемента “АБО”.

Недоліком даної архітектури є структурна надлишковість, а також можливий дрейф вхідної напруги в процесі її сканування та формування послідовного k розрядного кодону Галуа. На рис. 2.6 показана запропонована вдосконалена архітектура АЦП Галуа на основі імпульсних компараторів з інверсним виходом, пристроєм вибірки зберігання та захистом вихідних даних від помилок (на прикладі $k=4$).

Перевагою даного АЦП є наявність половини компараторів в порівнянні з аналогічними АЦП паралельного типу, де кількість компараторів рівна 2^k . В даному випадку використовується 2 додаткові біти захисту від помилок ($n=2$), так як в застосовуваному коді Галуа, який як відомо має рекурентні властивості, наступні біти Галуа мають послідовність 00...01 то використовується 1 додатковий компаратор, так як компаратори ставляться лише в позиціях де значення коду рівне 1.

Даний АЦП складається з пристрою вибірки і зберігання ПВЗ, багатостабільного елемента БС, суматора, лінійки резисторів R на яку подається опорна напруга U_0 та лінійки імпульсних компараторів K , які

спрацьовують при зміні знаку різницевого сигналу на прямому та інвертованому входах компаратора. Використання інвертованого виходу компаратора типу відкритий колектор дозволяє об'єднати їх в спільну шину, з якої знімається вихідний G код даних.

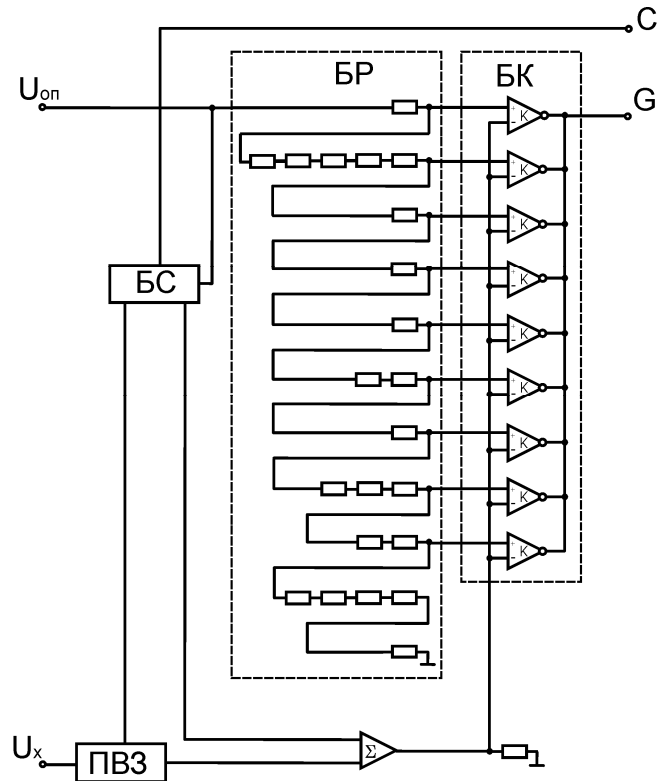


Рис. 2.6 – Структура оптимізованого АЦП Галуа з пристроєм вибірки та зберігання(ПВЗ)

На рис. 2.7 зображена часова діаграма роботи АЦП.

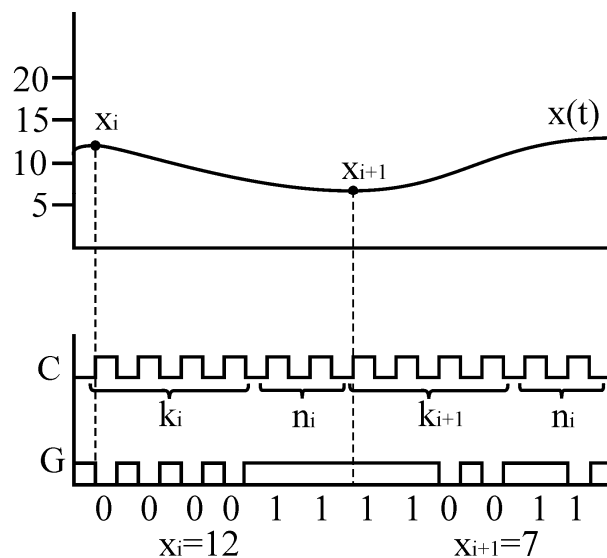


Рис. 2.7 – Часова діаграма роботи АЦП

По зростаючому фронту імпульсу синхронізації C відбувається запуск перетворення. При цьому з входу U_x зчитується рівень вхідного аналогового сигналу, значення якого запам'ятовується в пристрої вибірки і зберігання, звідки через суматор аналогових сигналів Σ подається на входи імпульсних компараторів. З кожним тактом багатостабільний елемент (БС) формує додаткову скануючу напругу, яка рівна одному кванту АЦП, ця напруга додається до вимірюваного сигналу і викликає спрацювання відповідного компаратора, який формує відповідний нульовий біт коду Галуа. Якщо в точці відповідного кванту відсутній компаратор, то зчитується одиничний біт. Кількість тактових імпульсів необхідних для зчитування коду рівна розрядності АЦП k та кількості додаткових бітів захисту n .

Код Галуа, який використовується в даному АЦП формується на основі рекурентного рівняння 1.1 (розділ 1.2) і має наступний вигляд: 1111010110010000. В табл. 2.8 наведені відповідності квантів та вихідного коду АЦП без захисту та з захистом від помилок, що дозволяє виявляти помилки передавання інформації та відновлювати цифрові значення.

Табл.2.7

Відповідності значення сигналу та вихідного коду АЦП.

Десяткове значення	Відповідність Коду Галуа	Вихідний код з захистом від помилок
0	1111	111101
1	1110	111010
2	1101	110101
3	1010	101011
4	0101	010110
5	1011	101100
6	0110	011001
7	1100	110010
8	1001	100100
9	0010	001000
10	0100	010000
11	1000	100001
12	0000	000011
13	0001	000111
14	0011	001111
15	0111	011110

При побудові АЦП іншої розрядності використовується код Галуа, що формується згідно ключів поданих в табл. 2.8.

Табл. 2.8
Таблиця ключів кодів Галуа

Розрядність коду	Ключ коду Галуа
4	$x_1 \oplus x_4$
5	$x_2 \oplus x_5$
6	$x_1 \oplus x_6$
7	$x_3 \oplus x_7$
8	2,3,4,8
9	$x_4 \oplus x_9$
10	$x_3 \oplus x_{10}$
11	$x_2 \oplus x_{11}$
12	$x_1 \oplus x_4 \oplus x_6 \oplus x_{12}$
13	$x_1 \oplus x_3 \oplus x_4 \oplus x_{13}$
14	$x_1 \oplus x_6 \oplus x_{10} \oplus x_{14}$
15	$x_1 \oplus x_{15}$
16	$x_1 \oplus x_3 \oplus x_{12} \oplus x_{16}$
17	$x_3 \oplus x_{17}$
18	$x_7 \oplus x_{18}$
19	$x_1 \oplus x_2 \oplus x_5 \oplus x_{19}$
20	$x_1 \oplus x_{18}$
21	$x_2 \oplus x_{21}$
22	$x_1 \oplus x_{22}$
23	$x_5 \oplus x_{23}$
24	$x_1 \oplus x_2 \oplus x_7 \oplus x_{24}$
25	$x_1 \oplus x_4$
26	$x_1 \oplus x_2 \oplus x_3 \oplus x_7$
27	$x_1 \oplus x_2 \oplus x_3 \oplus x_6$
28	$x_1 \oplus x_4$
29	$x_1 \oplus x_3$
30	$x_1 \oplus x_2 \oplus x_5 \oplus x_7$
31	$x_1 \oplus x_7$
32	$x_1 \oplus x_3 \oplus x_7 \oplus x_8$

Кількість компараторів таким чином буде рівною $2^k/2+s$, де s кількість додаткових компараторів, що залежить від кількості біт коректуючого коду n та значень рекурентного коду Галуа, а тому $s \leq n$.

Захист від помилок в даному АЦП базується на рекурентних властивостях коду Галуа. Так наприклад для десяткового значення коду рівним 7 (1100) і $n=2$ (2 додаткових біти) заводо захищений код буде матиме вигляд 110010 і буде містити в собі 3 кодони Галуа: $G_i=(1100)$; $G_{i+1}=(1001)$; $G_{i+2}=(0010)$, що відповідає десятковим значенням 7,8 і 9. Тому перевірка на наявність помилки в коді зводиться до перевірки відповідності значень рекурентного коду. При розрахунку рекурентних значень (рівняння 1.1) формули матимуть вигляд $G_i = G_{i-1} \oplus G_{i-(k+1)}$, $G_{i+1} = G_i \oplus G_{i-k}$, $G_{i+2} = G_{i+1} \oplus G_{i-k+1}$.

Розрахунок швидкодії даної архітектури АЦП виконується на основі наступної оцінки часу затримки:

$$T_{21}=k+n(t_c+t_{bc}+t_k)+t_{пвз},$$

де n – число додаткових розрядів коректуючого коду, які формуються в процесі аналого-цифрового перетворення.

Оцінка структурної складності розраховується на основі табл. 2.6, архітектури (рис. 2.5), виразу 2.6 і прийме наступний вигляд:

$$S_{21}=B_{пвз}+B_{bc}+B_{анс}+kB_R+kB_K.$$

Системні характеристики даного АЦП можна розрахувати за формулою 2.3. Проте приведений аналіз системних характеристик АЦП не враховує способу представлення вихідних даних. Так наприклад, представлення вихідних даних послідовним кодом є більш ефективним ніж паралельним, оскільки дозволяє спростити схемотехніку підключення АЦП за рахунок використання однобітної інтерфейсної шини замість k розрядної. Тому для більш точної оцінки, доцільно ввести критерій, який дозволяє врахувати кодовий базис, інтерфейсні параметри представлення вихідного коду та наявність захисту даних від помилок. При цьому розрахунок системних характеристик АЦП виконується згідно виразу:

$$\theta = \frac{S_i \prod_{j=1}^4 F_{i,j}}{T_i / \tau_{\hat{A}}}, \quad (2.8)$$

де $F_{i,j}$ – експертна оцінка характеристик вихідних кодів АЦП згідно табл. 2.9.

Використана мультиплікативна функція у виразі 2.4 дозволяє підвищити чутливість врахування таких важливих характеристик АЦП, як спосіб представлення вихідних даних, тип використовуваного ТЧБ, наявність захисту від помилок та можливість одночасного формування миттєвих та інтегральних цифрових значень вхідних сигналів.

Табл. 2.9

Експертні оцінки ефективності вихідних кодів

№	Пояснення	Ваговий коефіцієнт, F_j
1	Представлення вихідних даних	
	Паралельне	1,0
	Послідовне	1,2
2	Базис	
	Радемахера	1,0
	Унітарний	0,1
	Крестенсона	0,9
	Крейга	1,0
	Галуа	1,0
3	Наявність захисту від помилок	
	Є	1,5
	Нема	1,0
4	Одночасне формування миттєвих та інтегральних значень	
	Є	2,0
	Нема	1,0

Згідно даної оцінки системних характеристик (2.9) отримаємо наступну гістограму (рис. 2.8), яка враховує зміни системних характеристик різних АЦП при зміні розрядності в діапазоні $k=8 - 16$ біт. На рис. 2.8 АЦП №20 – структура оптимізованого АЦП Галуа на імпульсних компараторах запропонована в роботі (рис. 2.6).

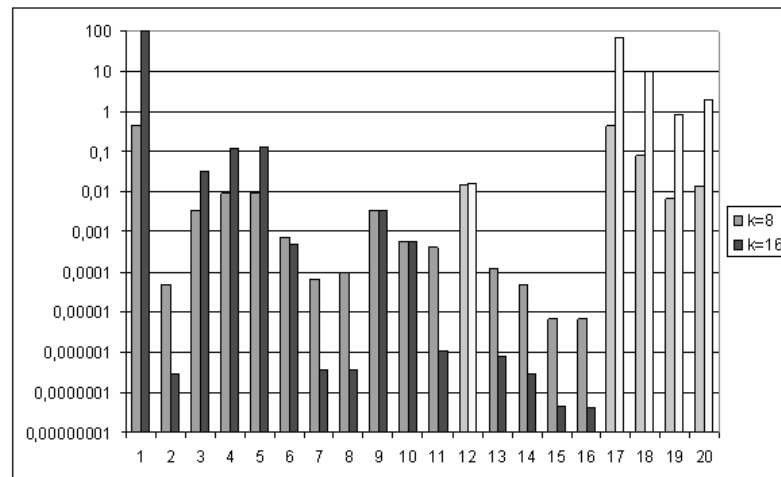


Рис 2.8 – Повні системні характеристики різних класів АЦП

Рис. 2.8 показує, що врахування наявності захисту вихідних кодів від помилок, вихідного ТЧБ та формування вихідних даних у послідовному коді, змінює систему лідерів серед існуючих класів АЦП наступним чином:

1. АЦП паралельного типу в базисі Радемахера;
2. АЦП Галуа з буферним регістром;
3. Скануючий в базисі Галуа;
4. Скануючий в базисі Галуа на імпульсних компараторах з ПВЗ та захистом від помилок;
5. Скануючий в базисі Галуа на імпульсних компараторах;
6. Послідовно-паралельний багатоступінчатий;
7. Конвеєрний;
8. Багатотактний послідовно-паралельний;
9. Інтегрально-імпульсний АЦП з імпульсним вихідним кодом в базисі Крейга-Галуа;
10. Сігма-Дельта АЦП.

На основі критерію ефективності схемотехнічного рішення архітектури АЦП (2.4) можна порівняти системні характеристики запропонованої архітектури АЦП Галуа на імпульсних компараторах по відношенню до відомої архітектури №20, шляхом задання значень експертної оцінки переваг: F_1, F_2, F_3 , в

яких F_1 та F_3 змінюються в діапазоні від 1 до 2. При цьому отримуємо наступну характеристику зміни переваг запропонованої схеми АЦП Галуа (рис. 2.9).

На даному графіку при оцінці характеристик використовуються дві шкали одна для АЦП №19 в діапазоні зміни коефіцієнта F_1 від 1 до 2 з кроком 0,1, а друга для АЦП №20 згідно добутку F_1F_3 в діапазоні зміни добутку коефіцієнтів F_1 та F_3 від 1 до 3 з кроком 0,2, що відповідає таблиці експертних оцінок (табл. 2.8), яка враховує наявність захисту вихідних кодів від помилок та представлення вихідних даних у паралельному чи послідовному коді.

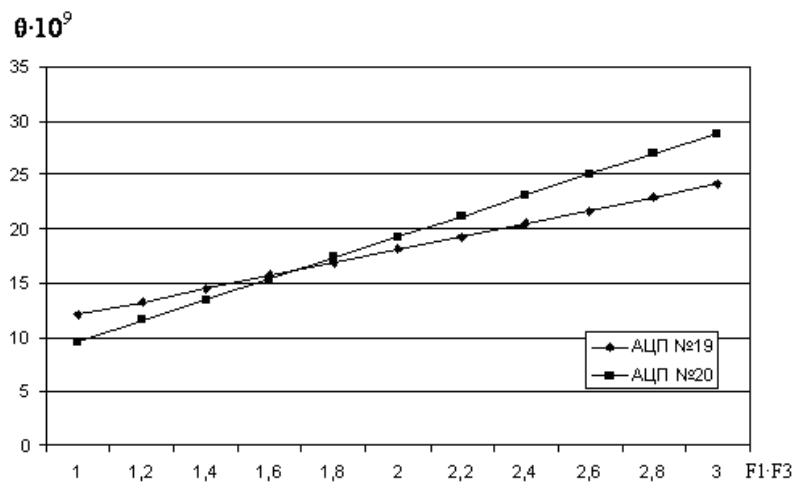


Рис 2.9 – Зміна системних характеристик оптимізованого АЦП Галуа по відношенню до відомої схеми (№19)

На рис. 2.10 показана транскрипція даного графіка у вигляді процентного відношення переваг в залежності від зміни експертних коефіцієнтів F_1, F_3 .

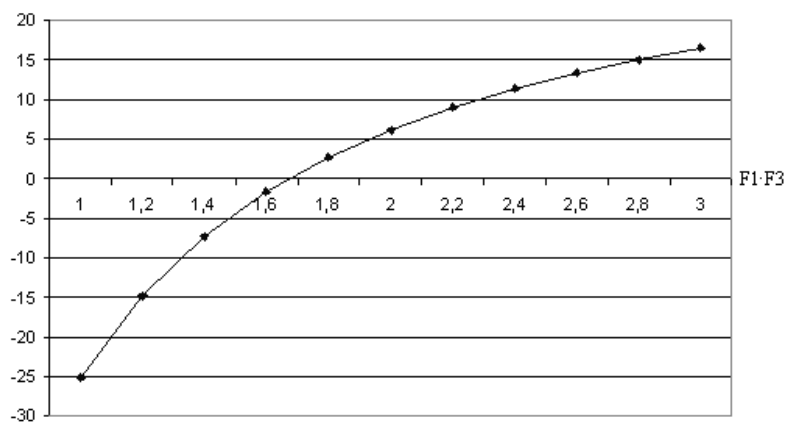


Рис. 2.10 – Відсоткова оцінка зниження та підвищення рівня системних характеристик АЦП №19 по відношенню до АЦП №20.

З рис. 2.10 видно, що при зміні експертних коефіцієнтів переваг F_1 та F_3 у діапазоні 1-1,3 ведення ПВЗ та зчитування $k+n$ розрядів коду Галуа з захистом від помилок погіршує системні характеристики запропонованої схеми АЦП і не компенсується виключенням $2^k/2$ логічних вентилів зі структури АЦП. При експертних оцінках переваг нових функціональних можливостей АЦП №20 в діапазоні 1,3-3 покращення системних характеристик запропонованої схеми АЦП досягає 20%.

2.3 Розробка багатоканального АЦП Галуа для спецпроцесорів

До базових компонентів СП, як було показано в розділі 1.1, відносяться АЦП, ЦАП, DSP, енергонезалежна пам'ять та модулі формування та оброблення широкосмугових кодових послідовностей. Важливими характеристиками сучасних кристалів АЦП є: багатоканальність, алгоритм аналого-цифрового перетворення та часова діаграма формування вихідних даних. На рис. 2.11 – зображені найбільш вживані архітектури багатоканальних АЦП, які складаються з чотирьох базових модулів: аналогового комутатора, пристрою вибірки зберігання, аналого-цифрового перетворювача та формувача вихідних даних [43,117-119].

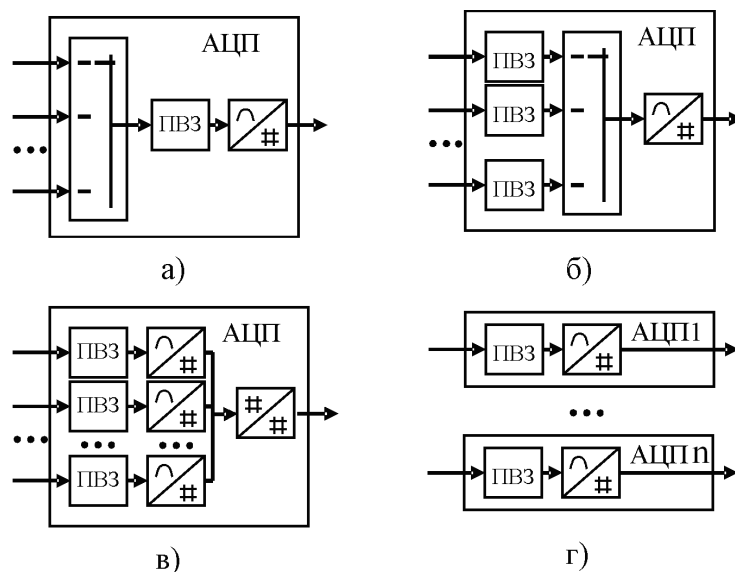


Рис. 2.11 – Архітектури багатоканальних АЦП

Серед багатоканальних АЦП можна виділити чотири основних архітектури:

1. Найбільш поширена архітектура (рис. 2.11 а), яка складається з вхідного аналогового комутатора, пристрою вибірки і зберігання та аналого-цифрового перетворювача [118] (кристали AD7843, AD7887, MAX125). Недоліком даного типу АЦП є послідовне зчитування вхідних даних та їх почергове аналого-цифрове перетворення внаслідок чого втрачаються взаємо кореляційні зв'язки між параметрами контрольованого об'єкту, оскільки дані по кожному каналу реєструються з часовим зміщенням.
2. Архітектура БАЦП (рис. 2.11 б), що позбавлена цього недоліку (приладом є мікросхеми LTC1408 фірми Lineal Technologies[119], AD7865 фірми Analog Device [43]). В даній архітектурі на вході кожного каналу використовуються пристрої вибірки і зберігання, які паралельно фіксують миттєві значення вхідних сигналів по всіх каналах, після чого за допомогою комутатора та АЦП проводиться їх послідовне аналого-цифрове перетворення. Недоліком такої системи є необхідність використання високошвидкісного АЦП, а також високі вимоги до характеристик швидкодіючого аналогового комутатора.
3. В розробках БАЦП фірм Analog Devices [43] та Burr Brown [117] даний недолік ліквідовано шляхом реалізації регулярної архітектури на основі n одноканальних АЦП(рис. 2.11 в), які працюють в паралельному режимі. Перевагою даного рішення є реалізація комутованого цифрового інтерфейсу на виході БАЦП (прикладом є AD7656).
4. На рис 2.11 г – зображена найбільш універсальна архітектура, яка містить в кожному каналі по АЦП. Це найбільш дорогий варіант, що характеризується найвищою апаратною складністю і

використовується коли необхідна гальванічна розв'язка між каналами АЦП.

Важливу частину БАЦП складає цифровий інтерфейс, тобто схеми які забезпечують зв'язок БАЦП з приймачами цифрових сигналів. Структура цифрового інтерфейсу визначає спосіб підключення БАЦП до мікропроцесора, мікроконтролера чи до цифрового сигнального процесора.

Часто застосовують спосіб зв'язку БАЦП з процесором, при якому БАЦП є для процесора однією з комірок пам'яті типу K572ПВ4 чи пристроєм вводу/виводу. При цьому БАЦП під'єднується безпосередньо до адресного дешифратора та шини даних. Для цього він обов'язково повинен мати вихідні каскади з трьома станами.

Для перетворення аналогової інформації в цифрову та подальшого її передавання в пункти оброблення даних використовують АЦК, які оснащені БАЦП та послідовним інтерфейсом передавання даних. Структура схема такого АЦК запропонована в роботі [17] і зображена на рис. 2.12. Вхідні сигнали U_x поступають на вхід БАЦП (ADC), який перетворює їх в дискретні значення та за допомогою регістра зсуву (SR) паралельні цифрові коди перетворюються в послідовні, частота передавання яких задається генератором G. Для передавання інформації в КЗ використовується спеціальний кодер (C), в функції якого входить захист інформації від помилок за допомогою кодів БЧХ чи інших [5,18], а також формування вихідних сигналів відповідно до прийнятого стандарту або формування пакетів відповідно до стандартів мережі, що використовується (RS-485, CAN та інші).

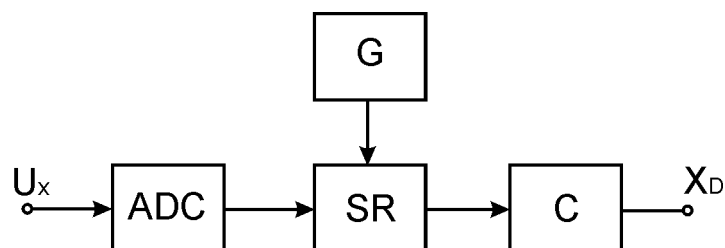


Рис. 2.12 – Структурна схема АЦК

Таким чином, аналіз існуючих рішень методів побудови СП для низових рівнів РКС показує, що в якості БАЦП використовуються кілька одноканальних АЦП, або один багатоканальний у базисі Радемахера, причому функції керування ними та обміну даними часто виконує мікроконтролер. Таке рішення дозволяє легко інтегрувати дані АЦК в існуючу мережу підприємства з використанням стандартних протоколів. Проте при великих відстанях між АЦК та основним контролером виникає необхідність встановлення додаткових повторювачів сигналу, та неодноразового передавання однієї і тієї ж інформації при виникненні помилок внаслідок впливу завад КЗ, що веде до збільшення навантаження на КЗ та подорожчання системи.

Актуальною задачею при цьому є захист даних на рівні БАЦП, особливо при реалізації низових рівнів РКС на основі безпроводних ліній зв'язку.

Змінити ситуацію можна при використанні інших ТЧБ. Найбільш доцільно в даному випадку застосовувати ТЧБ Галуа, оскільки він, як це показано в розділі 1.2 та роботах [82-84], забезпечує максимальну упаковку інформації, а його рекурентні властивості дозволяють реалізувати захист інформації від помилок та функції виправлення помилок без використання додаткових засобів.

Вирішенням проблеми передавання інформації та введенням додаткової завадозахищеності під час процедури аналого-цифрового перетворення дозволяє використання АЦП Галуа (див. табл. 2.2 та рис. 2.6), в якому на відміну від інших типів АЦП результат аналого-цифрового перетворення представлений відразу в послідовному рекурентному коді з можливістю виявлення та виправлення помилок.

Запропонована структура багатоканального АЦП Галуа з реалізацією захисного коду в процесі зчитування цифрових даних, зображена на рис. 2.13. Вхідні сигнали $U_{x1}, U_{x2}, \dots, U_{xn}$ паралельно подаються на входи АЦП Галуа, де записуються в пристрої вибірки і зберігання (ПВЗ) та через суматори аналогових сигналів поступають на відповідні блоки компараторів, з яких

відповідно до тактових імпульсів послідовно зчитуються значення кодонів Галуа, що відповідають рівню вхідних аналогових сигналів.

В даній структурі БАЦП Галуа використовується один блок прецизійних резисторів (БР) та один багатостабільний (БС) елемент, що дозволяє знизити вартість БАЦП. При чому зберігається властивість одночасного паралельного зчитування вхідних сигналів, їх перетворення та формування вихідних кодів, що дозволяє зберегти кореляційні зв'язки між контрольованими процесами.

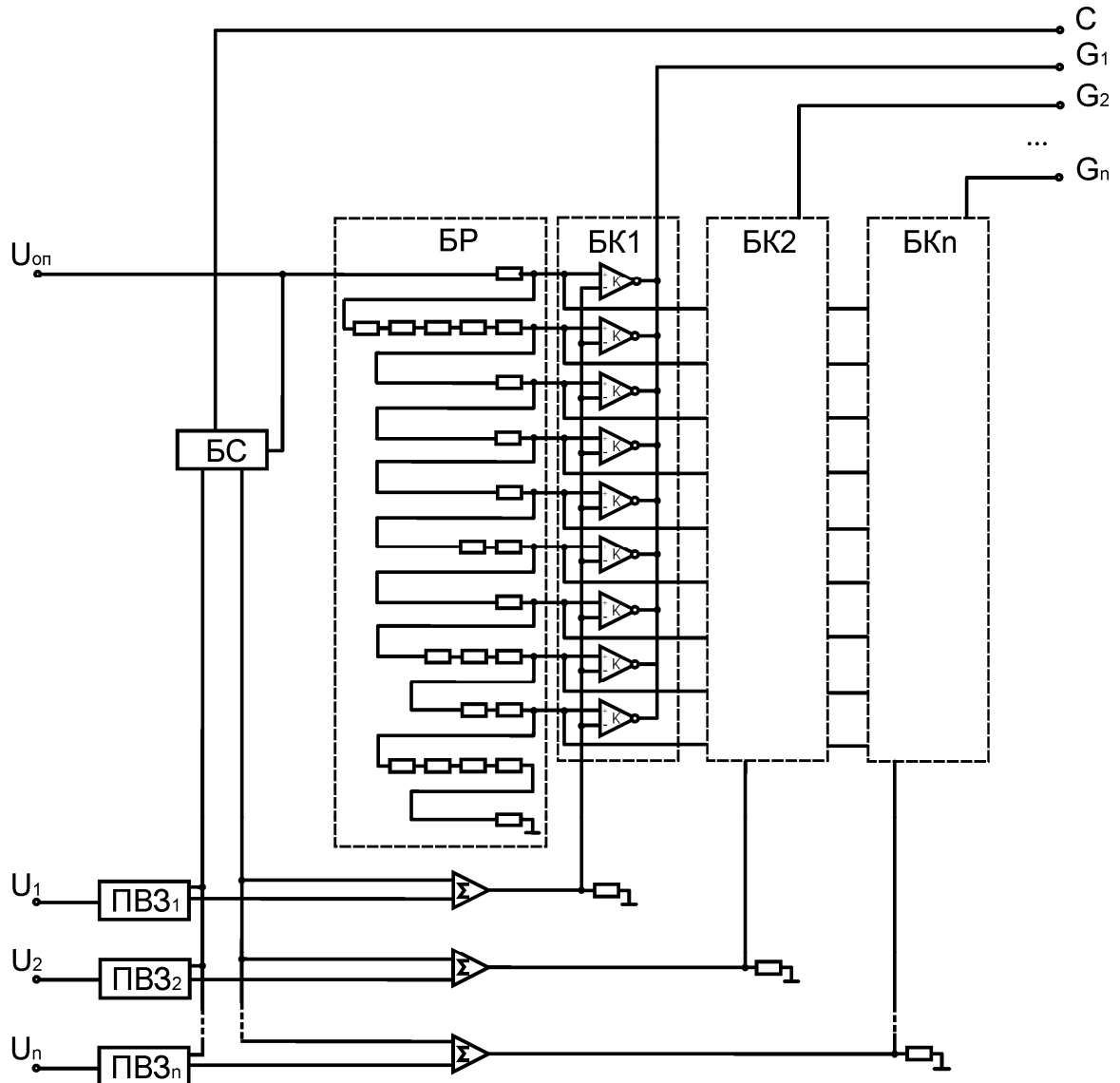


Рис. 2.13 – Структура багатоканального АЦК Галуа на імпульсних компараторах з пристроєм вибірки зберігання

Для того щоб оцінити системні характеристики даного БАЦП, слід порівняти його з БАЦП аналогічної архітектури (рис. 2.11 в) на базі

паралельних АЦП у базисі Радемахера (рис. 2.14, де БК – блок компараторів; Ш – шифратор; РЗ – регістр зсуву).

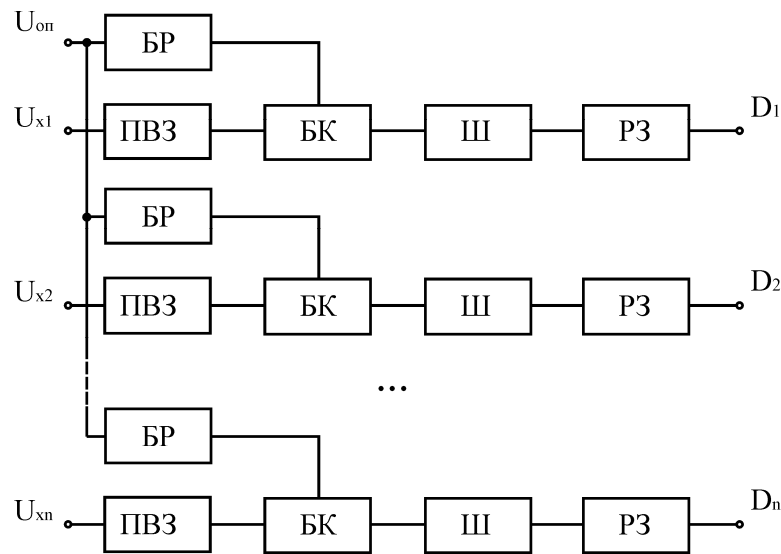


Рис. 2.14 – Структура паралельного БАЦП у базисі Радемахера

Час затримки на перетворення сигналу в запропонованому БАЦП Галуа та паралельному БАЦП в базисі Радемахера буде відповідно складати:

$$t_G = t_{ПВЗ} + (k+n)(t_K + t_{БК} + t_C); \quad (2.9)$$

$$t_R = t_{ПВЗ} + t_K + t_{Ш} + t_p + kt_p. \quad (2.10)$$

Так як, в даних БАЦП практично використовуються окремий АЦП на кожен канал, то час перетворення сигналу не залежатиме від кількості каналів.

Для порівняння системних характеристик даних БАЦП на рис. 2.15 зображені гістограми системних характеристик БАЦП в залежності від розрядності та кількості каналів, що розраховані згідно формул (2.6), (2.9) та (2.10).

На рис. 2.15 показана гістограма оцінки відносної ефективності системних характеристик досліджуваних типів БАЦП в залежності від розрядності, розрахованого згідно виразу

$$S_{AA\ddot{O}\ddot{I}} = \frac{S_G}{S_R},$$

де S_G, S_R відповідно системні характеристики БАЦП у базисах Галуа та Радемахера.

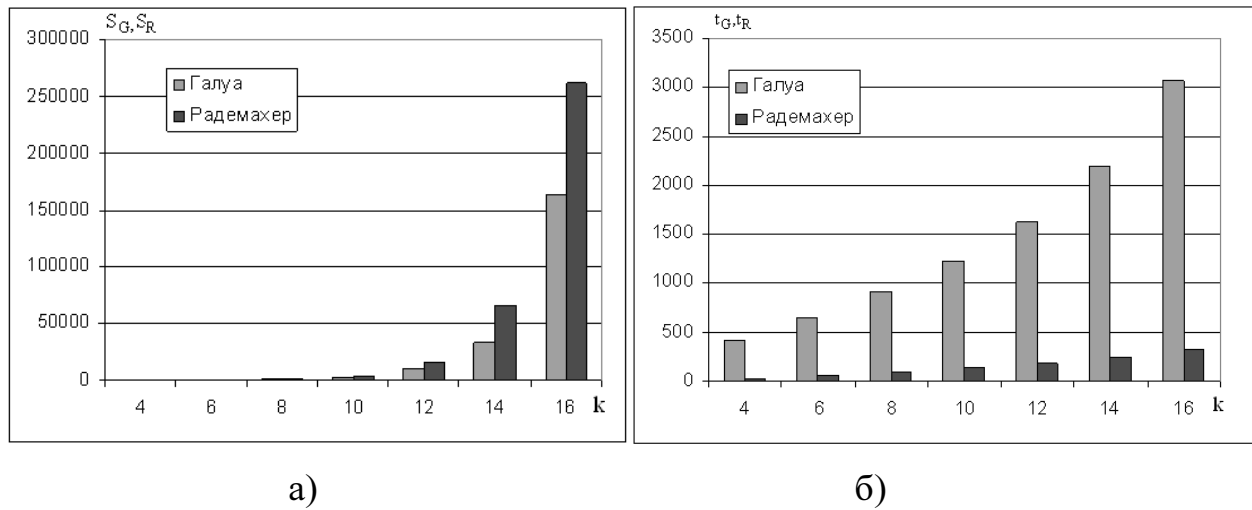


Рис. 2.15 - Системні характеристики БАЦП у базисах Галуа та Радемахера.
а) – структурна складність; б) – час перетворення та формування вихідних кодів.

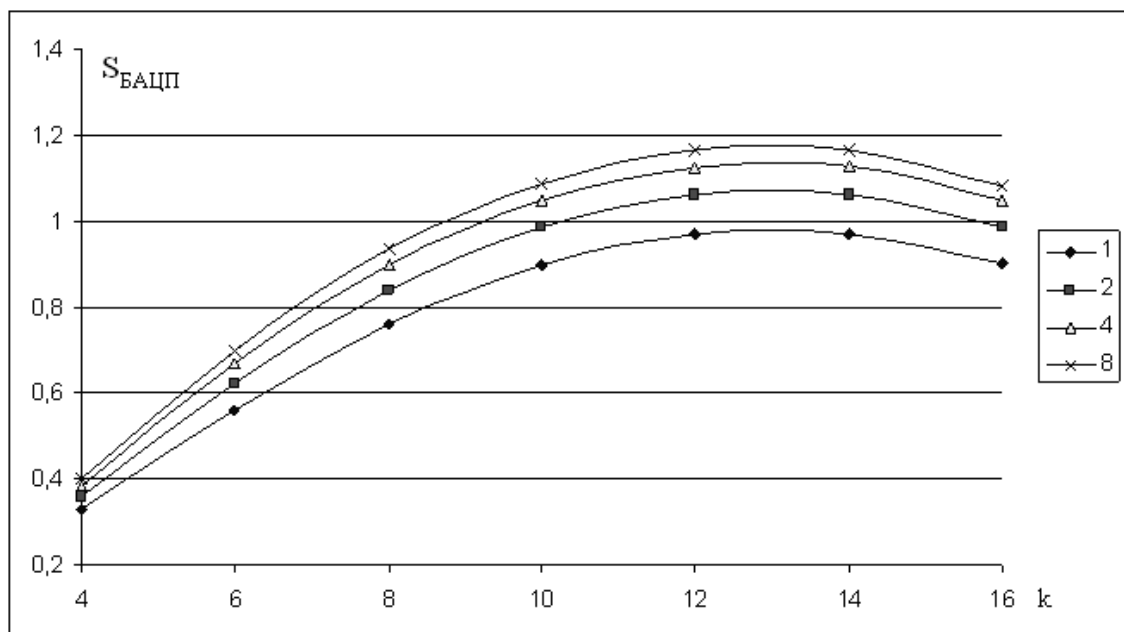


Рис. 2.16 – Відносна ефективність системних характеристик БАЦП в залежності від розрядності та числа каналів

З рис. 2.16 видно, що наявність системних властивостей БАЦП, які враховують, згідно експертних оцінок (табл. 2.8), тип вихідних кодів, теоретико-числовий базис, можливість виявлення та виправлення помилок,

забезпечує покращення на 16-18% системних характеристик БАЦП Галуа по відношенню до БАЦП паралельного типу в базисі Радемахера, в діапазоні розрядностей $k=10-16$. При чому максимальна ефективність досягається при розрядностях 12, 14 біт і пропорційно зростає при зростанні числа каналів БАЦП.

При необхідності використання гальванічної розв'язки між каналами АЦП (структури БАЦП на основі багатьох одноканальних ЦАП див. рис. 2.11 г) доцільно використовувати АЦП з імпульсним виходом, що значно спрощує під'єднання АЦП до СП.

До таких АЦП належать: сігма-дельта АЦП; перетворювач напруга-частота з імпульсним виходом; інтегрально-імпульсний АЦП з імпульсним вихідним кодом в базисі Крейга-Галуа (див. табл. 2.1). Виконавши аналогічний аналіз системних характеристик БАЦП даного типу згідно аналітичних виразів (2.6), (2.7), (2.8) та таблиць експертних оцінок (табл. 2.6 і табл. 2.8) отримаємо графіки оцінок відносної ефективності, які показані на рис. 2.17.

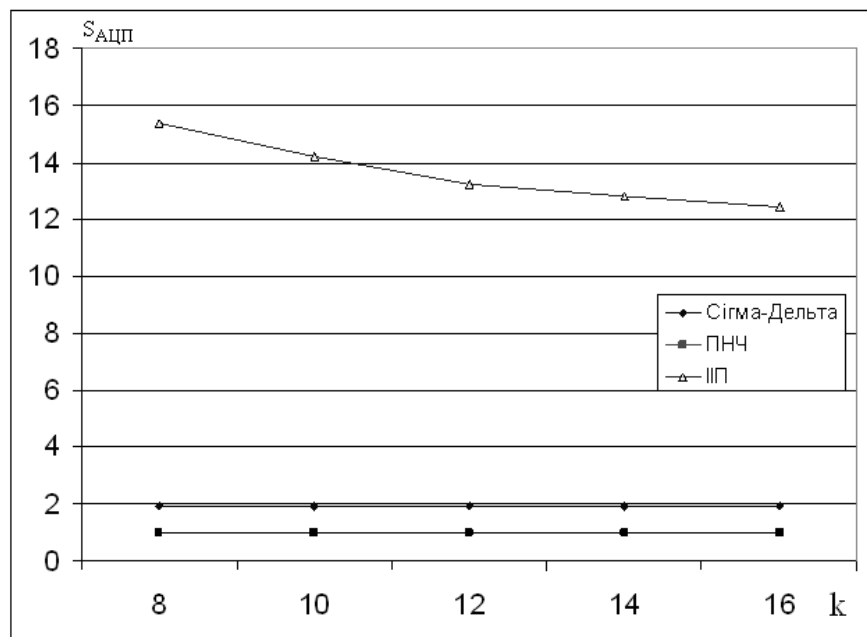


Рис. 2.17 – Графік відносних системних характеристик АЦП з імпульсним виходом в залежності від розрядності

З даного графіку видно, що суттєвою перевагою по ефективності володіє інтегрально-імпульсний перетворювач з вихідним кодом в базисі Галуа,

оскільки він дозволяє представити миттєве та інтегральне значення вхідного сигналу з можливістю виявлення та виправлення помилок, в той час як інші представляють вихідний код у вигляді імпульсів диференціального та унітарного базису.

Проведені дослідження одноканальних та багатоканальних АЦП різних типів обґрунтовано доводять, що АЦП в базисі Галуа мають високі системні характеристики по ознаках структурної складності, швидкодії, регулярності архітектури, заводо захищеності вихідних кодів. Це визначає перспективу їх ефективного застосування в якості базових модулів СП для низових рівнів РКС.

2.4 Дослідження структур та характеристики компонентів спецпроцесорів у базисі Галуа

Виходячи з теорії цифрових автоматів в будь-якому ТЧБ [2,119] існують їх 2 класи:

- цифрові автомати без пам'яті;
- цифрові автомати з пам'яттю.

До першого класу належать найбільш широкоживані для побудови процесорів наступні операційні пристрої [117, 120]: мультиплексори; селектори; двох входові та трьох входові суматори; цифрові компаратори; шифратори та дешифратори; помножувачі; програмовані логічні матриці.

До другого класу належать: тригери; регістри пам'яті; одно направлені та реверсивні регістри зсуву; лічильники; ОЗП; ПЗП та пам'ять колективного доступу, цифрові автомати Мілі та Мура [2].

На основі даних компонентів будуються відповідні структури універсальних процесорів, сигнальних процесорів, спецпроцесорів та інші компоненти КС (АЦП, таймери, інтерфейсні модулі та інш.)

Враховуючи, що виключна більшість існуючих засобів обчислювальної техніки реалізована в двійковій системі числення, тобто в базисі Радемахера, а

як було показано в 1-му розділі, суттєві переваги у галузі окремих цифрових пристроїв має ТЧБ Галуа, існує наукова задача дослідження можливості та ефективності реалізації компонентів спецпроцесорів та операційних пристроїв в названому базисі.

Аналіз досвіду розробки спецпроцесорів та інших засобів обчислювальної техніки показує, що широке застосування отримав унітарний базис в галузі швидкодіючих процесорів кореляційної та спектральної обробки даних [121-124], цифрової голографії та томографії на основі оптоелектронних елементів [125], найбільш ефективно цифрові засоби обробки зображень реалізуються в базисах Хаара, Крейга та Уолша а також в спецпроцесорах низових рівнів КС на основі ШПС в базисі Галуа [42]. При цьому для забезпечення інтерфейсної сумісності доцільно виконати порівняння характеристик типових операційних пристроїв спецпроцесорів в двох ТЧБ: Радемахера та Галуа.

2.4.1 Синтез шифраторів та дешифраторів в базисі Галуа

Синтез 4-х бітового шифратора з десяткової системи числення в базис Галуа виконується згідно фрагменту табл. 2.10, яка є фрагментом табл. 2.8, при зміні вхідного коду від 0 до 9.

Табл. 2.10

Відповідність коду Галуа десятковим значенням

Десяткове значення		код Галуа з захистом від помилок					
		G ₅	G ₄	G ₃	G ₂	G ₁	G ₀
0	x ₀	1	1	1	1	0	1
1	x ₁	1	1	1	0	1	0
2	x ₂	1	1	0	1	0	1
3	x ₃	1	0	1	0	1	1
4	x ₄	0	1	0	1	1	0
5	x ₅	1	0	1	1	0	0
6	x ₆	0	1	1	0	0	1
7	x ₇	1	0	0	0	1	0
8	x ₈	1	0	0	1	0	0
9	x ₉	0	0	1	0	0	0

Згідно даної таблиці істиності синтезований шифратор описується системою логічних рівнянь:

$$G_0 = x_0 \vee x_2 \vee x_3 \vee x_6;$$

$$G_1 = x_1 \vee x_3 \vee x_4 \vee x_5;$$

$$G_2 = x_0 \vee x_2 \vee x_4 \vee x_5 \vee x_8;$$

$$G_3 = x_0 \vee x_1 \vee x_3 \vee x_5 \vee x_6 \vee x_9;$$

$$G_4 = x_0 \vee x_1 \vee x_2 \vee x_4 \vee x_6 \vee x_7;$$

$$G_5 = x_0 \vee x_1 \vee x_2 \vee x_3 \vee x_5 \vee x_7 \vee x_8,$$

де G_0, G_1, \dots, G_5 біти відповідного кодону Галуа.

На рис. 2.18 показано умовне позначення та принципова схема синтезованого шифратора.

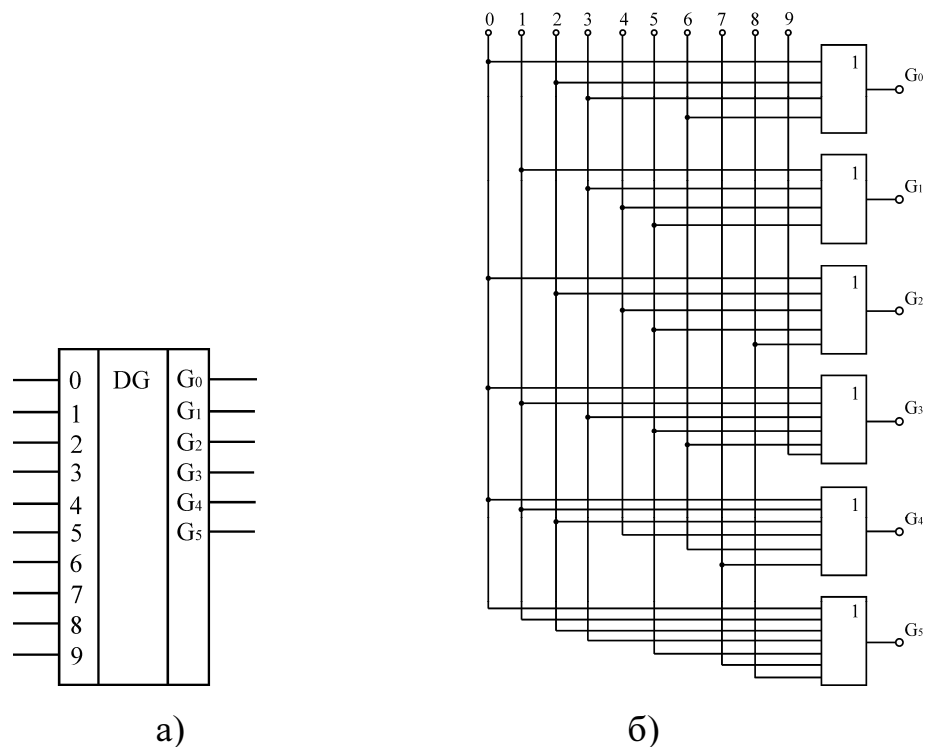


Рис. 2.18 - Умовне позначення (а) та принципова схема синтезованого шифратора з десяткової системи числення в базис Галуа (б)

Позитивною характеристикою даного шифратора є висока швидкодія, яка визначається часом затримки одного вентиля логічного елементу, а також універсальність, яка обумовлена можливістю зчитування 4-х бітового кодону

Галуа без захисту від помилок, або 6-ти бітового кодону з захистом від помилок.

Структура дешифратора з базису Галуа в базис Хаара десяткової системи числення, згідно таблиці істинності (табл. 2.10) описується наступною системою логічних рівнянь:

$$\begin{aligned} y_0 &= G_5 \wedge G_4 \wedge G_3 \wedge G_2; & y_1 &= G_5 \wedge G_4 \wedge G_3 \wedge \overline{G_2}; \\ y_2 &= G_5 \wedge G_4 \wedge \overline{G_3} \wedge G_2; & y_3 &= G_5 \wedge \overline{G_4} \wedge G_3 \wedge \overline{G_2}; \\ y_4 &= \overline{G_5} \wedge G_4 \wedge \overline{G_3} \wedge G_2; & y_5 &= G_5 \wedge \overline{G_4} \wedge G_3 \wedge G_2; \\ y_6 &= \overline{G_5} \wedge G_4 \wedge G_3 \wedge \overline{G_2}; & y_7 &= G_5 \wedge G_4 \wedge \overline{G_3} \wedge \overline{G_2}; \\ y_8 &= G_5 \wedge \overline{G_4} \wedge \overline{G_3} \wedge G_2; & y_9 &= \overline{G_5} \wedge \overline{G_4} \wedge G_3 \wedge \overline{G_2}, \end{aligned}$$

і представлена на рис. 2.19.

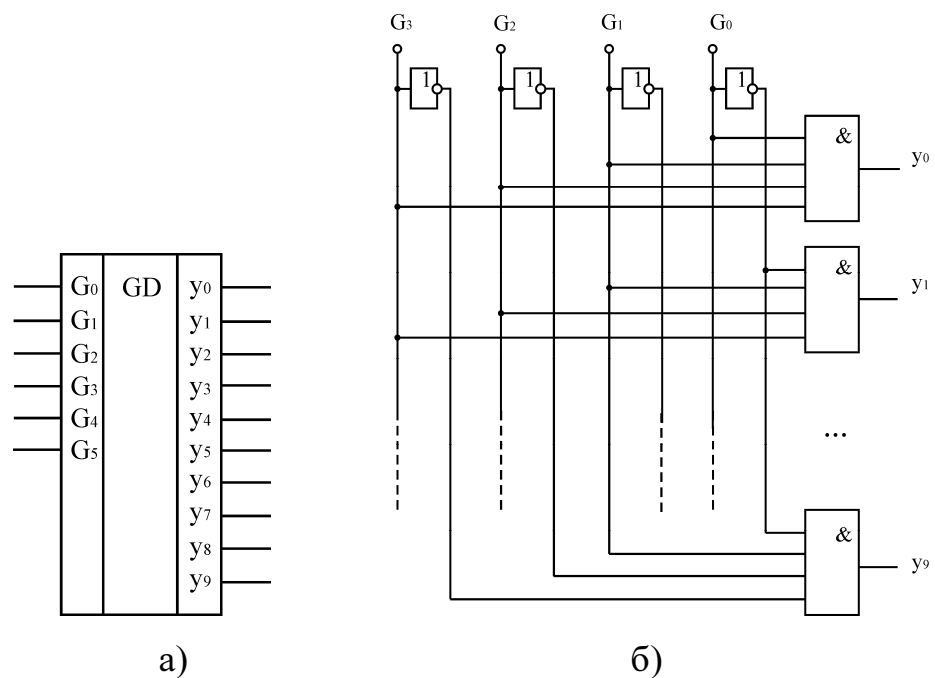


Рис. 2.19 – Умовне позначення (а) та структура дешифратора з базису Галуа в базис Хаара десяткової системи числення (б)

Синтез шифратора паралельного коду базису Радемахера в біт орієнтований код базису Галуа виконується згідно таблиці істинності (табл. 2.11) на прикладі 4-х розрядного коду Галуа $G \binom{4}{2}$.

Табл. 2.11

Таблиця відповідності коду базису Радемахера біт орієнтованому коду базису Галуа

Десяткове значення	Код базису Радемахера				біт орієнтований код базису Галуа
	x3	x2	x1	x0	
					G
0	0	0	0	0	1
1	0	0	0	1	1
2	0	0	1	0	1
3	0	0	1	1	1
4	0	1	0	0	0
5	0	1	0	1	1
6	0	1	1	0	0
7	0	1	1	1	1
8	1	0	0	0	1
9	1	0	0	1	0
10	1	0	1	0	0
11	1	0	1	1	1
12	1	1	0	0	0
13	1	1	0	1	0
14	1	1	1	0	0
15	1	1	1	1	0

Робота даного дешифратора описується наступним логічним виразом:

$G = \bar{x}_3\bar{x}_2\bar{x}_1\bar{x}_0 \vee \bar{x}_3\bar{x}_2\bar{x}_1x_0 \vee \bar{x}_3\bar{x}_2x_1x_0 \vee \bar{x}_3x_2\bar{x}_1x_0 \vee \bar{x}_3x_2x_1x_0 \vee x_3\bar{x}_2\bar{x}_1\bar{x}_0 \vee x_3\bar{x}_2x_1x_0$, що після спрощення матиме наступний вигляд: $G = \bar{x}_3x_0 \vee \bar{x}_2\bar{x}_1\bar{x}_0 \vee x_3\bar{x}_2x_1$.

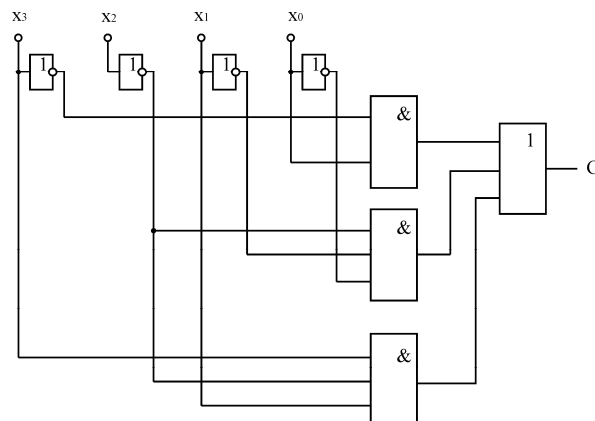


Рис. 2.20 – Шифратор паралельного інкрементного коду базису Радемахера в біт орієнтований код базису Галуа

Даний тип шифраторів Галуа, що характеризуються невеликою структурною складністю, яка незначно зростає при збільшенні розрядності k , можна ефективно використати при реалізації перетворювачів паралельних кодів базису Радемахера в біт орієнтовані коди базису Галуа.

Синтез дешифраторів паралельного коду базису Радемахера в базис Галуа класично виконується через проміжне представлення кодів в базисі Хаара.

У загальному випадку при заданому k система логічних рівнянь, яка описує даний дешифратор повинна враховувати відповідні ключі кодів Галуа.

Наприклад для коду Галуа $G\begin{pmatrix} 4 \\ 2 \end{pmatrix}$ з рекурентним ключем $G_{i+1} = G_i \bar{\oplus} G_{i-3}$

система логічних рівнянь, що описує роботу дешифратора має наступний вигляд:

$$\begin{aligned}
 G_3 &= \bar{x}_3 \bar{x}_2 \bar{x}_1 \bar{x}_0 \vee \bar{x}_3 \bar{x}_2 \bar{x}_1 x_0 \vee \bar{x}_3 \bar{x}_2 x_1 \bar{x}_0 \vee \bar{x}_3 \bar{x}_2 x_1 x_0 \vee \bar{x}_3 x_2 \bar{x}_1 \bar{x}_0 \vee \bar{x}_3 x_2 \bar{x}_1 x_0 \vee \\
 &\vee x_3 \bar{x}_2 \bar{x}_1 \bar{x}_0 \vee x_3 \bar{x}_2 \bar{x}_1 x_0; \\
 G_2 &= \bar{x}_3 \bar{x}_2 \bar{x}_1 \bar{x}_0 \vee \bar{x}_3 \bar{x}_2 \bar{x}_1 x_0 \vee \bar{x}_3 \bar{x}_2 x_1 \bar{x}_0 \vee \bar{x}_3 \bar{x}_2 x_1 \bar{x}_0 \vee \bar{x}_3 x_2 x_1 \bar{x}_0 \vee \bar{x}_3 x_2 x_1 x_0 \vee \\
 &\vee x_3 \bar{x}_2 x_1 \bar{x}_0 \vee x_3 x_2 x_1 x_0; \\
 G_1 &= \bar{x}_3 \bar{x}_2 \bar{x}_1 \bar{x}_0 \vee \bar{x}_3 \bar{x}_2 \bar{x}_1 x_0 \vee \bar{x}_3 \bar{x}_2 x_1 x_0 \vee \bar{x}_3 x_2 x_1 \bar{x}_0 \vee x_3 \bar{x}_2 \bar{x}_1 \bar{x}_0 \vee x_3 x_2 x_1 \bar{x}_0 \vee \\
 &\vee x_3 x_2 x_1 x_0; \\
 G_0 &= \bar{x}_3 \bar{x}_2 \bar{x}_1 \bar{x}_0 \vee \bar{x}_3 \bar{x}_2 x_1 \bar{x}_0 \vee \bar{x}_3 x_2 \bar{x}_1 \bar{x}_0 \vee \bar{x}_3 x_2 \bar{x}_1 x_0 \vee x_3 \bar{x}_2 \bar{x}_1 \bar{x}_0 \vee x_3 x_2 \bar{x}_1 x_0 \vee \\
 &\vee x_3 x_2 x_1 \bar{x}_0 \vee x_3 x_2 x_1 x_0.
 \end{aligned} \tag{2.9}$$

Мінімізація схеми даного дешифратора приводить до його опису системою логічних рівнянь (2.10) та представлення структурною схемою рис. 2.21.

$$\begin{aligned}
 G_3 &= \bar{x}_1 x_3 \vee x_0 x_1 x_2; & G_2 &= \bar{x}_2 (x_1 \vee \bar{x}_3); \\
 G_1 &= x_3 (\bar{x}_2 \bar{x}_1) \vee x_0; & G_0 &= \bar{x}_3 (\bar{x}_0 \vee x_2).
 \end{aligned} \tag{2.10}$$

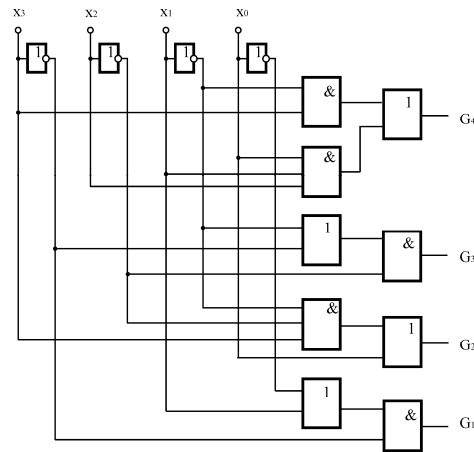


Рис. 2.21 – Структура паралельного дешифратора кодів базису Радемахера – Галуа

Аналіз систем логічних рівнянь типу (2.9),(2.10) для різної розрядності дешифратора $k=4,8,16$ показує, що в результаті мінімізації даного типу дешифратора досягається значне зменшення його структурної складності на 40-60% відносно його опису в канонічній формі. Очевидно, що при сучасному рівні мікроелектроніки та застосуванню ПЛМ даний тип дешифраторів може бути ефективно реалізований для 32 розрядних процесорів з забезпеченням прямого конвертування кодів базису Радемахера в базис Галуа і навпаки, що є особливо актуально при створенні мультибазисних процесорів типу RCG [12].

Важливим компонентом спецпроцесорів є дешифратор біт орієнтованого коду Галуа в базис Хаара, умовне позначення та структурна схема якого зображена на рис. 2.22.

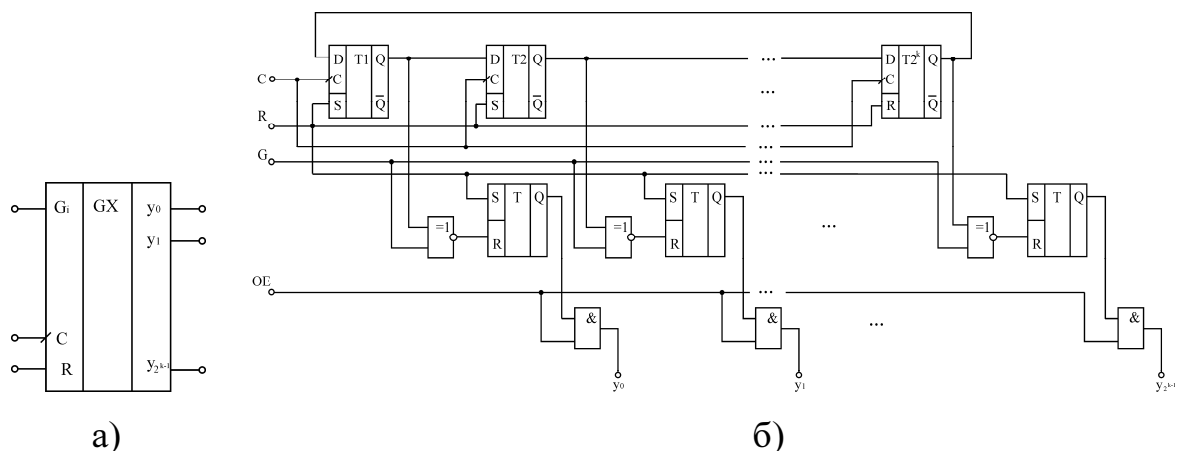


Рис. 2.22 – Умовне позначення (а) та структурна схема (б) дешифратора біт орієнтованого коду Галуа в код базису Хаара

Робота даного біт орієнтованого дешифратора виконується згідно послідовності мікрокоманд:

1. R) $DT_1 := G_1 \wedge DT_2 := G_2 \wedge \dots \wedge DT_2^k := G_2^k \wedge ST_i := 1;$
2. C_j) $RT_i := DT_i \oplus G_i; \quad j \in 1, k; \quad i \in 1, 2^k;$
3. OE) $Y_{i-1} := QT_i; \quad i \in 1, 2^k.$

Аналіз архітектури даного дешифратора показує, що його структурна складність зростає пропорційно 2^k . В той же час характеризується регулярною архітектурою, яка не залежить від значення k . Час затримки сигналів в дешифраторі даного типу розраховується згідно виразу:

$$T_{\text{дешифратора}} = T_T + k(T_T + T_{\text{ле}}) + T_{\text{ле}}.$$

Дешифратори даного класу ефективно використовуються для організації багатопортової пам'яті колективного доступу (ПКД) [127, 128] на низових рівнях зірково-магістральних РКС.

2.4.2 Дослідження архітектур суматорів в базисі Галуа

В базисі Радемахера відомі ряд структур суматорів [1, 2, 120], які показані на рис. 2.23. Робота даних суматорів описується рівняннями:

- для півсуматора $S = A \wedge \bar{B} \vee \bar{A} \wedge B; \quad P = A \wedge B;$

- для повного суматора

$$S_i = \bar{A}_i \wedge \bar{B}_i \wedge P_{i-1} \vee \bar{A}_i \wedge B_i \wedge \bar{P}_{i-1} \vee A_i \wedge \bar{B}_i \wedge P_{i-1} \vee A_i \wedge B_i \wedge P_{i-1},$$

$$P_i = \bar{A}_i \wedge B_i \wedge P_{i-1} \vee A_i \wedge \bar{B}_i \wedge P_{i-1} \vee A_i \wedge B_i \wedge \bar{P}_{i-1} \vee A_i \wedge B_i \wedge P_{i-1}.$$

Нарощування розрядності виконується послідовним з'єднанням однорозрядних повних суматорів (рис. 2.23 в) в залежності від необхідної розрядності. Основним недоліком суматорів в базисі Радемахера є наявність наскрізного переносу, що приводить до значного зниження швидкодії процесорів, яке пропорційне їх розрядності і часу затримки сигналів згідно виразів:

$$T_{\Sigma R} = kT_c, \quad T_c = 3T_{\text{ле}}. \quad (2.11)$$

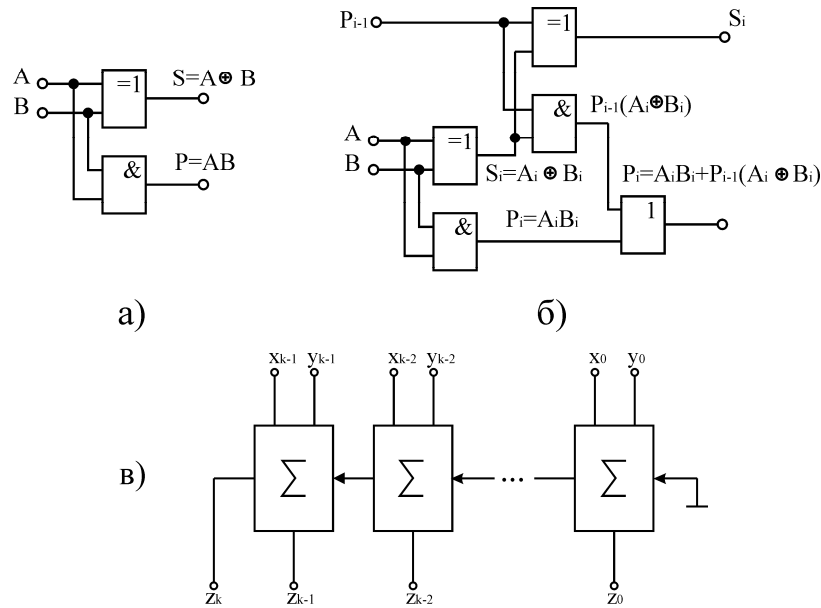


Рис. 2.23 – Структури двійкових однорозрядних суматорів
(а – півсуматор, б – повний суматор, в – k розрядний суматор)

Граничним випадком максимального зниження швидкодії таких суматорів є операція інкременту чи декременту згідно арифметичної операції у базисі Радемахера:

$$\begin{array}{r}
 \leftarrow\leftarrow\leftarrow\leftarrow\leftarrow\leftarrow \\
 111\dots11 \\
 + 000\dots01 \\
 \hline
 1000\dots00
 \end{array}
 \begin{array}{l}
 x_{(2)}=2^{k-1}; \\
 y_{(2)}=1; \\
 z_{(2)}=2^k,
 \end{array}$$

де \leftarrow - символ наскрізного переносу між розрядами суматора.

Слід відмітити, що дана операція інкрементного сумування в базисі Галуа виконується за один такт незалежно від розрядності суматора на базі структури представленої на рис. 2.24, де логічні елементи виконують функції рекурентного формування $i+1$ -х бітів коду Галуа. При цьому час затримки сигналів при виконанні операції інкременту сумування визначається згідно виразу:

$$T_{\Sigma GI} = T_T + 3kT_{де}. \quad (2.12)$$

Перевагою інкрементного суматора в базисі Галуа є наявність пам'яті, в той час як суматор в базисі Радемахера для зберігання даних потребує 3-х k-розрядних регістрів.

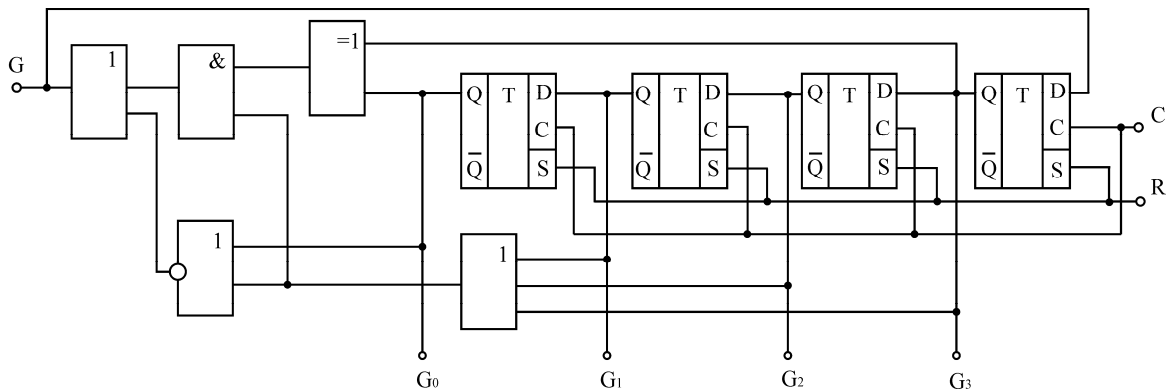


Рис. 2.24 – Структура 4-х розрядного інкрементного суматора в базисі Галуа.

Операція сумування кодів у базисі Галуа, як показано Я.М. Николайчуком [110] для суматорів в діапазоні 2^k-1 , виконується шляхом виконання логічних операцій над бітами коду Галуа першого з доданків згідно таблиці логічних рівнянь, що описують другий доданок. В табл. 2.12 подані формули логічного опису бітів другого доданку, на прикладі 4-х розрядного коду Галуа для суматорів в діапазоні 2^k , що досягається введенням додаткової комбінації "0000" в позиції 12 .

Табл. 2.12
Формули логічного представлення кодів Галуа

Десяткове значення	Код Галуа	Формула суматора			
		b_4	b_3	b_2	b_1
0	1111	b_4	b_3	b_2	b_1
1	1110	b_3	b_2	b_1	$b_1 \oplus b_4 \oplus b_3$
2	1101	b_3	b_1	b_2	$b_1 \oplus b_4$
3	1010	b_2	b_2	$b_1 \oplus b_4$	$b_1 \oplus b_2 \oplus b_4$
4	0101	b_1	$b_1 \oplus b_4$	$b_1 \oplus b_2 \oplus b_4$	$b_1 \oplus b_2 \oplus b_3 \oplus b_4$
5	1011	$b_1 \oplus b_4$	$b_1 \oplus b_2 \oplus b_4$	$b_1 \oplus b_2 \oplus b_3 \oplus b_4$	$b_1 \oplus b_2 \oplus b_3$
6	0110	$b_1 \oplus b_2 \oplus b_4$	$b_1 \oplus b_2 \oplus b_3 \oplus b_4$	$b_1 \oplus b_2 \oplus b_3$	$b_2 \oplus b_3 \oplus b_4$
7	1100	$b_1 \oplus b_2 \oplus b_3 \oplus b_4$	$b_1 \oplus b_2 \oplus b_3$	$b_2 \oplus b_3 \oplus b_4$	$b_1 \oplus b_3$
8	1001	$b_1 \oplus b_2 \oplus b_3$	$b_2 \oplus b_3 \oplus b_4$	$b_1 \oplus b_3$	$b_2 \oplus b_4$
9	0010	$b_2 \oplus b_3 \oplus b_4$	$b_1 \oplus b_3$	$b_2 \oplus b_4$	$b_1 \oplus b_3 \oplus b_4$
10	0100	$b_1 \oplus b_3$	$b_2 \oplus b_4$	$b_1 \oplus b_3 \oplus b_4$	$b_1 \oplus b_2$
11	1000	$b_2 \oplus b_4$	$b_1 \oplus b_3 \oplus b_4$	$b_1 \oplus b_2$	$b_2 \oplus b_3$
12	0000	$b_1 \oplus b_3 \oplus b_4$	$b_1 \oplus b_2$	$b_2 \oplus b_3$	$b_3 \oplus b_4$
13	0001	$b_1 \oplus b_2$	$b_2 \oplus b_3$	$b_3 \oplus b_4$	b_4
14	0011	$b_2 \oplus b_3$	$b_3 \oplus b_4$	b_4	b_3
15	0111	$b_3 \oplus b_4$	b_4	b_3	b_2

Такий спосіб опису функцій суматора в базисі Галуа передбачає емуляцію його роботи виключно програмним шляхом, що не дозволяє перейти його апаратної реалізації. В роботі запропоновано метод виконання операції сумування на основі матриці коефіцієнтів d_{ij} (табл. 2.13), яка використовується для логічного формування бітів коду Галуа суми доданків згідно виразу:

$$b_i = d_{i,k} \cdot b_k \oplus d_{i,k-1} \cdot b_{k-1} \oplus \dots \oplus d_{i,1} \cdot b_1.$$

Табл. 2.13
Матриця коефіцієнтів d_{ij}

Десяткове значення	Код Галуа	Формула суматора			
		d_{j4}	d_{j3}	d_{j2}	d_{j1}
0	1111	1000	0100	0010	0001
1	1110	0100	0010	0001	1001
2	1101	0010	0001	1001	1011
3	1010	0001	1001	1011	1111
4	0101	1001	1011	1111	0111
5	1011	1011	1111	0111	1110
6	0110	1111	0111	1110	0101
7	1100	0111	1110	0101	1010
8	1001	1110	0101	1010	1101
9	0010	0101	1010	1101	0011
10	0100	1010	1101	0011	0110
11	1000	1101	0011	0110	1100
12	0000	0011	0110	1100	1000
13	0001	0110	1100	1000	0100
14	0011	1100	1000	0100	0010
15	0111	0111	1110	1101	0011

Розглянемо приклад виконання операції додавання двох чисел в базисі Галуа на основі матриці коефіцієнтів d_{ij} . Нехай $X_{(10)}=2$; $Y_{(10)}=5$, тоді $X_G=1101$; $Y_G=1011$. Тобто X_G відповідає коду $b_4=1$; $b_3=1$; $b_2=0$; $b_1=1$, а код Y_G згідно табл. 2.13 відповідає логічним операціям над бітами X_G : $b_1 \oplus b_2 \oplus b_4$; $b_1 \oplus b_2 \oplus b_3 \oplus b_4$; $b_1 \oplus b_2 \oplus b_3$; $b_2 \oplus b_3 \oplus b_4$, що відповідає кодам d_{ij} 1011; 1111; 0111; 1110 з табл. 2.14. Тобто, результат сумування даних чисел виконується за допомогою логічної обробки кодів X_G та коефіцієнтів d_{ij} , які відповідають коду Y_G :

$$G_4 = 1 \wedge b_4 \oplus 0 \wedge b_3 \oplus 1 \wedge b_2 \oplus 1 \wedge b_1 = 1 \wedge 1 \oplus 0 \wedge 1 \oplus 1 \wedge 0 \oplus 1 \wedge 1 = 1;$$

$$G_3 = 1 \wedge b_4 \oplus 1 \wedge b_3 \oplus 1 \wedge b_2 \oplus 1 \wedge b_1 = 1 \wedge 1 \oplus 1 \wedge 1 \oplus 1 \wedge 0 \oplus 1 \wedge 1 = 1;$$

$$G_2 = 0 \wedge b_4 \oplus 1 \wedge b_3 \oplus 1 \wedge b_2 \oplus 1 \wedge b_1 = 0 \wedge 1 \oplus 1 \wedge 1 \oplus 1 \wedge 0 \oplus 1 \wedge 1 = 0;$$

$$G_1 = 1 \wedge b_4 \oplus 1 \wedge b_3 \oplus 1 \wedge b_2 \oplus 0 \wedge b_1 = 1 \wedge 1 \oplus 1 \wedge 1 \oplus 1 \wedge 0 \oplus 0 \wedge 1 = 0.$$

Отримана система логічних рівнянь дозволяє синтезувати структуру 4-х бітового суматора Галуа, який зображений на рис. 2.25.

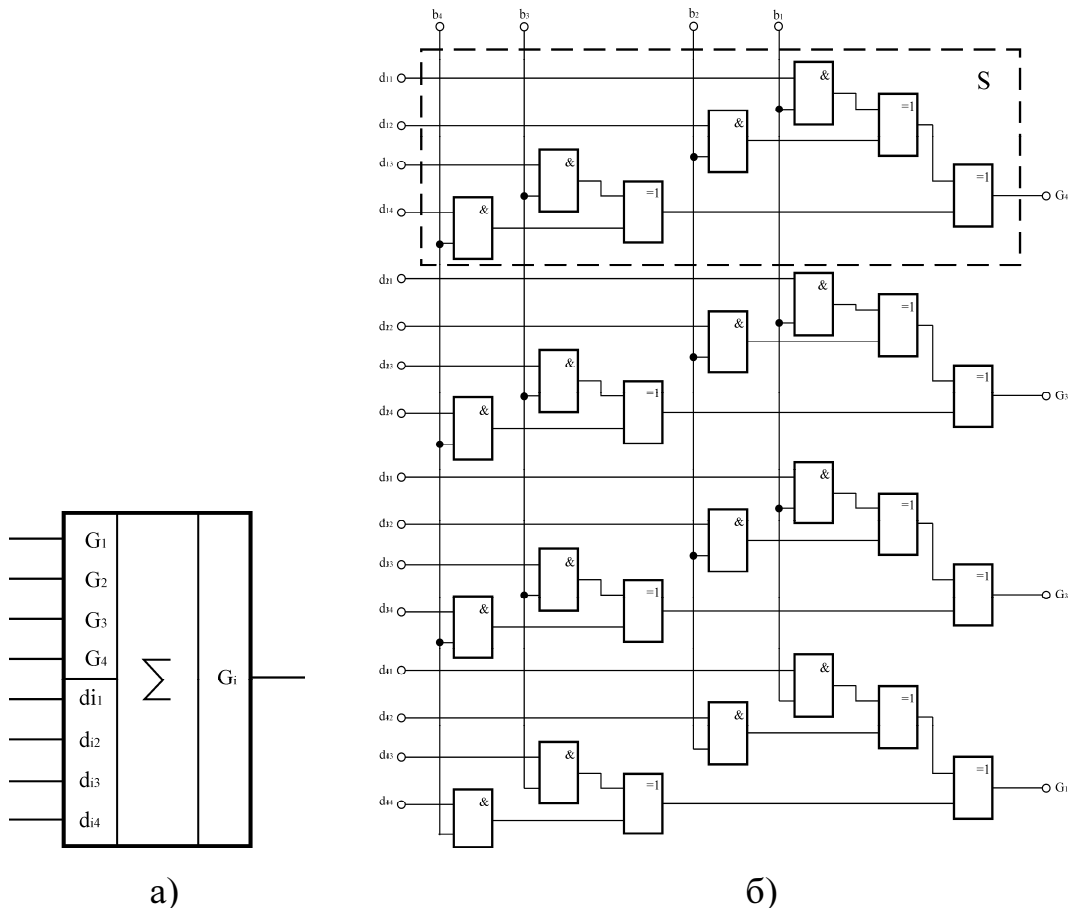


Рис. 2.25 – Умовне позначення (а) одного розряду 4-х бітового суматора Галуа та структурна схема 4-х розрядного суматора Галуа (б)

Аналіз структури операційного пристрою сумування в базисі Галуа показує, що він характеризується регулярною архітектурою з часом затримки сигналів:

$$T_{\Sigma G} = 3T_{\text{лс}} + (k/4)T_{\text{лс}}. \quad (2.13)$$

Для функціонування даного операційного пристрою необхідно виконувати дешифрування коду k -розрядного коду другого доданку в k^2 -розрядний код коефіцієнтів d_{ij} . На рис. 2.26 – зображено умовне позначення (а)

та розроблена канонічна структура дешифратора суматора Галуа (б), яка характеризується часом затримка згідно виразу:

$$T_{дΣ} = 3T_{ле}. \quad (2.14)$$

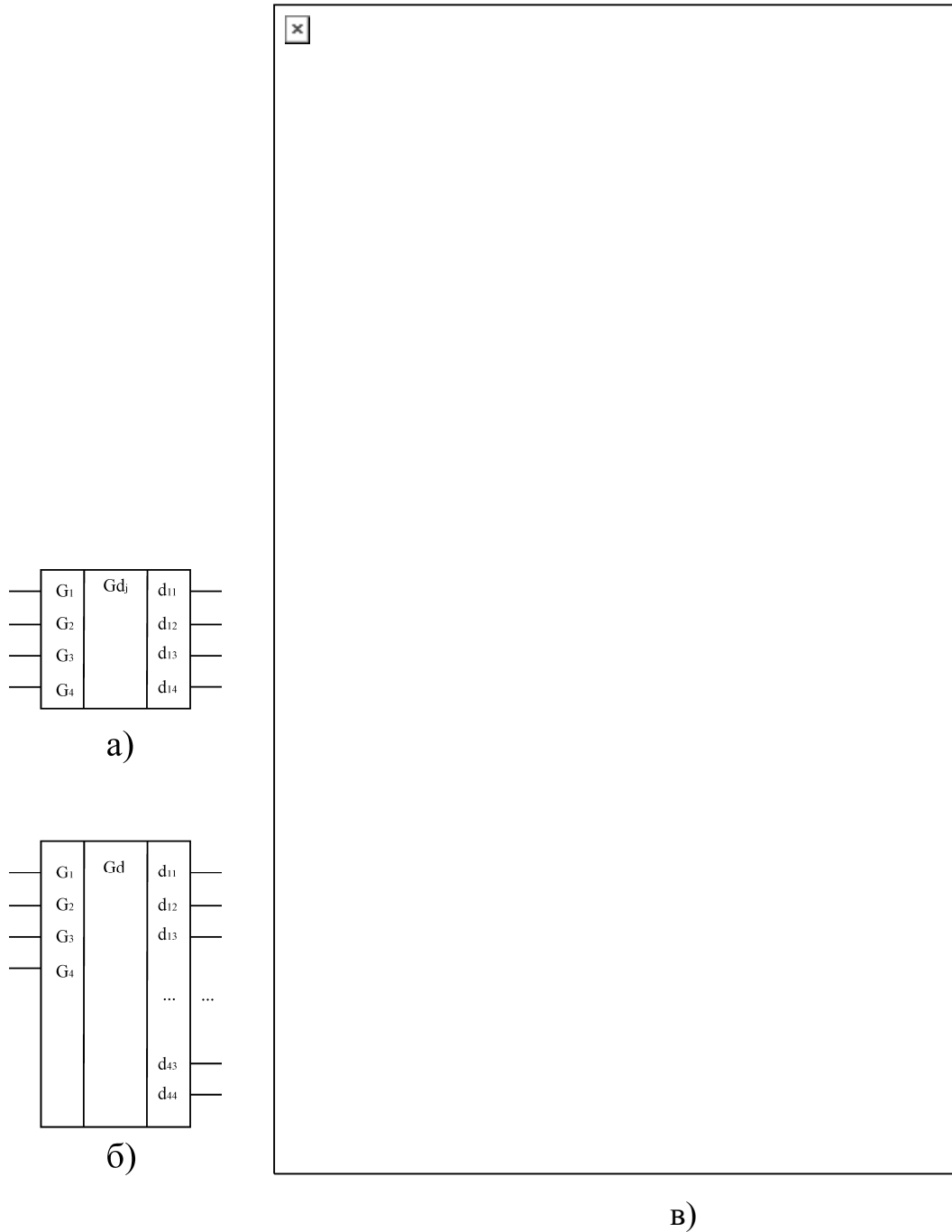


Рис. 2.26 – Умовне позначення одно розрядного (а), 4-х розрядного (б) та структура дешифратора 4-х розрядного суматора Галуа (в).

При використанні умовних позначень компонентів суматора Галуа (рис. 2.25 а, 2.26 б), отримуємо структурну схему 4-х розрядного паралельного суматора Галуа, яка показана на рис. 2.27.

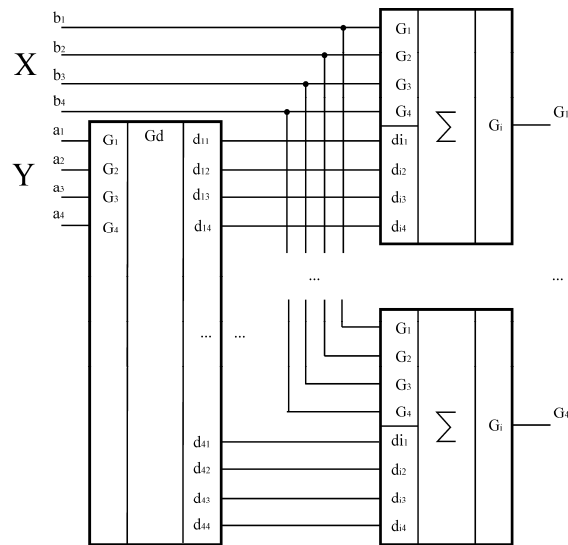


Рис. 2.27 – Структурна схема 4-х розрядного паралельного суматора Галуа

При використанні k -х розрядних фрагментів дешифраторів (рис. 2.26 а) та одно розрядних суматорів (рис. 2.25 а) структура паралельного суматора k -розрядного паралельного суматора Галуа отримає вид (рис. 2.28).

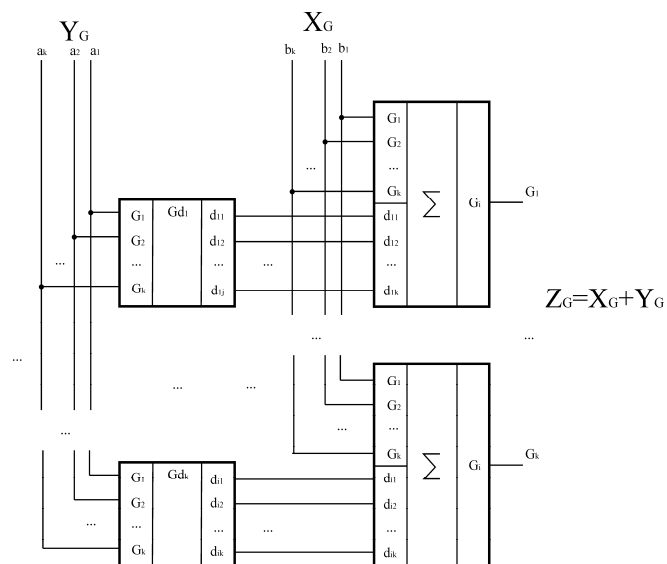


Рис. 2.28 – Структурна схема k розрядного паралельного суматора Галуа

Згідно виразів (2.13), (2.14) час затримки сигналів при виконання операції сумування в базисі Галуа на основі структури рис. 2.28 дорівнює:

$$T_{\Sigma G} = 5T_{\text{ле}} + kQ_{\text{ле}}, \quad (2.15)$$

де $Q_{\text{ле}} = T_{\text{ле}}/4$, оскільки дана затримка відповідає 4-м розрядам суматора, а при подвоєнні розрядності суматора в схему послідовно включається один додатковий елемент "виключаюче АБО"; затримка сигналів $5T_{\text{ле}}$, яка включає 3 послідовні елементи однорозрядного суматора Галуа та 2 елементи дешифратора.

Оцінка швидкодії розраховується за формулами:

$$V_{\Sigma R} = \frac{1}{3kT_{\text{еа}}}, \quad V_{\Sigma G} = \frac{1}{5T_{\text{еа}} + kQ_{\text{еа}}}.$$

Звідки відносна оцінка швидкодії суматора в базисі Галуа в порівнянні з реалізацією суматора в базисі Радемахера (2.11) розраховується згідно виразу:

$$V = \frac{3kT_{\text{еа}}}{5T_{\text{еа}} + kQ_{\text{еа}}}.$$

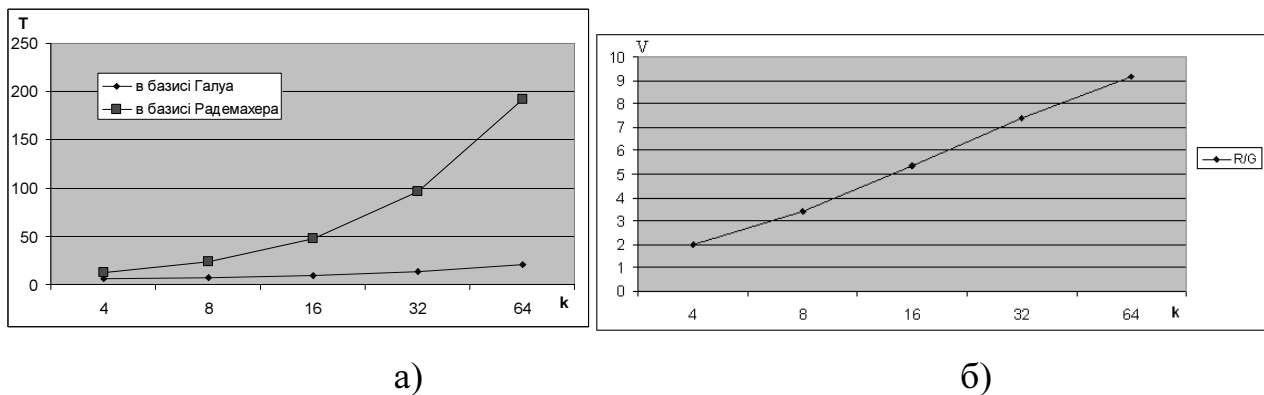


Рис. 2.29 – Характеристики часу затримки паралельних суматорів в базисах Радемахера та Галуа (а) та відносна оцінка швидкодії суматора Галуа в залежності від розрядності процесора

Оскільки діапазон кодування чисел в суматорах Галуа не перевищує 2^k обов'язковою вимогою правильної роботи даного класу суматорів без переповнення розрядної сітки є умова $X_G + Y_G < 2^k$.

З графіка (рис. 2.29. б) видно, що при побудові процесорів з розрядністю $k=16-64$ швидкодія суматорів в базисі Галуа перевищує швидкодію суматорів в базисі Радемахера в 5-9 разів.

2.4.3 Дослідження та реалізація лічильників та генераторів квазівипадкових послідовностей в базисі Галуа.

Дослідження лічильників в базисі Галуа виконаємо у порівнянні з лічильниками в базисі Радемахера [12,119]. Серед лічильників в базисі Радемахера максимальною простотою характеризуються лічильники на Т-тригерах (рис.2.30). Даний тип асинхронних лічильників характеризується низькою швидкістю, яка залежить від розрядності лічильника, в якому час затримки рівний $k\tau_t$, де k – розрядність лічильника, τ_t – тривалість переключення Т-тригера.

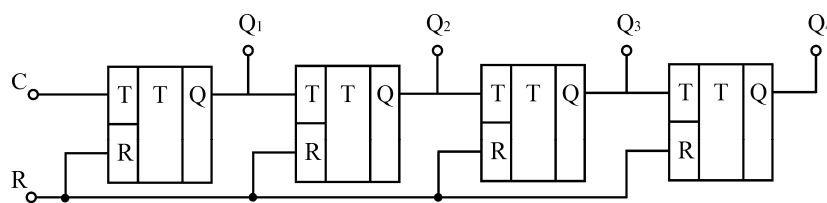


Рис. 2.30 – Двійковий лічильник на Т-тригерах

Максимально високу швидкість в базисі Радемахера мають синхронні лічильники на JK-тригерах, в яких затримка рівна $2(\tau_{jk} + \tau_v)$. Але даний тип лічильників характеризується нерегулярною архітектурою, яка внаслідок зростання числа входів логічного елемента “І” на JK входах наближається до пірамідальної структури.

Ще більшою архітектурною складністю та нижчою швидкістю характеризуються лічильники у базисі Крестенсона (рис.2.31) [119], які реалізуються на вигляді віднімаючих синхронних лічильників на JK-тригерах у базисі Радемахера з додатковим зворотним зв'язком на базі логічної схеми “І”

для виконання операції по модулю. Швидкодія таких лічильників визначається часом затримки $3(2(\tau_{JK} + \tau_V))$.

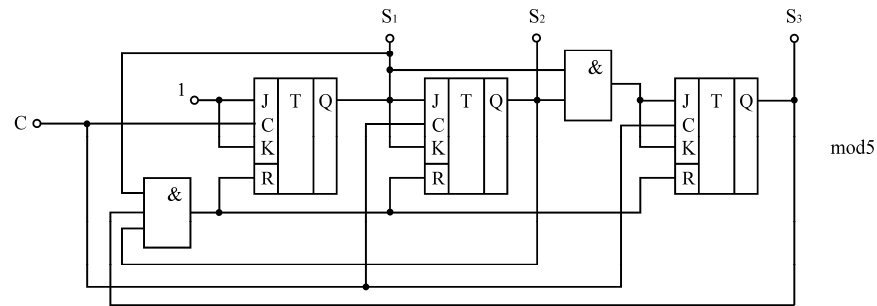


Рис 2.31 – Структура лічильника у базисі Крестенсона (mod 5)

Максимальною швидкодією серед відомих архітектур лічильників характеризуються лічильники Джонсона у базисі Крейга, які реалізуються у вигляді регістра зсуву на D-тригерах без додаткових логічних елементів у зворотному зв'язку (рис 2.32) [119], час затримки рівний τ_D . Даний тип лічильників характеризується значною надлишковістю, яка визначається надлишковістю кодової матриці базису Крейга (рис. 1.15).

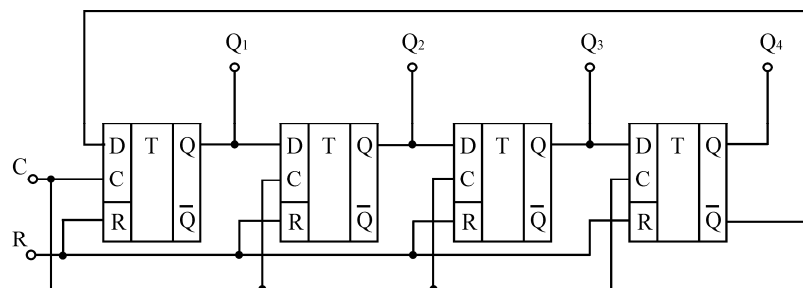
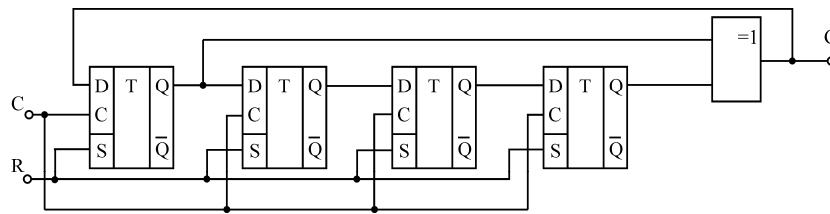


Рис. 2.32 – Лічильник Джонсона

Відомий лічильник в базисі Галуа [120], який використовується для генерування M-послідовностей [71] (рис 2.33), реалізується на базі регістра зсуву на D-тригерах з логічним елементом типу “виключаюче АБО” в зворотному зв'язку. Час затримки такого лічильника визначається як τ_D , оскільки елемент “виключаюче АБО” реалізується згідно логічного рівняння $Q = x_1 \oplus x_2$ і містить не менше двох послідовно включених вентилів.

Рис. 2.33 – Лічильник в базисі Галуа з періодом $2^k - 1$

Недоліком даного лічильника є період перерахунку, який рівний $2^k - 1$. Тобто для реалізації повнокодового лічильника Галуа з періодом 2^k необхідне його ускладнення додатковими логічними елементами, які реалізують функцію біта “стаффінгу” (рис.2.34).

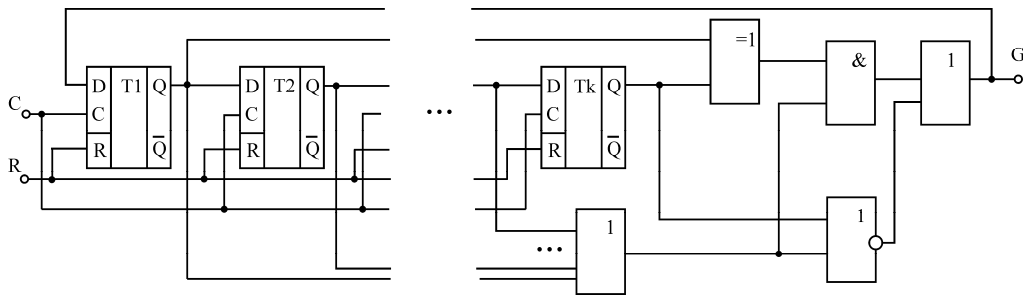
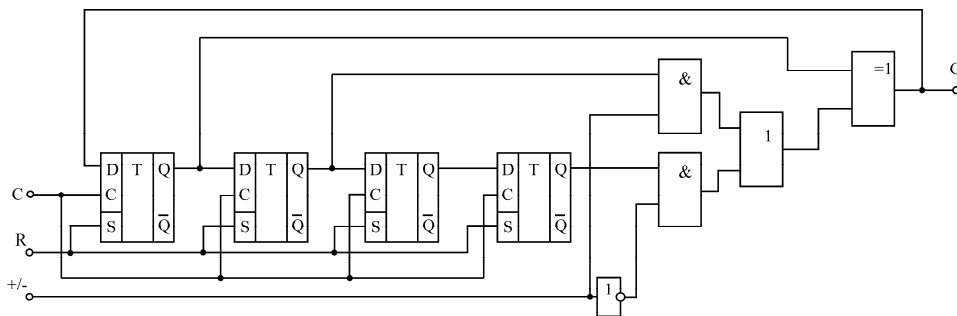
Рис 2.34 – Повний лічильник Галуа з періодом 2^k 

Рис. 2.35 – Реверсивний лічильник Галуа

Реверсивний лічильник використовує властивість коду Галуа, в якій при зміні кодового ключа послідовність генерується в зворотному напрямку. Тобто в даному лічильнику використовується ключ 1001, який генерує наступну послідовність: 1111010110010001111. При зміні ключа на 1100 відбувається генерування коду 1111000100110101111, що відповідає рахунку лічильника в зворотному напрямку.

Неповний код Галуа відповідає коду М-последовності і може використовуватись для передавання інформації за допомогою ШПС, де лічильник можна використовувати, як генератор М-последовності, як показано в роботі [32] при передаванні інформації за допомогою ШПС найменші перехідні процеси виникають при інвертуванні в ключі результату операції додавання по модулю 2. Тобто для передавання нулів використовується пряма кодова последовність, а для передавання одиниць, последовність, що формується з "інвертованим" ключем (інверсією функції "XOR" в ключі), структура такого лічильника-генератора зображена на рис. 2.36.

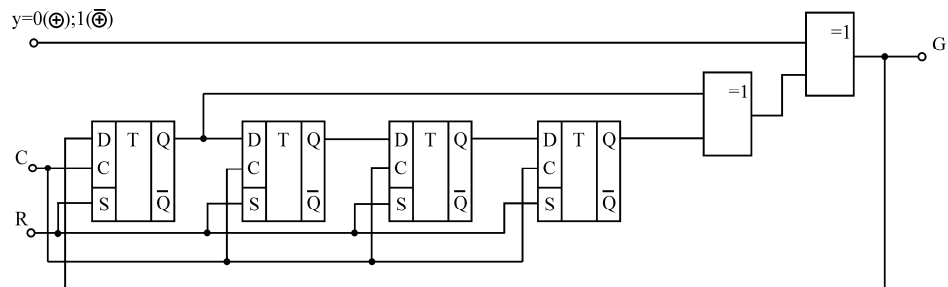


Рис. 2.36 – Структура генератора маніпульованої М-последовності

Розрахунок швидкодії лічильників в різних базисах згідно їх структури можна виконати за формулами представленими в табл. 2.14.

Табл. 2.14

Швидкодія лічильників в різних базисах

Базис	Швидкодія лічильника
Крейга	$f_{\bar{e}} = \frac{1}{\tau_D}$
Радемахера	$f_{\bar{e}} = \frac{1}{2(\tau_{JK} + \tau_V)}$
Крестенсона	$f_{\bar{e}} = \frac{1}{3(2(\tau_{JK} + \tau_V))}$
Галуа	$f_{\bar{e}} = \frac{1}{2\tau_D + 1,2\tau_V}$

Гістограма системної ефективності лічильників в різних базисах, що розрахована на основі виразу (2.16) зображена на рис. 2.37

$$K_{\dot{a}} = \frac{1}{\tau_i K_i}, \quad 2.16$$

де $K_i = 1; 2, 3; 1$ – коефіцієнт складності лічильника у відповідному базисі: Крейга; Радемахера; Крестенсона та Галуа.

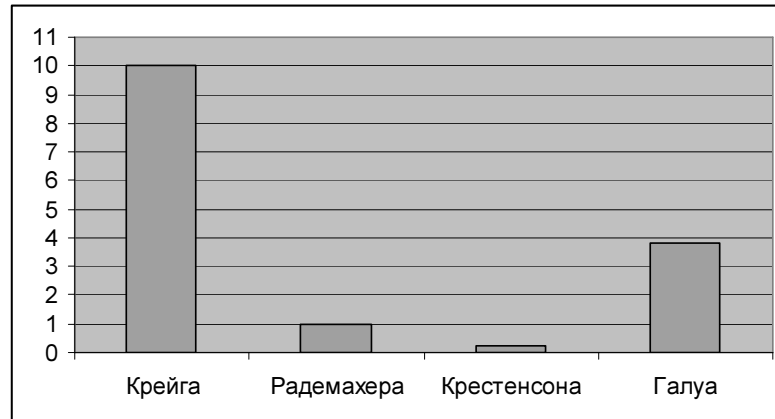


Рис. 2.37 – Гістограма відносної системної ефективності лічильників в різних ТЧБ відносно лічильників в базисі Радемахера.

Проведений аналіз системних характеристик лічильників в різних ТЧБ показує, що найкращі характеристики мають лічильники Джонсона в базисі Крейга, які реалізуються у вигляді регістрів зсуву на синхронних D-тригерах без додаткових елементів у зворотних зв'язках. В той же час, лічильники даного типу характеризуються кодовою надлишковістю, яка обумовлена використанням базису Крейга. Наступні високі системні характеристики мають лічильники в базисі Галуа, які реалізуються на основі аналогічної структури на синхронних D-тригерах і мають не менше одного логічного елемента "виключаюче АБО" у зворотному зв'язку. Перевагою лічильників у базисі Галуа є відсутність кодової надлишковості, а також унікальні можливості одночасного формування як паралельних так і біт орієнтованих кодів Галуа з захистом від помилок на основі рекурентних властивостей ТЧБ Галуа. Даний тип лічильників особливо ефективно можна використовувати в якості компонента досліджуваного класу СП.

ВИСНОВКИ ПО ДРУГОМУ РОЗДІЛУ

1. Проведено дослідження системних характеристик 19-ти різних архітектур АЦП в результаті якого показано, що АЦП в базисі Галуа входять в десятку АЦП з високими системними характеристиками і при цьому забезпечують можливість формування вихідних кодів з захистом від помилок, а тому їх можна ефективно використовувати при побудові аналого-цифрових кодерів та спецпроцесорів з конвеєрною архітектурою.
2. Проведено вдосконалення архітектури одноканального АЦП Галуа, який в порівнянні з існуючими АЦП паралельного типу базису Радемахера містить в кожному каналі $2^k/2$ замість 2^k компараторів та забезпечує захист вихідних кодів від помилок в процесі зчитування даних за рахунок рекурентних властивостей кодів Галуа, шляхом сканування $k+n$ розрядів де n кількість додаткових сканованих бітів Галуа.
3. На базі одноканального АЦП Галуа розроблено архітектуру БАЦП, який в порівнянні з аналогічним АЦП в базисі Радемахера в діапазоні розрядностей $k=10-16$ характеризується кращими системними властивостями згідно критерію який враховує швидкодію структурну складність та функціональні можливості захисту даних від помилок, а також умови паралелізму формування даних і ефективність організації інтерфейсних зв'язків.
4. Проведено дослідження та досягнуто покращення системних характеристик компонентів в базисі Галуа: типу дешифраторів; суматорів та лічильників.
5. розроблено метод, алгоритм операції сумування в базисі Галуа та архітектура k - розрядного паралельного суматора, швидкодія якого перевищує в 5-9 разів швидкодію паралельного суматора в базисі Радемахера в діапазоні розрядності процесорів 16-64, за рахунок виключення міжрозрядних переносів.

РОЗДІЛ 3

МОДЕЛЮВАННЯ ТА ДОСЛІДЖЕННЯ КОРЕЛЯЦІЙНИХ ХАРАКТЕРИСТИК ШУМОПОДІБНИХ КОДОВИХ ПОСЛІДОВНОСТЕЙ, ЯКІ ФОРМУЮТЬСЯ ТА ОБРОБЛЯЮТЬСЯ СПЕЦПРОЦЕСОРАМИ НИЗОВИХ РІВНІВ РКС

3.1 Теоретичні основи псевдовипадкових кодових послідовностей, що використовуються в спецпроцесорах низових рівнів РКС

Швидкий розвиток комп'ютерної техніки та створювані на її базі РКС потребують організації якісного та надійного зв'язку між елементами системи. Для організації високошвидкісних ліній зв'язку, як правило, використовують оптичні системи, в той же час, для організації розподілених комп'ютерних мереж доцільно використовувати радіоканал. Проте на даний час радіоканали є досить насиченими та характеризуються високим рівнем різноманітних завад. Тому для організації зв'язку на базі радіоканалу використовуються широкосмугові системи, в яких розширення спектру сигналів досягається за рахунок псевдовипадкових стрибків частоти FHSS (Frequency-Hopping Spread Spectrum) та шляхом використання прямої послідовності ШКП DSSS (Direct-Sequencing Spread Spectrum) [137].

В FHSS системах, в модуляторі використовується ШКП (pn-код) при генеруванні частотно-маніпульованого сигналу, щоб перенести сигнал на псевдовипадкові стрибки частоти R_h . Передаваний сигнал займає цілий ряд частот, кожен в період часу $T_h (=1/R_h)$. FHSS ділить доступну смугу на N каналів і стрибки між цими каналами здійснюються згідно ШКП послідовності. В кожен період стрибка частоти генератор ШКП формує на вхід частотного синтезатора слово FW (послідовність чіпів n), яке відповідає одному з 2^k положень частоти f_h . Передавач і приймач слідує за одним і тим же взірцем зміни частоти.

Ширина смуги частот сигналів в FHSS системах визначається мінімальною та максимальною позицією стрибків, та шириною позиції (Δf). В даній позиції миттєве захоплення смуги ідентичне ширині смуги стандартного частотно маніпульованого сигналу, яка є набагато меншою від типового шумоподібного

сигналу W_{ss} . Отже, FHSS сигнал є вузькосмуговий, і вся потужність передавача зосереджена в одному каналі. Усереднення всіх стрибків частот відповідає тому, що спектр FH/M-FSK сигналів використовує всю смугу частот широкосмугового сигналу. Тому ширина смуги FHSS систем залежить від діапазону настройки і не може займати ширшу смугу від такої, яка використовується в DSSS системах.

В DSSS системах [136] в передавачі двійкові вхідні дані d_t замінюються ШКП послідовністю p_n , який базуючись на двійкових даних, генерує вихідний сигнал $t_{xb} = d_t \times p_n$. Ефект заміни вхідних бітів кодового d_t на відповідну ШКП розгортає ширину смуги частоти слідування символів даних R_s з d_t до ширини смуги частоти слідування чіпів R_c .

В приймачі виконується кореляційна згортка з ШКП приймача p_n , прийнятого сигналу r_{xt} , який може бути змінений внаслідок впливу адитивних та мультиплікативних завад в каналі зв'язку.

Спектр шумоподібного сигналу наближається до спектру білого шуму. Амплітуда та енергія в шумоподібному сигналі t_{xb} є такою ж як і в оригінальному інформаційному сигналі d_t .

В шумоподібних системах фактор розширення SF вибирається виходячи з частоти слідування чіпів R_c і частоти символів даних R_s [135]:

$$SF = \frac{BW_{SS}}{BW_{inf}} = \frac{R_c}{R_s} = \frac{T_b}{T_c},$$

де BW_{ss} – ширина смуги широкосмугового сигналу, BW_{inf} – ширина смуги інформаційного сигналу, T_b – час передавання передавання одного біта, T_c – час передавання одного чіпа.

При цьому основним критерієм ефективності ШКП заданої довжини є максимальне значення відношення амплітуди головного пелюстка АКФ, до максимального викиду бокового пелюстка [65, 35, 36, 135]

$$V_m = \frac{\phi_{ss(0)}}{\phi_{ss(j)}}, \quad (3.1)$$

де $\phi_{ss(0)}$ – рівень головного пелюстка АКФ, а $\phi_{ss(j)}$ – максимальний рівень бокового пелюстка.

Важливим фактором при виборі ШКП сигналів є взаємкореляція, яка описує взаємозв'язок між pn_i та pn_j кодами згідно виразу:

$$Rc(\tau) = \int_{-Nc/2}^{Nc/2} pn_i(t) \times pn_j(t + \tau) dt$$

i є критерієм узгодженості між двома різними кодами pn_i і pn_j . В CDMA системах (Code Division Multiple Access, множинний доступ з кодовим розділенням) багато користувачів займають певну ширину смуги і одночасно передають дані. При цьому важливим фактором є ортогональність кодів користувачів. Коли коди користувачів ортогональні, то взаємних завад між користувачами після проведення згортки не виникає і забезпечується кодове розділення інформації в каналі зв'язку.

В широкосмугових DSSS системах в якості шумоподібної кодової послідовності часто використовується 11 розрядний код Баркера [136]. Так максимальна швидкість передавання інформації DSSS систем визначена стандартом IEEE 802.11 складає 108 Мбіт/с.

В якості шумоподібних сигналів (ШПС) використовуються одновимірні коди Баркера, M-послідовності, кодові послідовності Уолша і т.д.[35-39,131-135]. Дані послідовності та їх властивості є досить добре дослідженими, проте обмежена кількість цих кодів та зростаюча необхідність в підвищенні завадозахищеності і збільшенні кількості ефективних кодових послідовностей стимулює пошук нових кодів. Перспективним вирішенням проблеми вдосконалення широкосмугових систем зв'язку є розвиток теорії та техніки передавання даних на основі багаторівневих ШКП, що відображено в роботах Іщерякова С.М. [36, 136]. Як показано в роботі [41] значне підвищення завадозахищеності передавання інформаційних повідомлень може бути досягнуто на основі двовимірних шумоподібних кодових послідовностей (ДШКП). Двовимірні ШПС мають меншу довжину ніж одновимірні коди з аналогічними кореляційними властивостями, що при однакових параметрах завадозахищеності дозволяє підвищити швидкість передавання інформації.

Тому їх пошук та дослідження можливостей використання у якості комунікаційних кодів СП є актуальною науковою задачею.

3.1.1 Системні характеристики одновимірних шумоподібних сигналів

Як показано в розділі 1.1 сучасні спецпроцесори низових рівнів РКС оснащені вихідними модулями, які формують широкосмугові кодові послідовності, що класифікуються як ШКП [35, 135]. Тому при розробці та моделюванні досліджуваного класу СП доцільно виконати аналіз теоретичних основ їх побудови та системних характеристик.

В сучасних цифрових системах передавання інформації в якості ШКП використовуються кодові послідовності: Баркера; Лежандра; Цірлера; Пелі-Плоткіна; Френка; Галуа (М-сигнали); Голда, Касамі, Голея, коди побудовані на основі функцій Уолша, модифіковані М-сигнали та інші [35-39,131-135, 138].

Найбільшого поширення та популярності набули коди Баркера, які при невеликій довжині володіють хорошими кореляційними властивостями (і практично найкращими серед всіх інших одновимірних відомих ШКП) та дозволяють максимально ефективно використати канал зв'язку. Дані сигнали представляються двійковими компонентами $S_j = \pm 1$, в яких максимальний рівень бокових пелюсток не перевищує $1/n$ від основного піку, де n – кількість розрядів кодової послідовності.

Взаємкореляційну функцію інформаційних та еталонних кодів Баркера розраховують за формулою [137]

$$\phi_{(x,y)}(j) = \sum_{i=1}^n \text{sign}(x_i) \cdot \text{sign}(y_{i+j}); j = 0,1,\dots,n, \quad (3.2)$$

де x_i – біт коду Баркера; y_i – тристабільний порівнюваний сигнал;
 $S_i = \pm 1,0$;

$$\text{sign}(y_{i+j}) = \begin{cases} 1; y_{i+j} > 0 \\ 0; y_{i+j} = 0 \\ -1; y_{i+j} < 0. \end{cases}$$

Усі відомі ШКП Баркера та їхні циклічні кореляційні функції подані в табл. 3.1. Графіки кореляційних функцій Баркера зображено на рис. 3.1. з якого видно, що з зростанням довжини ШКП знижується рівень бокових пелюсток.

Табл. 3.1
ШКП Баркера та їх кореляційні функції

№	k	Сигнали Баркера	Кореляційна функція
1	3	1,1,-1	-1,0,3
2	4	1,1,1,-1	-1,0,1,4
3	4	1,1,-1,1	1,0,-1,4
4	5	1,1,1,-1,1	1,0,1,0,5
5	7	1,1,1,-1,-1,1,-1	-1,0,-1,0,-1,0,7
6	11	1,1,1,-1,-1,-1,1,-1,-1,1,-1	-1,0,-1,0,-1,0,-1,0,-1,0,11
7	13	1,1,1,1,1,-1,-1,1,1,-1,1,-1,1	1,0,1,0,1,0,1,0,1,0,1,0,13

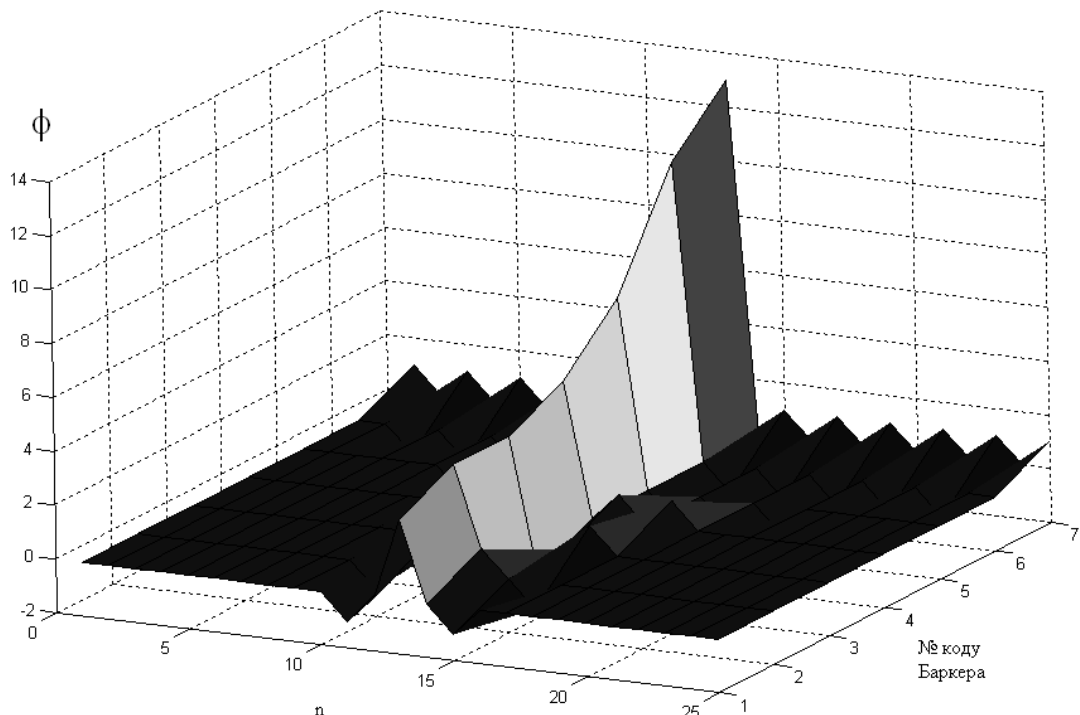


Рис. 3.1 – Кореляційні функції ШКП Баркера

Незважаючи на хороші кореляційні властивості коди Баркера мають один суттєвий недолік, а саме малу довжину $n \leq 13$, що обмежує можливості їх ефективного використання в каналах з високим рівнем завад та дозволяє створювати лише невелику кількість кодорозділених каналів зв'язку. А тому

при необхідності отримання вищих параметрів системи (завадостійкості, дальності, прихованості, захищеності від несанкціонованого доступу) використовують інші види ШКП.

Сигнали на основі символів Лежандра [138] являють собою клас сигналів з трійковими компонентами $S_j = [1; 0; -1]$. Кількість компонентів визначається із наступного виразу $n = (p^n - 1)/(p - 1)$, де p - просте число, n - ціле число. Циклічні автокореляційні функції символів Лежандра мають бокові компоненти, що рівні нулю. Функції невизначеності при великих значеннях n мають бокові компоненти порядку $n^{(1/2)}$. Кореляційні функції при порівняно невеликих значеннях n мають бокові пелюстки, що значно менші за $n^{(1/2)}$. Слід зазначити, що сигнали Баркера з непарною кількістю компонентів входять в клас цих сигналів.

Сигнали Цірлера [139], компоненти яких описуються наступним аналітичним виразом $e^{(j \cdot (2\pi/p) \cdot i) \cdot c}$, де p - просте число, i - ціле число, що менше за p , на кожній позиції можуть мати одне з p значень. Кількість компонентів сигналу Цірлера визначається з виразу $p^n - 1$. Циклічні кореляційні функції мають бокові пелюстки, що по модулю рівні одиниці. Формуються ці сигнали з допомогою порівняно нескладних алгоритмів.

Сигнали Пелі-Плоткіна [140] - сигнали з двійковими компонентами $S_j = \pm 1$ і мають кількість компонентів, що визначається з виразу $n = p = (4k - 1)$, де k - ціле число. Циклічні кореляційні функції мають бокові компоненти, що по модулю рівні одиниці.

Для передавання інформації на великі відстані по каналах зв'язку з високим рівнем завад найефективніше застосовуються M -послідовності [35, 38, 88] або послідовності максимальної довжини, що формуються на основі неприводимих алгебраїчних поліномів згідно виразу

$$X_{i+1} = (x_i \cdot a_i \oplus x_{i-1} \cdot a_{i-1} \oplus \dots \oplus x_{i-n} \cdot a_{i-n}),$$

де $a_i \in 0, 1$ - двійкові значення неприводимого алгебраїчного полінома, що формує код рекурентного ключа для M - послідовності.

В табл. 3.2 наведені кількісні характеристики циклічних кореляційних функції М – сигналів довжиною до 15 біт, які розраховані згідно виразу

$$S = 100\% \cdot \frac{L}{n}, \quad (3.3)$$

де L, n – відповідно максимальний рівень бокової та головної пелюсток циклічних кореляційних функцій.

Табл. 3.2
Кількісні характеристики М – сигналів.

Двійковий формат М – сигналу	Довжина М – сигналу, біт	Рівень пелюстки, S %
100	3	33.333
1110	4	25
11101	5	20
1110010	7	14.286
10110111000	11	9.091
1010110011111	13	7.692
10000001100101	14	14.286
111101011001000	15	13.333

З табл. 3.2 видно, що більшість М-послідовностей (М-сигналів) мають невисокі кореляційні характеристики, але велика кількість цих кодів дозволяє знайти компроміс між довжиною коду та його кореляційними властивостями.

Розвиток теорії кодів Баркера науковою школою Я.М. Николайчука дозволив виявити систему модифікованих кодів Баркера [135], які мають кореляційні функції з боковими пелюстками -1, -2 та 1, 2, але за рахунок більшої довжини забезпечують краще співвідношення сигнал/шум.

Для виявлення ефективних кодових послідовностей даного класу сигналів використано залежність між довжиною М-сигналу та його десятковим значенням та проведено апроксимацію методом неперервних дробів, в результаті чого отримано аналітичний вираз для визначення області можливого існування М-сигналів з прийнятними кореляційними властивостями [37]:

$$\text{Reg}(l) = \frac{28960.94 - 22374.85 \cdot l + 3697.458 \cdot l^2 - 597.3114 \cdot l^3}{-6124.188 + 1036.755 \cdot l - 57.21558 \cdot l^2 + 1 \cdot l^3}, \quad (3.4)$$

де l-довжина послідовності.

Графік можливого існування ефективних модифікованих кодів Баркера та М-последовностей згідно виразу (3.4) зображено на рис. 3.2 [37].

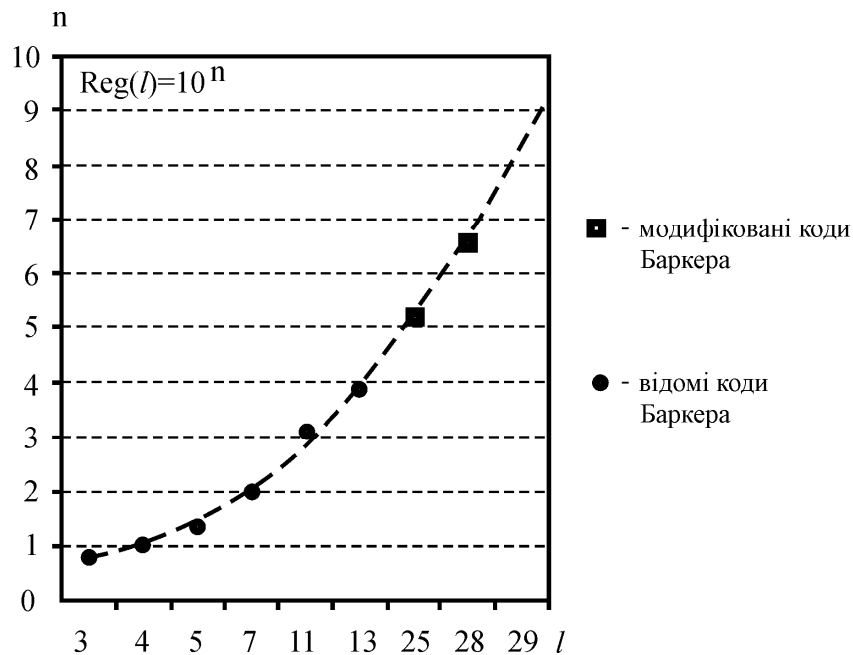


Рис. 3.2 – Залежність десятичного значення коду від довжини коду Баркера

В результаті аналізу кореляційних характеристик модифікованих М-последовностей згідно виразу (3.4) виявлені модифіковані коди Баркера з особливими кореляційними властивостями при $l \leq 29$ (табл. 3.3) [37].

Табл. 3.3.
Кількісні характеристики М-сигналів

Розрядність коду, l	Десятковий формат	Двійковий формат М-последовності	Рівень пелюстки, S %
25	19218663	1001001010100000011100111	8.000
	23375843	101100100101011111100011	8.000
	26208845	1100011111110101001001101	8.000
	30278985	1110011100000010101001001	8.000
28	150016301	1000111100010001000100101101	7.143
	153436391	1001001001010100000011100111	7.143
	187006748	1011001001010111111100011100	7.143
	208672178	1100011100000001010110110010	7.143
	228869240	1101101001000100010001111000	7.143
	236838308	1110000111011101110110100100	7.143
	242231881	1110011100000010101001001001	7.143
29	268848938	10000000001100100111100101010	10.345
	268879658	10000000001101100011100101010	10.345
	268901162	10000000001110001101100101010	10.345

Результати розрахунку характеристик модифікованих кодів Баркера при $l > 25$ розрахованих згідно виразу (3.3) представлений на рис. 3.3, який демонструє системні переваги модифікованих кодів Баркера по відношенню до відомих кодів Баркера.

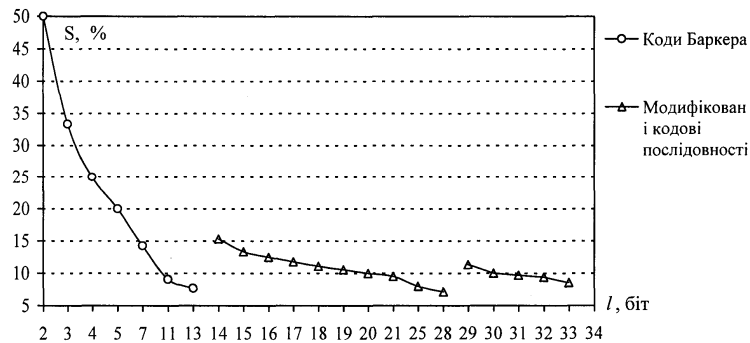


Рис. 3.3 – Залежність максимуму бокової пелюстки від довжини послідовності для кодів Баркера та модифікованих кодових послідовностей

Отже важливими системними властивостями одномірних ШКП є довжина кодової послідовності, співвідношення основного піку до рівня бокових пелюсток в автокореляційній функції та рівень взаємкореляції між ШПС, що використовуються в системі.

Обмежена кількість відомих шумоподібних послідовностей, їх невисокі кореляційні властивості при малій довжині коду, та зростання популярності ШПС, систем вимагають пошуку нових ефективних ШКП. Як показано в роботі [42], перспективним є дослідження теоретичних засад та розвиток методів пошуку двовимірних ШКП, які мають кращі кореляційні властивості при заданій довжині кодової послідовності.

3.1.2 Вдосконалення аналітики цифрових кореляційних приймачів одновимірних ШПС

Існують 2 типи цифрових кореляційних приймачів ШПС: автокореляційні та взаємкореляційні [36, 146, 135]. Найчастіше для розрахунку

автокореляційних та взаємокореляційних функцій ШКП використовується мультиплікативна згортка знакових представлень шумоподібних сигналів $\text{sign}(x_i)$ згідно виразу (3.2). В той же час, як показано в роботах [141, 142] існує 8 типів кореляційних функцій, які характеризуються різними параметрами точності, алгоритмічної складності та структурної складності СП, які їх реалізують.

В табл. 3.4 приведені аналітичні вирази цифрових авто- та взаємокореляційних функцій, що використовуються для реалізації спецпроцесорів приймання одновимірних ШКП.

Табл. 3.4
Аналітичні вирази кореляційних функцій

№	кореляційна функція	автокореляційна	взаємокореляційна
1	знакова	$H_{xx}(j) = \frac{1}{n} \sum_{i=1}^n \text{sign}(x_i) \times \text{sign}(x_{i+j})$	$H_{xy}(j) = \frac{1}{n} \sum_{i=1}^n \text{sign}(x_i) \times \text{sign}(y_{i+j})$
2	релейна	$B_{xx}(j) = \frac{1}{n} \sum_{i=1}^n x_i \times \text{sign}(x_{i+j})$	$B_{xy}(j) = \frac{1}{n} \sum_{i=1}^n x_i \times \text{sign}(y_{i+j})$
3	коваріаційна	$K_{xx}(j) = \frac{1}{n} \sum_{i=1}^n x_i \times x_{i+j}$	$K_{xy}(j) = \frac{1}{n} \sum_{i=1}^n x_i \times y_{i+j}$
4	кореляційна	$R_{xx}(j) = \frac{1}{n} \sum_{i=1}^n x_i \times x_{i+j}$	$R_{xy}(j) = \frac{1}{n} \sum_{i=1}^n x_i \times y_{i+j}$
5	нормована кореляційна	$\rho_{xx}(j) = \frac{R_{xx}(j)}{D_x}$	$\rho_{xy}(j) = \frac{R_{xy}(j)}{\sqrt{D_x \times D_y}}$
6	структурна	$C_{xx}(j) = \frac{1}{n} \sum_{i=1}^n (x_i - x_{i+j})^2$	$C_{xy}(j) = \frac{1}{n} \sum_{i=1}^n (x_i - y_{i+j})^2$
7	модульна	$G_{xx}(j) = \frac{1}{n} \sum_{i=1}^n x_i - x_{i+j} $	$G_{xy}(j) = \frac{1}{n} \sum_{i=1}^n x_i - y_{i+j} $
8	еквівалентності	$F_{xx}(j) = \frac{1}{n} \sum_{i=1}^n \check{Z}_{xx}$	$F_{xy}(j) = \frac{1}{n} \sum_{i=1}^n \check{Z}_{xy}$

В таблиці 3.4:

$$\mathring{sign}(x_i) = \begin{cases} +1, x_i \geq 0 \\ 0, x_i = 0 \\ -1, x_i < 0 \end{cases}; \mathring{sign}(y_{i+j}) = \begin{cases} +1, y_{i+j} \geq 0 \\ 0, y_{i+j} = 0 \\ -1, y_{i+j} < 0 \end{cases}$$

$$\mathring{x}_i = x_i - M_x; \mathring{y}_i = y_i - M_y;$$

$$M_x = \frac{1}{n} \sum_{i=1}^n x_i; M_y = \frac{1}{n} \sum_{i=1}^n y_i$$

$$D_x = \frac{1}{n} \sum_{i=1}^n (x_i - M_x)^2; D_y = \frac{1}{n} \sum_{i=1}^n (y_i - M_y)^2;$$

$$\check{Z}_{xx} = \begin{cases} x_i, x_i < x_{i+j} \\ x_{i+j}, x_i \geq x_{i+j} \end{cases}; \check{Z}_{xy} = \begin{cases} x_i, x_i < y_{i+j} \\ y_{i+j}, x_i \geq y_{i+j} \end{cases},$$

де $\mathring{sign}(x_i), \mathring{sign}(y_{i+j})$ - центровані значення; M_x, M_y - математичні сподівання;

D_x, D_y - дисперсії; $\check{Z}_{xx}, \check{Z}_{xy}$ - елементи кореляційної еквівалентності.

З табл. 3.4 видно, що найменшою алгоритмічною складністю характеризуються функції еквівалентності $F_{xx}(j)$ та $F_{xy}(j)$, я яких в якості базисної операції згортки використовується операція порівняння модульних значень x_i, \dots, x_{i+j} та сумування менших з них.

Описані математичні рівняння найбільш ефективних цифрових кореляційних приймачів ШПС (C_{xy}, G_{xy}, F_{xy}) реалізовані у вигляді спецпроцесорів в Унітарному ТЧБ [110].

Для аналізу ефективності застосування різних аналітичних виразів розрахунку кореляційних функцій одновимірних кодів Баркера розроблено програмне забезпечення алгоритмів вдосконаленої цифрової обробки нецентрованих кодів Баркера. Дана модель кодів Баркера необхідна для побудови програмного інструментарію цифрової обробки ШКП, які в каналах зв'язку піддаються впливу завад і на вхід АЦП цифрових кореляційних процесорів поступають у вигляді нецентрованих аналогових сигналів

$$x(t) \rightarrow x_i + \delta(t),$$

де $x(t)$ - вхідний аналоговий сигнал на вході АЦП декодера; x_i - цифровий відлік решітчастої функції дискретизованого і квантованого сигналу $x(t)$, який відповідає біту еталону коду Баркера; $\delta(t)$ -аналогові значення адитивної завади в каналі зв'язку. На виході АЦП формується потік цифрових даних у вигляді

$$x_i^* = x_i \pm \Delta i,$$

де x_i^* - цифрове значення коду Баркера з врахуванням впливу завад; а $\pm \Delta i$ - цифрові значення завад.

В табл. 3.5 приведені автокореляційні характеристики еталонного 11-бітного коду Баркера (табл. 3.1) з захисним інтервалом

$$1\ 1\ 1\ -1\ -1\ -1\ 1\ -1\ -1\ 1\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0,$$

який формується у вигляді восьмирівневої нецентрованої кодової послідовності

$$8\ 8\ 8\ 0\ 0\ 0\ 8\ 0\ 0\ 8\ 0\ 4\ 4\ 4\ 4\ 4\ 4\ 4\ 4\ 4\ 4\ 4\ 4,$$

що обробляється цифровим кореляційним спецпроцесором у вигляді згортки решітчастих функцій (рис. 3.4) згідно аналітичних виразів (табл. 3.4.).

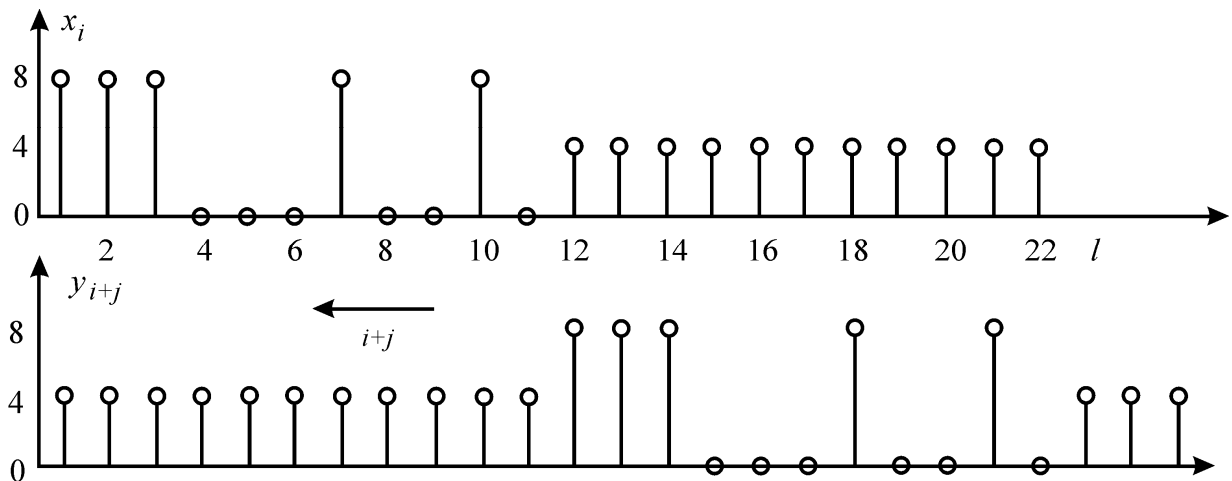
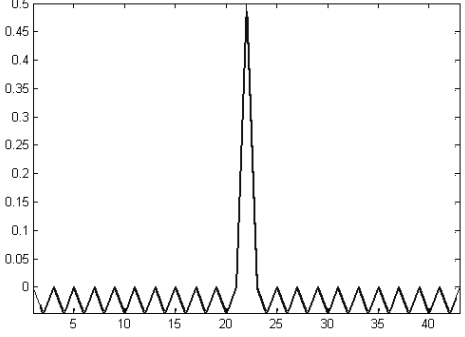
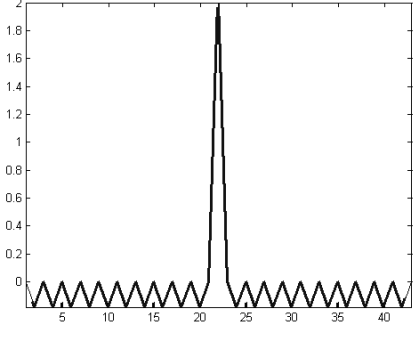
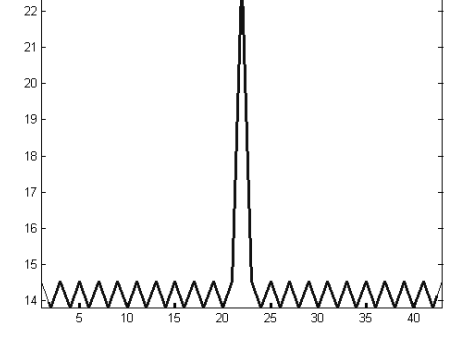
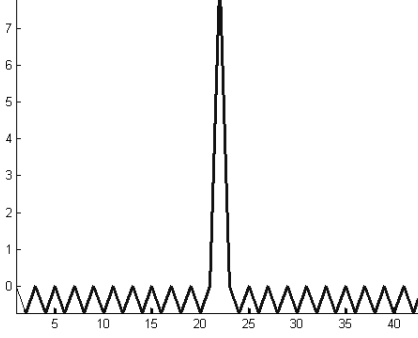
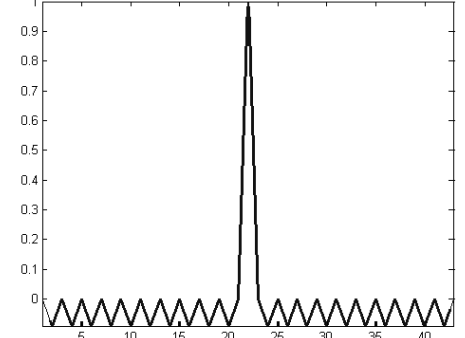
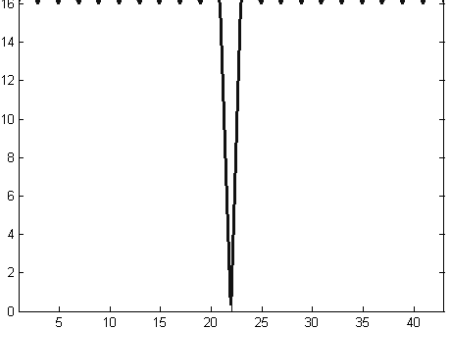
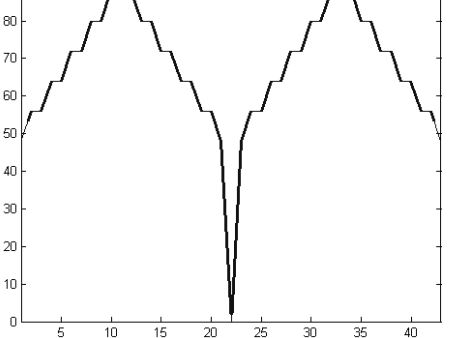
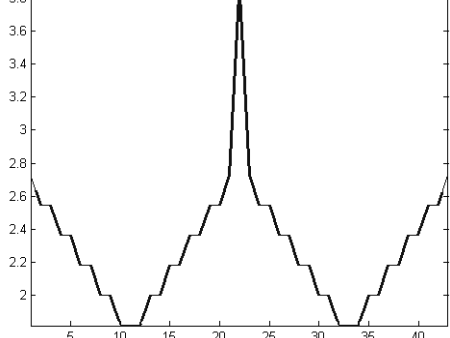


Рис. 3.4 – Решітчасті функції цифрової кореляційної згортки нецентрованих значень 11-бітного коду Баркера

Табл. 3.5
Автокореляційна функції кодів Баркера

№	кореляційна функція та її графік	
1	<p style="text-align: center;">знакова</p> 	<p style="text-align: center;">релейна</p> 
3	<p style="text-align: center;">коваріаційна</p> 	<p style="text-align: center;">кореляційна</p> 
5	<p style="text-align: center;">нормована кореляційна</p> 	<p style="text-align: center;">структурна</p> 
7	<p style="text-align: center;">модульна</p> 	<p style="text-align: center;">еквівалентності</p> 

З табл. 3.5 видно, що спрощення алгоритмів цифрової згортки кодів Баркера приводить до відповідного погіршення характеристик кореляційних функцій. Очевидно, що причиною такого ефекту є невідповідність аналітики модульної $G_{xx}(j)$ та еквівалентної $F_{xx}(j)$ кореляційних функцій умові мультиплікативного перемноження кодів Баркера і їх існування на графіку (рис. 3.2). Тому може бути справедлива гіпотеза, що для покращення кореляційних характеристик названих функції можливе існування інших ШКП.

Для передавання інформації використовують, як правило кілька ШКП, наприклад: одну для передавання нулів, а іншу для передавання одиниць. Часто в якості другої ШКП використовують інверсію або фазовий зсув першої [133], при цьому головною умовою для вибору пари послідовностей є мінімальні значення бокових пелюсток кореляційних згорток на границях маніпульованих ШКП: прикладом генератора таких маніпульованих ШКП є структурна схема запропонована в роботі і представлена на рис. 2.36, в якому використовується інверсія ключа коду Галуа. Перевагою кодів Баркера по відношенню до M-послідовностей максимальної довжини в даному випадку є відсутність перехідних процесів за рахунок нульових захисних інтервалів.

Таким чином, недоліком відомих методів формування та цифрової обробки ШКП є одновимірність, двохрівневість та обмежене число знайдених кодів.

Сучасний рівень розвитку елементної та процесорної бази обчислювальної техніки створює основи для використання в КС більш складних типів сигналів та алгоритмів їх цифрової кореляційної обробки.

Одним з перспективних підходів до розвитку теорії кодів Баркера та вдосконалення їх кореляційних характеристик є пошук більш складних структур (двовимірності, багаторівневості і т.д.).

Тому розвиток теорії кодів Баркера, які належать до класу кодів поля Галуа, в напрямі їх двовимірних представлень є безсумнівно перспективною науковою задачею.

3.2 Розробка теоретичних основ двовимірних ШКП

Проаналізувавши відомі та модифіковані коди Баркера від 3 до 25 розрядів можна зробити висновок, що ефективні ШКП мають приблизно рівну кількість нулів та одиниць у своєму коді, тобто

$$\sum_i a_i - \sum_j b_j = \pm 1; i+j=l, \quad (3.5)$$

де $\sum_i a_i$ - кількість нульових елементів, а $\sum_j b_j$ - кількість одиничних елементів.

Причому рівність у виразі (3.5) справедлива лише для ШКП, які мають максимальний рівень бокової пелюстки -1 . Аналіз табл. 3.3 та кореляційних характеристик модифікованих кодів Баркера показує, що діапазон зміни максимальних значень бокових пелюсток автокореляційних функцій при зростанні розрядності кращих знайдених кодів в діапазоні розрядностей 25-32 біт не перевищує величину ± 4 . Тому теоретичні границі модифікованих кодів Баркера великої розрядності можна представити у вигляді

$$\sum_i a_i - \sum_j b_j \leq \pm 4; i + j = l. \quad (3.6)$$

На рис. 3.5 показана кореляційна характеристика модифікованого коду Баркера $-1\ 1\ 1\ -1\ 1\ 1\ -1\ 1\ -1\ 1\ -1\ 1\ 1\ 1\ 1\ 1\ 1\ -1\ -1\ -1\ 1\ 1\ -1\ -1\ -1$ ($l=25$), який відповідає умові (3.6)

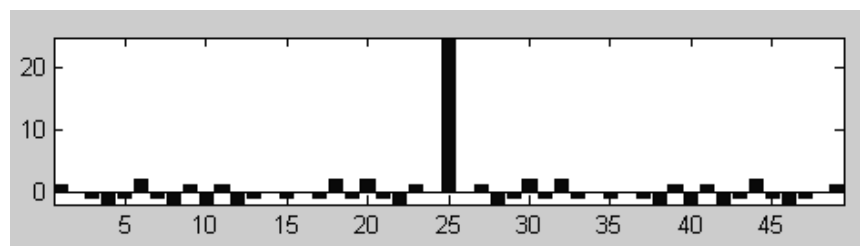


Рис. 3.5 – кореляційна функція модифікованого коду Баркера

Встановлена властивість відомих одновимірних ШКП дозволяє суттєво звужити границі їх пошуку внаслідок лінійної характеристики зони їх існування

при представленні числових значень кодових послідовностей в залежності від розрядності у двійковому логарифмічному масштабі, що показано на рис. 3.6.

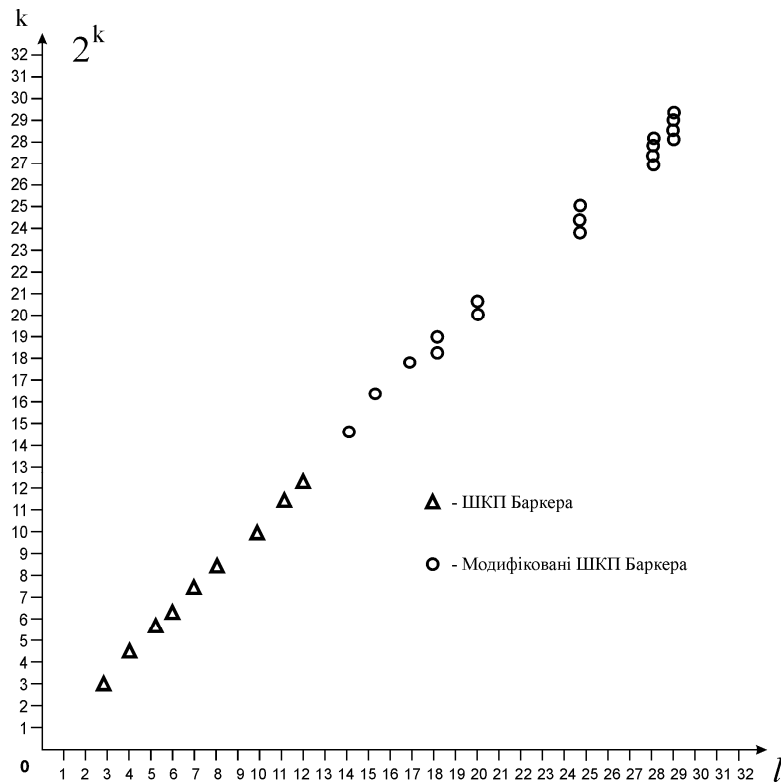


Рис. 3.6 – Позиції ШКП та їх числові представлення у двійковій системі числення

З даного рисунку видно, що зі зростанням довжини кодової послідовності збільшується її діапазон представлення, а отже і кількість кодів для даної розрядності.

Використання даної залежності дозволяє значно скоротити час пошуку ефективних ШКП великої розрядності. Для пошуку двовимірних ШКП з хорошими кореляційними запропоновано рівняння (3.6) у вигляді:

$$\sum_i a_i - \sum_j b_j \leq \pm 4; \quad i + j = h \cdot m, \quad (3.7)$$

де h , m – відповідно число рядків та стовпчиків матриці двовимірного коду.

В роботі [42] розроблена аналітика розрахунку кореляційних характеристик ШКП на основі двовимірних кореляційних функцій, які враховують різні можливі способи перемноження матриць двовимірних кодів:

$$K_{(x,y)} = \sum_{j=1}^h \sum_{i=1}^m x_{i,j} \cdot y_{i,j} + \sum_{i=1}^m \sum_{j=1}^h x_{i,j} \cdot y_{i,j}; \quad K_{(x,y)} = \sum_{j=1}^h \sum_{i=1}^m x_{i,j} \cdot y_{i,j} + \sum_{i=1}^m \sum_{j=h}^1 x_{i,j} \cdot y_{i,j}; \quad (3.8)$$

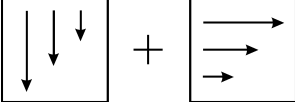
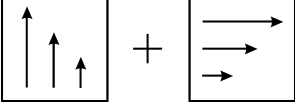
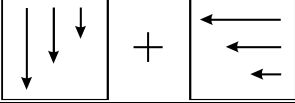
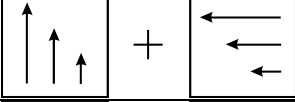
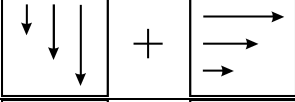
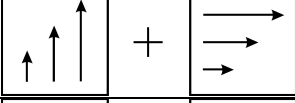
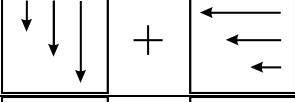
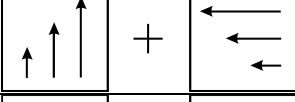
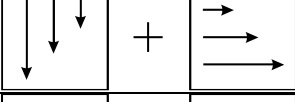
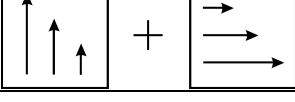
$$K_{(x,y)} = \sum_{j=1}^h \sum_{i=1}^m x_{i,j} \cdot y_{i,j} + \sum_{i=m}^1 \sum_{j=1}^h x_{i,j} \cdot y_{i,j}; \quad K_{(x,y)} = \sum_{j=1}^h \sum_{i=1}^m x_{i,j} \cdot y_{i,j} + \sum_{i=m}^1 \sum_{j=h}^1 x_{i,j} \cdot y_{i,j}$$

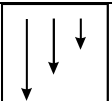
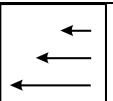
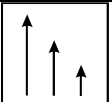
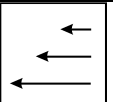
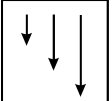
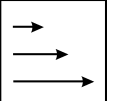

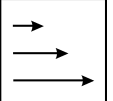
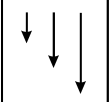
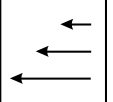

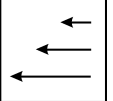
де x_{ij} , y_{ij} – відповідно елементи інформаційного та еталонного двовимірних кодів Баркера.

При цьому в процесі двовимірної кореляційної згортки ДШКП виконується попередня рандомізація елементів матриці еталонного коду.

В табл. 3.4 представленні різні алгоритми цифрової кореляційної обробки двовимірних ШКП.

Табл. 3.4
алгоритми кореляційної обробки двовимірних ШКП

№	графічне представлення	вираз
1	2	3
1		$K(x, y) = \sum_{i=1}^m \sum_{j=1}^h F(x_{i,j}, y_{i,j}) + \sum_{j=1}^h \sum_{i=1}^m F(x_{i,j}, y_{i,j})$
2		$K(x, y) = \sum_{i=1}^m \sum_{j=h}^1 F(x_{i,j}, y_{i,j}) + \sum_{j=1}^h \sum_{i=1}^m F(x_{i,j}, y_{i,j})$
3		$K(x, y) = \sum_{i=1}^m \sum_{j=1}^h F(x_{i,j}, y_{i,j}) + \sum_{j=1}^h \sum_{i=m}^1 F(x_{i,j}, y_{i,j})$
4		$K(x, y) = \sum_{i=1}^m \sum_{j=h}^1 F(x_{i,j}, y_{i,j}) + \sum_{j=1}^h \sum_{i=m}^1 F(x_{i,j}, y_{i,j})$
5		$K(x, y) = \sum_{i=m}^1 \sum_{j=1}^h F(x_{i,j}, y_{i,j}) + \sum_{j=1}^h \sum_{i=1}^m F(x_{i,j}, y_{i,j})$
6		$K(x, y) = \sum_{i=m}^1 \sum_{j=h}^1 F(x_{i,j}, y_{i,j}) + \sum_{j=1}^h \sum_{i=1}^m F(x_{i,j}, y_{i,j})$
7		$K(x, y) = \sum_{i=m}^1 \sum_{j=1}^h F(x_{i,j}, y_{i,j}) + \sum_{j=1}^h \sum_{i=m}^1 F(x_{i,j}, y_{i,j})$
8		$K(x, y) = \sum_{i=m}^1 \sum_{j=h}^1 F(x_{i,j}, y_{i,j}) + \sum_{j=1}^h \sum_{i=m}^1 F(x_{i,j}, y_{i,j})$
9		$K(x, y) = \sum_{i=1}^m \sum_{j=1}^h F(x_{i,j}, y_{i,j}) + \sum_{j=h}^1 \sum_{i=1}^m F(x_{i,j}, y_{i,j})$
10		$K(x, y) = \sum_{i=1}^m \sum_{j=h}^1 F(x_{i,j}, y_{i,j}) + \sum_{j=h}^1 \sum_{i=1}^m F(x_{i,j}, y_{i,j})$

1	2			3
11		+		$K(x, y) = \sum_{i=1}^m \sum_{j=1}^h F(x_{i,j}, y_{i,j}) + \sum_{j=hi=m}^1 \sum_{i=1}^1 F(x_{i,j}, y_{i,j})$
12		+		$K(x, y) = \sum_{i=1}^m \sum_{j=h}^1 F(x_{i,j}, y_{i,j}) + \sum_{j=hi=m}^1 \sum_{i=1}^1 F(x_{i,j}, y_{i,j})$
13		+		$K(x, y) = \sum_{i=m}^1 \sum_{j=1}^h F(x_{i,j}, y_{i,j}) + \sum_{j=h}^1 \sum_{i=1}^m F(x_{i,j}, y_{i,j})$
14		+		$K(x, y) = \sum_{i=m}^1 \sum_{j=h}^1 F(x_{i,j}, y_{i,j}) + \sum_{j=h}^1 \sum_{i=1}^m F(x_{i,j}, y_{i,j})$
15		+		$K(x, y) = \sum_{i=m}^1 \sum_{j=1}^h F(x_{i,j}, y_{i,j}) + \sum_{j=hi=m}^1 \sum_{i=1}^1 F(x_{i,j}, y_{i,j})$
16		+		$K(x, y) = \sum_{i=m}^1 \sum_{j=h}^1 F(x_{i,j}, y_{i,j}) + \sum_{j=hi=m}^1 \sum_{i=1}^1 F(x_{i,j}, y_{i,j})$

В таблиці 3.4 в якості функцій цифрової кореляції $K(x, y)$ можуть бути ефективно використані аналітичні вирази з табл. 3.3 $H_{xy}(j)$, $B_{xy}(j)$, $K_{xy}(j)$, $R_{xy}(j)$, $\rho_{xy}(j)$, $C_{xy}(j)$, $G_{xy}(j)$, $F_{xy}(j)$, а в якості функцій $F(x_{i,j}, y_{i,j})$ відповідно: $sign(\dot{x}_i) \cdot sign(\dot{y}_{i+j})$ – для знакової; $\dot{x}_i \cdot sign(\dot{y}_{i+j})$ – для релейної; $x_i \cdot y_{i+j}$ – коваріаційної; $(\dot{x}_i \cdot \dot{y}_{i+j}) / \delta_x \cdot \delta_y$ – нормалізованої кореляційної; $(x_i \cdot y_{i+j})^2$ – структурної; $|x_i| \cdot |y_{i+j}|$ – модульної; $\check{Z}(x_i, y_{i+j})$ – еквівалентності.

При цьому для аналізу впливу завад в каналах зв'язку на двовимірні ШКП, може бути використаний розроблений метод цифрової кореляційної обробки кодів Баркера на основі їх багаторівневих центрованих моделей.

Розроблені теоретичні області існування одновимірних ШКП та можливої області існування двовимірних ШКП, а також аналітика кореляційних характеристик двовимірних ШКП лягла в основу програмного інструментарію моделювання та їх пошуку при заданих характеристиках розрядності, а також максимальних значень основних та бокових пелюсток кореляційних функцій.

3.3 Моделювання та дослідження автокореляційних характеристик двовимірних кодів Баркера

Комп'ютерне моделювання характеристик двовимірних ШКП проведене згідно виразів (3.7, 3.8) та аналітичних виразів з табл. 3.4, при умові $h=m$ дозволило вперше отримати кодові матриці (рис. 3.7) двовимірних ШКП, які задовольняють умові (3.7), та графіки їх кореляційних характеристик, що показані на рис. 3.8.

$\begin{pmatrix} 1 & 1 \\ 1 & 0 \end{pmatrix}$	$\begin{pmatrix} 1 & 1 & 0 \\ 1 & 0 & 1 \\ 0 & 0 & 1 \end{pmatrix}$	$\begin{pmatrix} 1 & 1 & 1 & 1 \\ 1 & 0 & 1 & 0 \\ 1 & 1 & 0 & 0 \\ 1 & 0 & 0 & 1 \end{pmatrix}$	$\begin{pmatrix} 1 & 0 & 0 & 1 & 0 \\ 0 & 1 & 0 & 1 & 0 \\ 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 1 & 1 \\ 0 & 0 & 1 & 1 & 1 \end{pmatrix}$
а)	б)	в)	г)

Рис 3.7 – Матриці двовимірних кодів (а) - 2x2, б) – 3x3, в) – 4x4, г) 5x5)

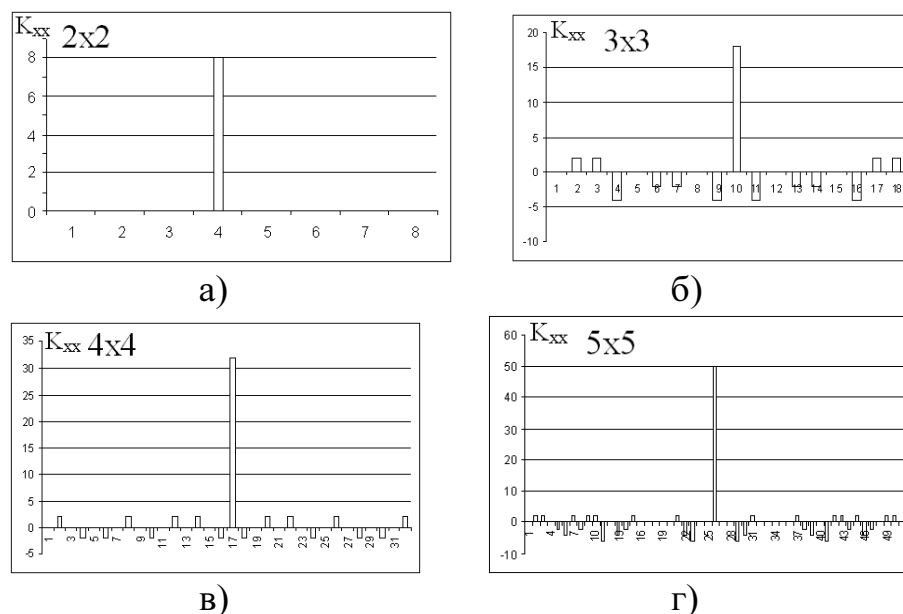


Рис. 3.8. Графіки кореляційних властивостей двовимірних кодів для матриць: а) - 2x2, б) – 3x3, в) – 4x4, г) 5x5

На рис. 3.9 показано область існування знайдених та прогнозованих двовимірних ШКП

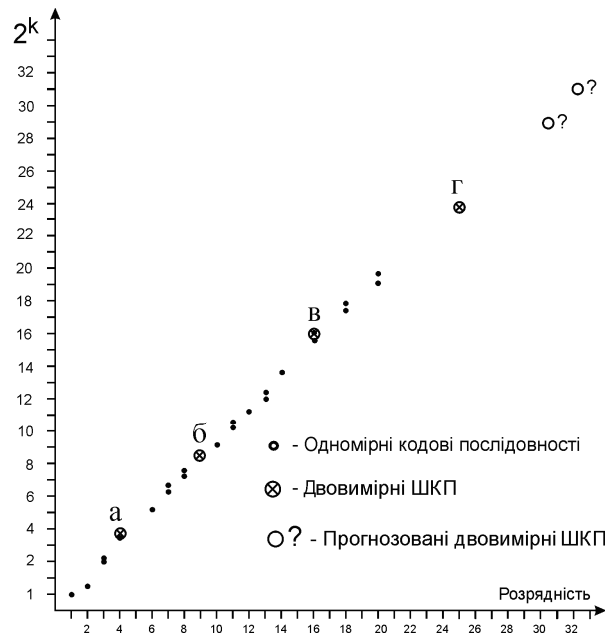


Рис. 3.9 Области існування відомих одновимірних та знайдених двовимірних ШКП з найкращими кореляційними властивостями

В результаті виконаного моделювання та пошуку двовимірних ШКП згідно умови (3.7) отримані їх характеристики для різних значень h, m , які розраховані згідно аналітичних виразів запропонованих алгоритмів двовимірної кореляційної обробки (табл. 3.4) при виконанні умови (3.7). Кращі з отриманих кодових послідовностей розмірністю $3 \times 3, 4 \times 4, 5 \times 5$ представлені в табл. 3.5.

Табл. 3.5
Знайдені двовимірні ШКП та їх кореляційні функції

Розмір, матриці та № алгоритму (табл.3.4)	Двовимірний ШКП + = 1; - = -1	Бокова, пелюстка $L_i \text{ max}$	Кореляційна функція	Головна пелюстка, L_0
1	2	3	4	5
3x3, (6)	---++--+-	2	18, 0, -6, 0, 2, 0, 2, 0, 2	18
	--++++-+-		18, 0, -6, 0, 2, 0, -6, 0, 2	
	-+--++---		18, 0, -6, 0, 2, 0, 2, 0, 2	
	-++-+++-		18, 0, -6, 0, 2, 0, -6, 0, 2	
	+--+-+++		18, 0, -6, 0, 2, 0, -6, 0, 2	
	+--+--+++		18, 0, -6, 0, 2, 0, 2, 0, 2	
	++---+--+		18, 0, -6, 0, 2, 0, -6, 0, 2	
	+++--++-+		18, 0, -6, 0, 2, 0, 2, 0, 2	
3x3 (5)	-+---+---	2	14 -4 2 0 -4 2 2 0 2	14

1	2	3	4	5
3x3_5	-+----	2	14 -4 0 -6 0 -2 2 0 2	14
	+--+----		14 -4 0 -6 0 -2 2 0 2	10
	+--+----		14 -4 2 0 -4 2 2 0 2	10
3x3_15	---+---+	2	14 -4 -2 0 0 2 2 0 2	14
	-+----		14 -4 0 -6 0 -2 2 0 2	14
	+--+----		14 -4 0 -6 0 -2 2 0 2	10
4x4, (5)	-----+-----	0	32, -2, 0, 2, -4, -2, -4, 2, -4, -2, -4, 2, 4, -2, 0, 2	20
	+-----+-----		32, -2, 0, -10, 0, 2, 0, -2, 4, -6, 0, -2, 0, 2, 0, 2	20
4x4, (6)	-+--+---+-----	2	32, -2, 0, -10, -4, -2, 4, 2, 0, -2, -4, 2, -4, 2, 0, 2	20
4x4, (7)	-+--+---+-----		32, -2, 0, -10, -4, -2, 4, -2, -4, 2, 4, 2, 4, -6, 0, 2	20
	+-----+-----		32, -2, 0, -6, -4, -2, -4, -2, 0, 2, 4, 2, -4, -2, 0, 2	20
4x4, (13)	+-----+-----	2	32, -2, 0, -6, -4, -2, -4, -2, 0, 2, 4, 2, -4, -2, 0, 2	32
	-+--+---+-----		32, -2, 0, -10, -4, -2, 4, -2, -4, 2, 4, 2, 4, -6, 0, 2	32
	-+--+---+-----		32, -2, 0, 2, -4, -2, -4, 2, -4, -2, -4, 2, 4, -2, 0, 2	32
	+-----+-----		32, -2, 0, 2, -4, -2, -4, 2, -4, -2, -4, 2, 4, -2, 0, 2	32
	+-----+-----		32, -2, 0, -10, 0, 2, 0, -2, 4, -6, 0, -2, 0, 2, 0, 2	32
	+-----+-----		32, -2, 0, -10, -4, -2, 4, 2, 0, -2, -4, 2, -4, 2, 0, 2	32
	+-----+-----		32, -2, 0, -10, -4, -2, 4, -2, -4, 2, 4, 2, 4, -6, 0, 2	32
	+-----+-----		32, -2, 0, -10, -4, -2, 4, -2, -4, 2, 4, 2, 4, -6, 0, 2	32
5x5, (13)	+-----+-----	4	50, 0, -2, 0, 2, 4, -6, 0, -2, 4, -2, 0, -10, 4, 2, -4, -2, 4, -6, -8, -2, 0, 2, -4, 2	50
	+-----+-----		50, 0, -2, 0, 2, 4, -6, 0, -2, 4, -2, 0, -10, 4, 2, -4, -2, 4, -6, -8, -2, 0, 2, -4, 2	50
	+-----+-----		50, 0, -2, 0, 2, 4, -6, 0, -2, 4, -2, 0, -10, 4, 2, -4, -2, 4, -6, -8, -2, 0, 2, -4, 2	50
	+-----+-----		50, 0, -2, 0, 2, 4, -6, 0, -2, 4, -2, 0, -10, 4, 2, -4, -2, 4, -6, -8, -2, 0, 2, -4, 2	50
	+-----+-----		50, 0, -2, 0, 2, 4, -6, 0, -2, 4, -2, 0, -10, 4, 2, -4, -2, 4, -6, -8, -2, 0, 2, -4, 2	50

Результати комп'ютерного моделювання двовимірних ШКП показали, що найвищий рівень головної пелюстки циклічної кореляційної функції забезпечують 1-й та 6-й алгоритми (табл. 3.4). Найефективніші двовимірні коди

з максимальною різницею між величиною головної та бокової пелюсток кореляційних функцій подані в табл. 3.6.

Табл. 3.6
Найефективніші двовимірні ШКП та їх кореляційні функції

Розмір матриці	Двовимірний ШКП, - =1; + = -1	Бокова пелюстка a L _i , max	Кореляційна функція	Головна пелюстка, L ₀
3x3 (6)	---+--+	2	18, 0, -6, 0, 2, 0, 2, 0, 2	18
	--++++-		18, 0, -6, 0, 2, 0, -6, 0, 2	
	-+---+		18, 0, -6, 0, 2, 0, 2, 0, 2	
	---+--+		18, 0, -6, 0, 2, 0, -6, 0, 2	
	++---+		18, 0, -6, 0, 2, 0, -6, 0, 2	
	---+--+		18, 0, -6, 0, 2, 0, 2, 0, 2	
	++---+		18, 0, -6, 0, 2, 0, -6, 0, 2	
	---+--+		18, 0, -6, 0, 2, 0, 2, 0, 2	
4x4 (6)	----++++-+-+--	4	32, -2, 0, -10, 0, 2, 0, -2, 4, -6, 0, -2, 0, 2, 0, 2	32
	---+---+---+--		32, -2, -4, -2, 4, 2, -8, 2, -4, -2, 0, -2, -4, 2, 4, 2	
	----++++-+-+--		32, -2, 0, -10, -4, -2, 4, 2, 0, -2, -4, 2, -4, 2, 0, 2	
	----++++-+-+--		32, -2, 0, -6, -4, -2, -4, -2, 0, 2, 4, 2, -4, -2, 0, 2	
	---+---+---+--		32, -2, 0, -10, -4, -2, 4, -2, -4, 2, 4, 2, 4, -6, 0, 2	
	---+---+---+--		32, -2, 0, 2, -4, -2, -4, 2, -4, -2, -4, 2, 4, -2, 0, 2	
	---+---+---+--		32, -2, 0, 2, -4, -2, -4, 2, -4, -2, -4, 2, 4, -2, 0, 2	
	-+---+---+---		32, -2, 0, -10, 0, 2, 0, -2, 4, -6, 0, -2, 0, 2, 0, 2	
	-+---+---+---		32, -2, 0, -10, -4, -2, 4, 2, 0, -2, -4, 2, -4, 2, 0, 2	
	-+---+---+---		32, -2, 0, -10, -4, -2, 4, -2, -4, 2, 4, 2, 4, -6, 0, 2	
	-+---+---+---		32, -2, 0, -6, -4, -2, -4, -2, 0, 2, 4, 2, -4, -2, 0, 2	
	-+---+---+---		32, -2, 0, -10, -4, -2, 4, 2, 0, -2, -4, 2, -4, 2, 0, 2	
	-+---+---+---		32, -2, 0, -10, -4, -2, 4, -2, -4, 2, 4, 2, 4, -6, 0, 2	
	-+---+---+---		32, -2, 0, -10, 0, 2, 0, -2, 4, -6, 0, -2, 0, 2, 0, 2	
	-+---+---+---		32, -2, 0, 2, -4, -2, -4, 2, -4, -2, -4, 2, 4, -2, 0, 2	
	-+---+---+---		32, -2, 0, 2, -4, -2, -4, 2, -4, -2, -4, 2, 4, -2, 0, 2	
	-+---+---+---		32, -2, 0, 2, -4, -2, -4, 2, -4, -2, -4, 2, 4, -2, 0, 2	
	-+---+---+---		32, -2, -4, -2, 4, 2, -8, 2, -4, -2, 0, -2, -4, 2, 4, 2	
	-+---+---+---		32, -2, 0, -10, -4, -2, 4, -2, -4, 2, 4, 2, 4, -6, 0, 2	
	-+---+---+---		32, -2, -4, -2, 4, 2, -8, 2, -4, -2, 0, -2, -4, 2, 4, 2	
-+---+---+---	32, -2, 0, -10, 0, 2, 0, -2, 4, -6, 0, -2, 0, 2, 0, 2			
5x5 (6)	-+---+---+---	4	50, 0, -2, 0, 2, 4, -6, 0, -2, 4, -2, 0, -10, 4, 2, -4, -2, 4, -6, -8, -2, 0, 2, -4, 2	50
	+++++---		50, 0, -2, 0, 2, 4, -6, 0, -2, 4, -2, 0, -10, 4, 2, -4, -2, 4, -6, -8, -2, 0, 2, -4, 2	
	+++++---		50, 0, -2, 0, 2, 4, -6, 0, -2, 4, -2, 0, -10, 4, 2, -4, -2, 4, -6, -8, -2, 0, 2, -4, 2	
	+++++---		50, 0, -2, 0, 2, 4, -6, 0, -2, 4, -2, 0, -10, 4, 2, -4, -2, 4, -6, -8, -2, 0, 2, -4, 2	
	+++++---		50, 0, -2, 0, 2, 4, -6, 0, -2, 4, -2, 0, -10, 4, 2, -4, -2, 4, -6, -8, -2, 0, 2, -4, 2	

Результати комп'ютерного моделювання дозволили встановити, що існує значна кількість двовимірних ШКП з заданими кореляційними характеристиками, в яких максимальний рівень бокової пелюстки не перевищує рівень +2. Так кількість знайдених кодів, які відповідають вказаній умові, а величина головної пелюстки кореляційної функції наближається до максимальної становить: $3 \times 3 - 352$; коди; $4 \times 4 - 758$; $5 \times 5 - 1448$.

Аналіз ефективності знайдених двовимірних ШКП у порівнянні з одновимірними виконаємо згідно виразу (3.3), де $L_0 = h \cdot m$. Результати порівняння кореляційних характеристик двовимірних ШКП з одновимірними показані на рис. 3.10.

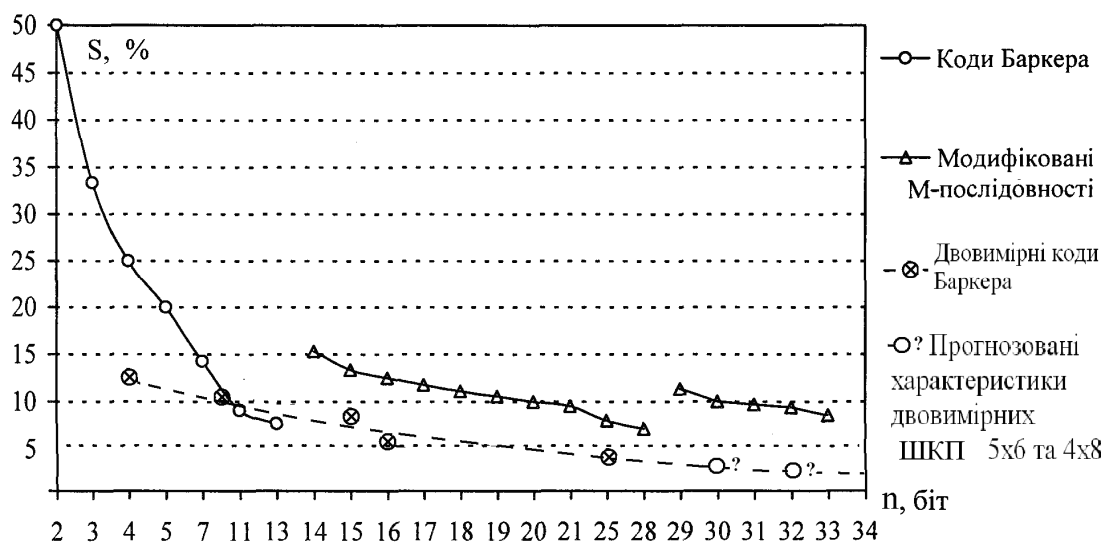


Рис. 3.10 - Залежність максимуму бокової пелюстки для кодів Баркера та інших ШКП від довжини коду

З рис. 3.10 видно, що знайдені двовимірні ШКП мають суттєво кращі характеристики ефективності згідно оцінки (3.3) по відношенню до відомих одновимірних та модифікованих кодів Баркера.

Оскільки найважливішою характеристикою завадозахищеності кодів Баркера при заданій швидкості передавання даних є відношення різниці між величиною головної пелюстки та максимальним значенням позитивного викиду бокового пелюстки кореляційної функції до розрядності коду

дослідження характеристик двовимірних ШКП доцільно виконати згідно аналітичного виразу

$$V = \frac{(L_0 - L_{i_{\max}})^2}{2n}; \quad L_0 - L_{i_{\max}} > 0, \quad (3.9)$$

де L_0 , $L_{i_{\max}}$ - відповідно значення головного та максимального бокового пелюсток кореляційної функції, $2n$ враховує довжину ШКП Баркера з захисною послідовністю нульових бітів, а коефіцієнт степені в чисельнику враховує ступінь завадозахищеності ШКП.

На рис. 3.11 показано порівняння згідно критерію (3.9) характеристик відомих одновимірних та двовимірних ШКП в залежності від розрядності кодів n .

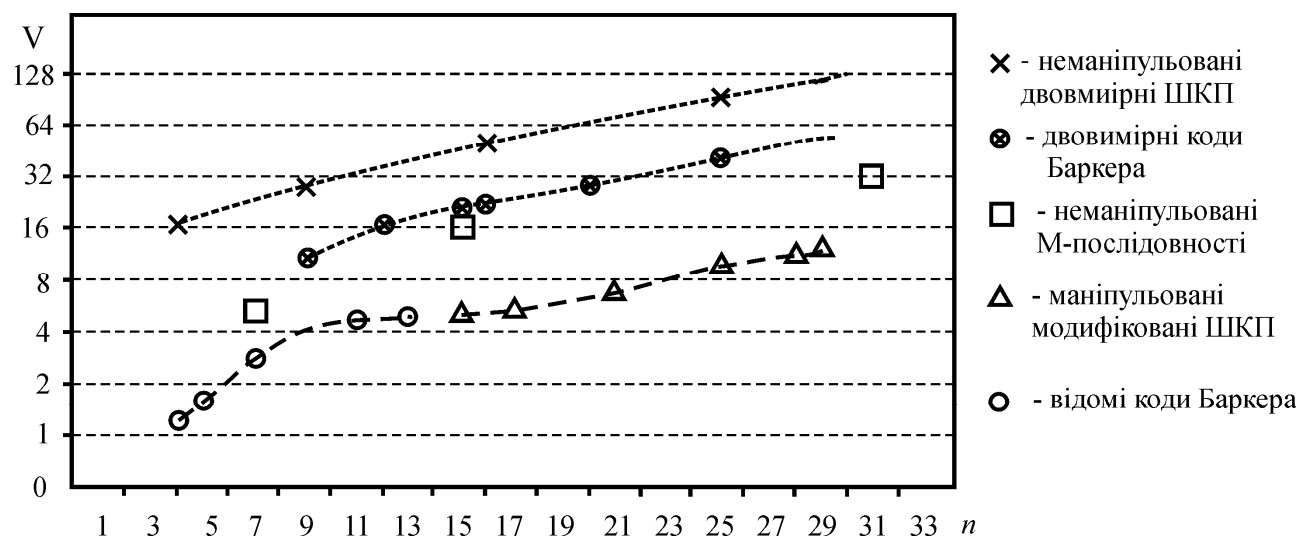


Рис. 3.11 – Порівняння кореляційних характеристик завадозахищеності одновимірних та двовимірних ШКП

З рис. 3.11 видно, що знайдені на основі розроблених теоретичних положень двовимірні коди Баркера та ШКП характеризуються стійкими перевагами, які зростають при зростанні розрядності кодів послідовностей.

При цьому найкращі кореляційні властивості, а відповідно максимальну завадозахищеність, мають знайдені неманіпульовані двовимірні ШКП (х). Даний тип сигналів найефективніше можна використовувати в автономних сенсорах низових рівнів безпроводних РКС, які виконують функції охоронної

сигналізації, формувачів сигналів синхронізації, ідентифікації відхилень технологічних параметрів від норми, екологічного моніторингу навколишнього середовища та інш.

Знайдені двовимірні коди Баркера (⊗) в класі досліджуваних кодів забезпечують максимальну швидкість передавання даних при заданій завадозахищеності. Дані кодові послідовності найефективніше застосувати в якості вихідних кодів розробленого класу спецпроцесорів низових рівнів РКС.

Кореляційні характеристики неманіпульованих одновимірних М-сигналів визначають верхню границю ефективності одновимірних ШКП і можуть використовуватися в аналогічних випадках застосування двовимірних неманіпульованих ШКП. Маніпуляцію даних кодів, як показано в роботі [133], найефективніше виконувати на основі інвертування кодового ключа коду Галуа, що забезпечує мінімальні викиди бокових пелюсток кореляційних функцій на границях маніпульованих кодів. В цьому випадку доцільно використати генератор розроблений в роботі (рис. 2.36).

Характеристики відомих кодів Баркера (○) та модифікованих М-послідовностей (Δ) представлені на рис. 3.11 відображають верхню границю завадозахищеності одновимірних маніпульованих ШКП. Дані коди, як показано в першому розділі роботи, знайшли широке застосування в сучасних телекомунікаційних та комп'ютерних мережах при побудові спецпроцесорів низових рівнів РКС а також в стандартних технологіях DSSS та FHSS.

Аналіз графіків на рис. 3.11 дозволяє оцінити переваги завадозахищеності розроблених двовимірних ШКП по відношенні до відомих кодів Баркера та одновимірних М-послідовностей згідно виразу

$$S_{\text{OEI}} = \frac{V_2}{V_1},$$

де V_2 , V_1 – відповідно параметр ефективності двовимірних та одновимірних ШКП.

Порівняння виконаємо в діапазоні розрядностей знайдених двовимірних ШКП $n=9-25$, що відповідає зростанню завадозахищеності розроблених кодів при однаковій швидкості передавання даних в 3,03-3,35 рази.

Порівняння характеристик неманіпульованих одновимірних та двовимірних ШКП на основі екстраполяційного прогнозування в діапазоні $n=7-31$ відповідає відносному підвищенню завадозахищеності останніх в середньому в 2,6 рази.

Таким чином підтверджено правильність запропонованого підходу та розроблених теоретичних основ вдосконалення завадозахищеності передавання даних на основі двовимірних ШКП.

Проведені дослідження характеризують потенційні можливості одновимірних та двовимірних ШКП без впливу завад в каналах зв'язку, які можуть приводити до спотворення кодових послідовностей та погіршення їх кореляційних властивостей. Тому доцільно провести дослідження рівня стійкості досліджуваного класу кодів шляхом моделювання впливу адитивних завад.

3.4 Моделювання кореляційних характеристик двовимірних кодів при наявності помилок

Аналіз впливу завад на кореляційні характеристики двовимірних та одновимірних ШКП виконаємо шляхом порівняння погіршення їх характеристик згідно критерію (3.9) при появі в кодах однократних та багатократних помилок. В якості базових кодів ШКП з невеликою найбільш близькою розрядністю використаємо запропонований двовимірний ШКП Баркера розмірністю 4×4 та відомий одновимірний код Баркера довжиною 13 біт

$$\begin{array}{cccc} 1 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0, \\ 1 & 1 & 0 & 1 \\ 1 & 1 & 0 & 1 \end{array} \quad 1,1,1,1,1,-1,-1,1,1,-1,1,-1,1.$$

Оскільки обмін даними між віддаленими процесорами в комп'ютерних системах виконується у вигляді біт орієнтованих кодів двовимірні ШКП розгортаються і передаються у вигляді одновимірних кодових послідовностей, даний код приймає наступний вигляд

$$1\ 1\ 0\ 0\ 0\ 0\ 1\ 0\ 1\ 1\ 0\ 1\ 1\ 1\ 0\ 1. \quad (3.10)$$

В зв'язку з тим, що цифрова кореляційна обробка ШКП виконується на основі знакової функції $H_{xx}(j)$ (табл. 3.4) над центрованими значеннями, біт орієнтована кодова послідовність двовимірного ШКП переводиться з логічного базису у базис дискретних ортогональних функцій шляхом заміни символів "1" на "-1", а відповідно "0" на "1", тоді одновимірне логічне представлення двовимірного ШКП (3.10) отримає наступний вигляд

$$-1\ -1\ 1\ 1\ 1\ 1\ -1\ 1\ -1\ -1\ 1\ -1\ -1\ 1\ 1\ -1$$

або, як це показано в табл. 3.5, у вигляді послідовності символів

$$- \ - \ + \ + \ + \ + \ - \ + \ - \ - \ + \ - \ - \ - \ + \ -.$$

З врахуванням захисних нульових інтервалів кодових послідовностей Баркера дані базові коди для порівняння їх характеристик отримають вигляд:

1,1,1,1,1,-1,-1,1,1,-1,1,-1,1,0,0,0,0,0,0,0,0,0,0,0 – код Баркера;

-1,-1,1,1,1,1,-1,1,-1,1,-1,1,-1,1,-1, 0,0,0,0,0,0,0,0,0,0,0,0,0,0 – двовимірний ШКП.

Для виявлення погіршення взаємкореляційних властивостей вибраних ШПК в досліджувану кодову послідовність, для якої розраховувалась взаємкореляційна функція, вводились однократні та багатократні помилки, які полягали в інвертуванні одного чи кількох бітів коду. Оскільки досліджувані коди при інвертуванні певних бітів мало чутливі до цих змін, то з отриманих результатів вибирались ті, що приводять до найбільшого зниження ефективності кодової послідовності. Кодові послідовності "змінених" ШПК та їх кореляційні функції наведені у табл. 3.6. з врахуванням однократних та багатократних помилок. З метою оцінки нижніх границь погіршення

властивостей досліджуваних кодів в табл. 3.6 та 3.7 приведені кореляційні характеристики та графіки при максимальному впливі відповідного числа пошкоджених бітів ШПК. При відборі кодів з максимально погіршеними характеристиками застосований генетичний алгоритм, який в кожній наступній ітерації при зростанні числа пошкоджених бітів вибирає варіант з максимальним впливом попередньої ітерації.

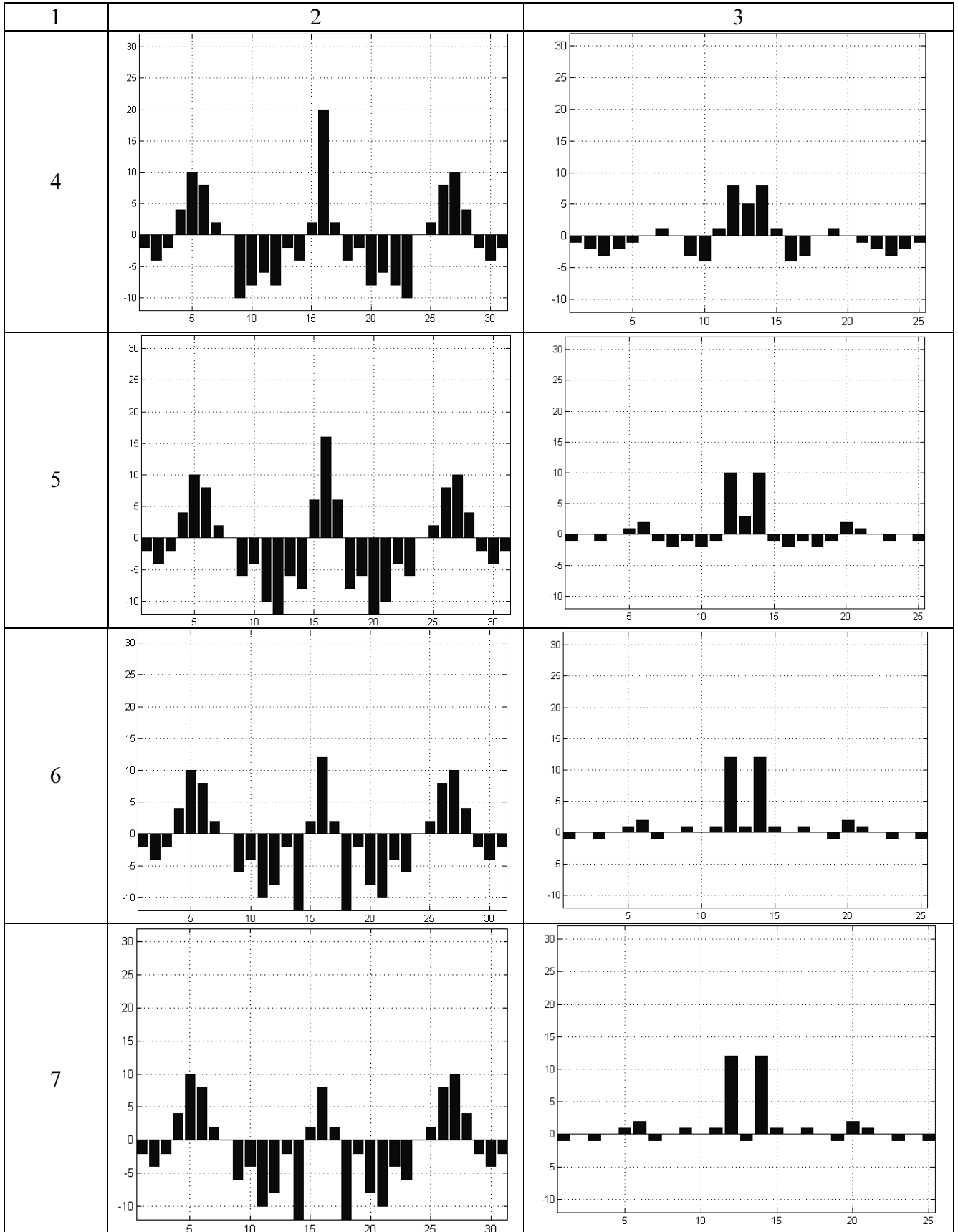
Табл. 3.6
Кореляційні функції ШПК з помилками

Кількість помилок	Двовимірний ШПК	Одновимірний код Баркера
0	-1 -1 1 1 1 1 -1 1 -1 -1 1 -1 -1 1 -1 32,-2, 0, 2,-4,-2,-4, 2,-4,-2,-4, 2, 4,-2, 0, 2	1 1 1 1 1 -1 -1 1 1 -1 1 -1 1 -1 13, 0, 1, 0, 1, 0, 1, 0, 1, 0, 1, 0, 1
1	-1 -1 1 1 1 1 -1 1 -1 -1 1 -1 -1 1 1 28,2,-4,-2,-8,2,-8,-2,0,-6,0,6,8,2,-4,-2	1 1 1 1 1 -1 -1 1 1 -1 1 -1 -1 -1 11,2,-1,2,-1,-2,3,2,-1,-2,-1,-2,-1
2	-1 -1 1 1 1 1 -1 1 -1 -1 1 -1 -1 1 1 28,2,-4,-2,-8,2,-8,-2,0,-6,0,6,8,2,-4,-2	1 1 1 1 1 -1 -1 1 1 1 1 -1 -1 -1 9,4,1,0,-3,0,5,4,1,0,-1,-2,-1
3	-1 -1 1 1 1 1 -1 1 -1 -1 1 -1 -1 1 1 24,-2,-8,2,-12,-2,-4,-6,4,-2,4,10,4,-2,-4,-2	1 1 1 1 1 -1 -1 1 1 1 -1 -1 -1 -1 7,6,-1,-2,-1,2,3,2,-1,-2,-3,-2,-1
4	-1 -1 1 1 1 1 -1 1 -1 -1 -1 -1 -1 1 1 20,2,-4,-2,-8,-6,-8,-10,0,2,8,10,4,-2,-4,-2	1 1 1 1 1 -1 -1 -1 1 1 -1 -1 -1 -1 5,8,1,-4,-3,0,1,0,-1,-2,-3,-2,-1
5	-1 -1 1 1 1 1 -1 -1 -1 -1 -1 -1 -1 1 1 16,6,-8,-6,-12,-10,-4,-6,0,2,8,10,4,-2,-4,-2	1 1 1 1 1 -1 -1 -1 1 1 -1 -1 -1 -1 5,8,1,-4,-3,0,1,0,-1,-2,-3,-2,-1
6	-1 -1 1 1 -1 1 -1 -1 -1 -1 -1 -1 -1 1 1 12,2,-12,-2,-8,-10,-4,-6,0,2,8,10,4,-2,-4,-2	1 1 1 1 1 1 -1 -1 1 1 -1 1 -1 -1 1,12,1,0,1,0,-1,2,1,0,-1,0,-1
7	1 -1 1 1 -1 1 -1 -1 -1 -1 -1 -1 -1 1 1 8,2,-12,-2,-8,-10,-4,-6,0,2,8,10,4,-2,-4,-2	-1 1 1 1 1 1 -1 -1 1 1 -1 1 -1 -1 -1,12,1,0,1,0,-1,2,1,0,-1,0,-1

Обмеження числа помилок в досліджуваних кодах визначається до границі втрати кодами особливих кореляційних властивостей, коли величина максимальної бокової пелюстки перевищує величину головної пелюстки, тобто $L_0 < L_{i \max}$, і не виконується умова критерію 3.9.

Графіки кореляційних характеристик ШПК при впливі помилок

К-сть помилок	Двовимірний ШПК	Одновимірний код Баркера
1	2	3
0		
1		
2		
3		



З табл. 3.6, табл. 3.7 видно, що при введені помилок в код ШКП і виконанні взаємкореляційної функції з еталоном ШКП двовимірні коди характеризуються суттєво кращими характеристиками по відношенню до одновимірних, що проілюстровано в табл. 3.7 при чотирьохкратній помилці.

Для перевірки даного ефекту виконаємо відповідне порівняння велико розрядних кодів однакової довжини двовимірного з розмірністю матриці 5×5 (табл.3.6) та 25-ти розрядного одновимірного модифікованого коду Баркера (табл. 3.3)

$$\begin{pmatrix} 0 & 1 & 0 & 0 & 0 \\ 1 & 1 & 0 & 0 & 0 \\ 1 & 0 & 1 & 0 & 0 \\ 1 & 0 & 0 & 1 & 1 \\ 1 & 1 & 1 & 1 & 0 \end{pmatrix}, \quad 1100011111110101001001101.$$

На рис. 3.12 показані графіки циклічних автокореляційних функцій базових кодів взятих для порівняння впливу завад на їх характеристики.

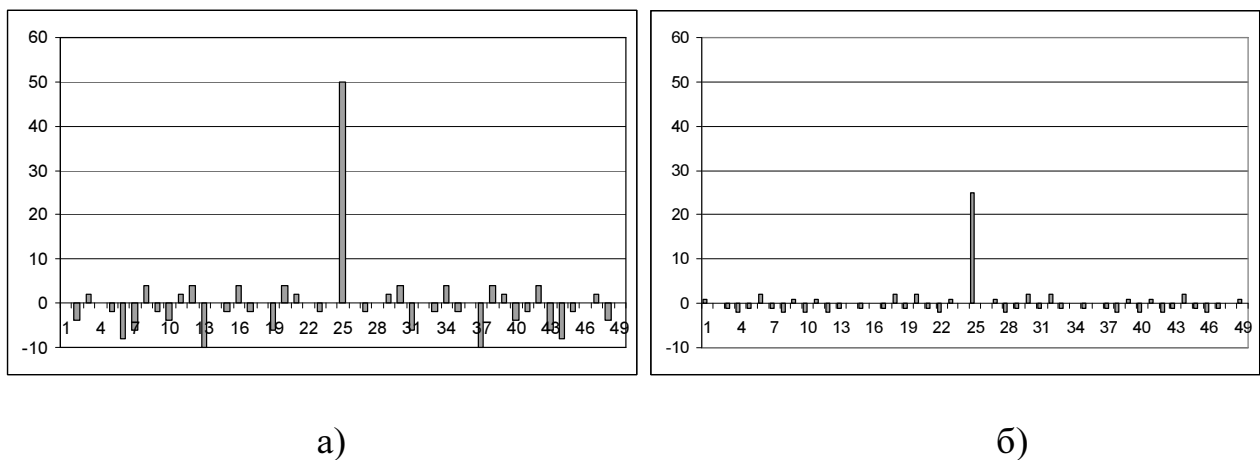


Рис. 3.12 – Графіки автокореляційних функцій двовимірного ШКП та одновимірного кодів ШПК однакової розрядності

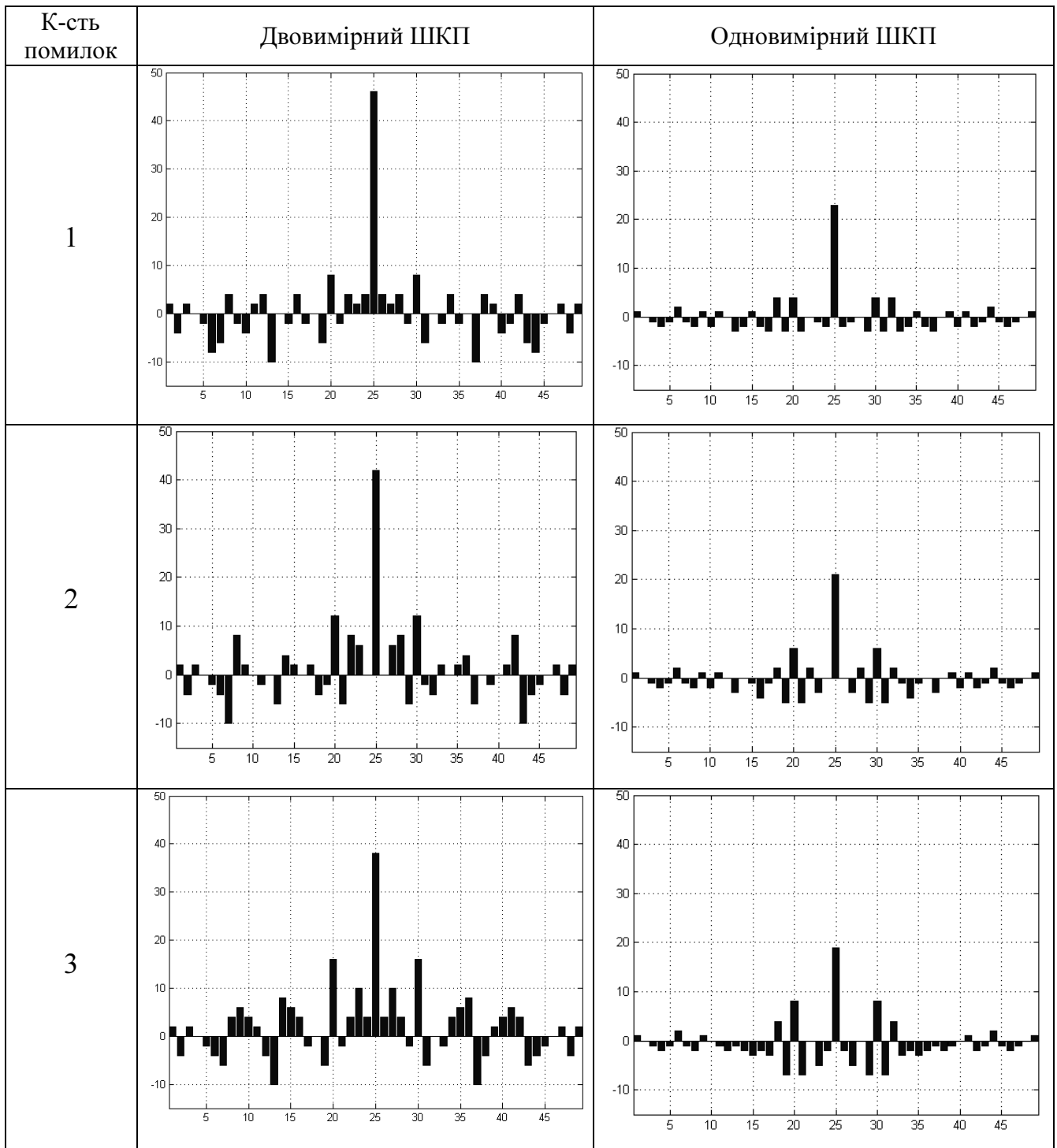
З рис. 3.12 видно, що при відсутності помилок в ШКП величина максимальних бокових пелюсток одновимірного коду знаходиться в границях ± 2 , а в двовимірному ШКП – відповідно $+4, -10$. При цьому головна пелюстка двовимірного коду в 2 рази перевищує рівень головної пелюстки одновимірного коду. Величина від’ємних значень бокових пелюсток в

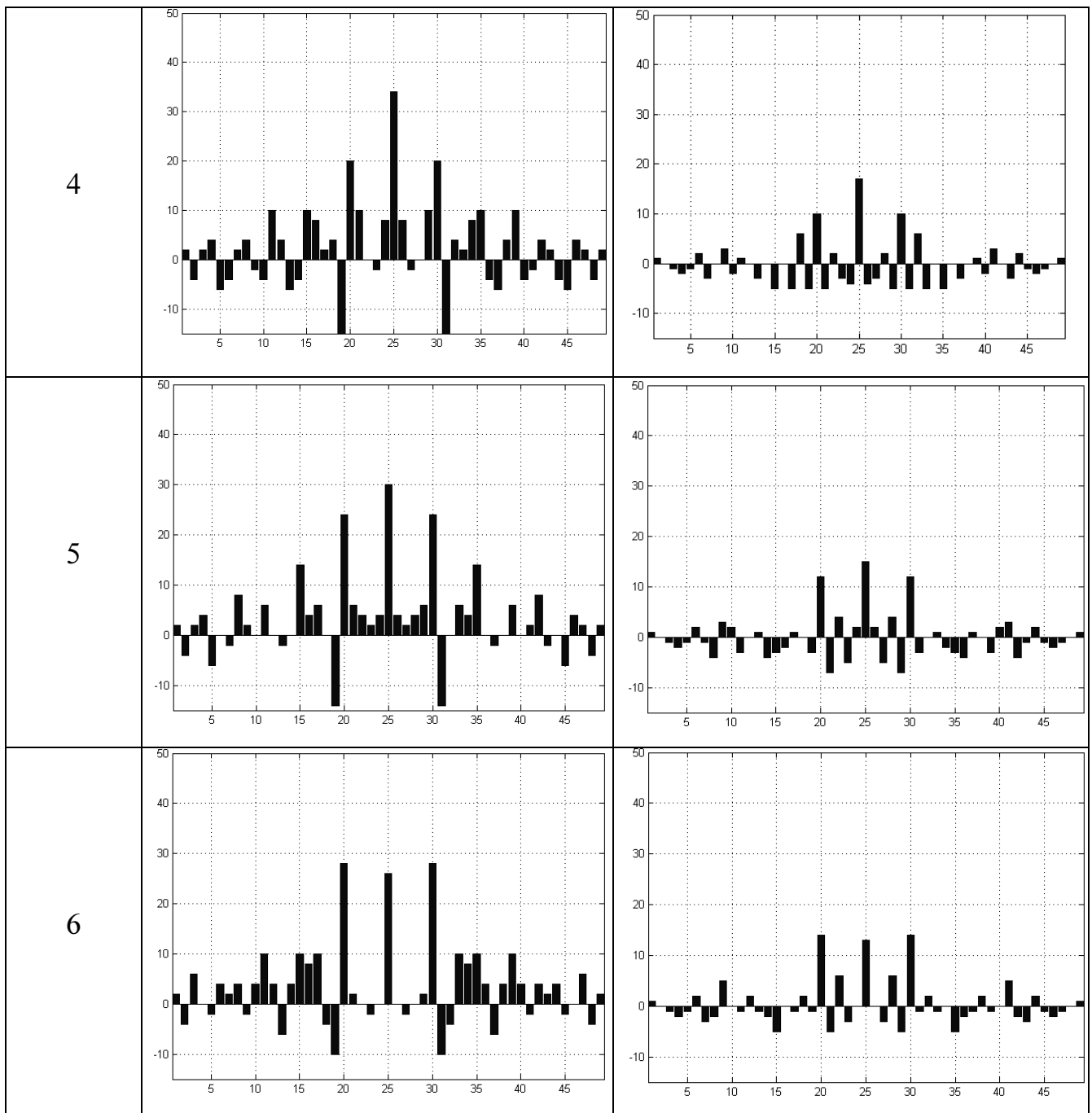
двовимірному коді не впливає на характеристики приймання та виявлення ШКП оскільки приймання ведеться згідно принципу амплітудної модуляції.

В табл. 3.8 приведені графіки результату аналізу впливу помилок в досліджуваних кодах на їх кореляційні характеристики.

Табл. 3.8

Графіки кореляційних характеристик великорозрядних одновимірного та двовимірного ШКП





З графіків табл. 3.8 видно, що дані коди втрачають особливі кореляційні властивості при шестикратній помилці, що характеризує їх стійкість до впливу завад порядку 24% до довжини коду, для малоймовірних найбільш вразливих помилок в кодах, які їх спотворюють. Оскільки ймовірність появи помилки з кратності має рівномірний розподіл і описується мультиплікативною функцією, то ймовірність втрати кодом особливих кореляційних властивостей можна розрахувати за формулою

$$P_{\text{оЕі}} = \prod_{i=1}^z P_i,$$

тобто для даного коду гранична ймовірність повної втрати його кореляційних характеристик рівна $0,24^6$.

На рис. 3.13 показані характеристики зниження кореляційних властивостей досліджуваних кодів в залежності від кратності помилок та критерію ефективності (3.9).

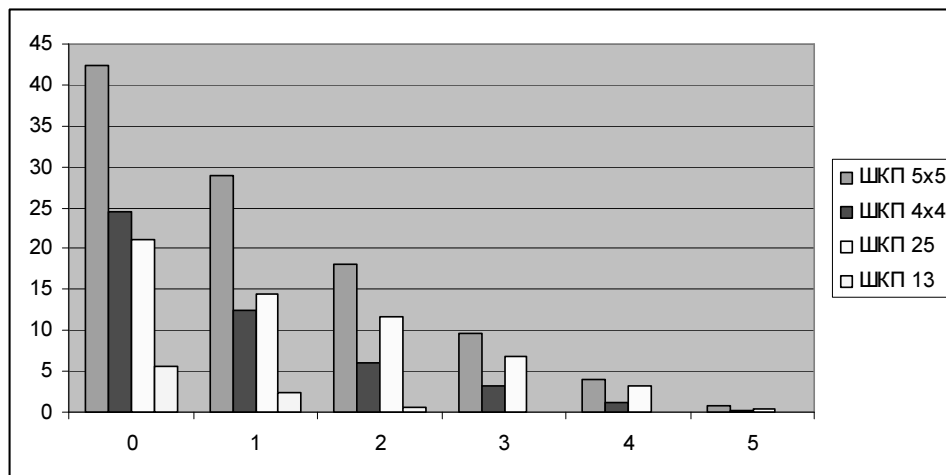


Рис. 3.13 – Характеристики ефективності ШКП в залежності від кратності помилок

Проведений аналіз впливу помилок, які можуть виникати в ШКП внаслідок дії завад в системах обміну даними між віддаленими процесорами, результати якого приведені на рис. 3.13 показує, що в залежності від числа пошкоджених бітів коди з більшою розрядністю характеризуються кращими характеристиками, а розроблені двовимірні ШКП відрізняються стійкою перевагою над іншими типами відомих кодів даного класу.

Проведені результати моделювання дослідження кореляційних характеристик різних типів одновимірних та запропонованих двовимірних ШКП, як це видно з рис. 3.11 демонструють тенденції покращення системних характеристик даних кодів при зростанні їх розрядності. При цьому необхідно задіювати великі мультипроцесорні ресурси для знаходження ефективних

кодових послідовностей при збільшенні їх розрядності в границях 32-64 біт. В даному випадку запропонований критерій (3.5) дозволяє знайти найоптимальніші коди двовимірні коди з найкращими кореляційними властивостями. Слід зауважити, що в процесі аналізу виявлені окремі факти симетрії в кращих двовимірних кодах, а також наявності вставлених M -послідовностей, що є еталонними двовимірними кодами (рис. 3.18).

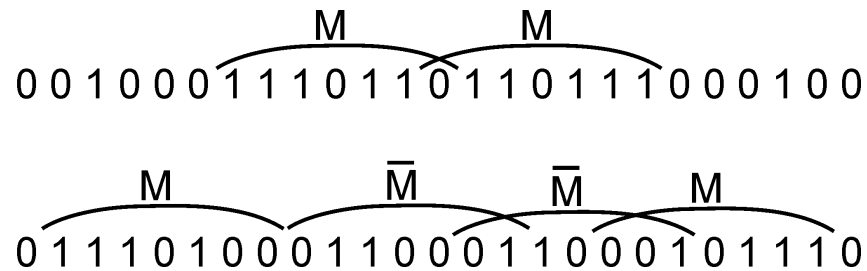


Рис. 3.14 – Наявність M -сигналів в досліджуваних двовимірних кодах

Виявлені властивості симетрії та наявності фрагментів одновимірних M -послідовностей в кращих двовимірних ШКП приводить до висновку, що можуть існувати більш фундаментальні теоретико-числові основи побудови даного класу кодів і прискорення швидкості їх пошуку на числовій осі, що може бути предметом подальших досліджень, але виходить за рамки даної дисертаційної роботи.

ВИСНОВКИ ПО ТРЕТЬОМУ РОЗДІЛУ

1. Викладені теоретичні основи одновимірних кодових послідовностей, які характеризуються особливими кореляційними властивостями, що дозволяють приймати їх на фоні інтенсивних промислових завод, потужність яких може перевищувати в багато разів потужність інформаційних сигналів.
2. Показано, що в існуючих FHSS, DSSS системах, в якості шумоподібних сигналів використовуються одновимірні кодові послідовності: Баркера; Цірлера; Пелі-Плоткіна; Френка; Галуа (M-сигнали); Голда, Касамі, Голя, коди побудовані на основі функцій Уолша, модифіковані дворівневі M-сигнали та багаторівневі ШКП. Розраховані характеристики величини відсоткового відношення залежності максимуму бокової пелюстки до величини головної пелюстки одновимірних найбільш ефективних ШКП, які використовуються для порівняння характеристик різних кодів.
3. Вперше отримані нові моделі двовимірних ШКП, які в порівнянні з відомими одновимірними ШКП (коди Баркера, M-сигнали та ін.) забезпечують підвищення на 20-30% заводо захищеності та швидкості передавання даних в низових рівнях безпровідних КС.
4. Розроблені теоретичні основи існування двовимірних ШКП та критерії їх ефективного пошуку на числовій осі.
5. Досліджено вплив помилок на кореляційні характеристики двовимірних ШКП, які підтвердили їх переваги по відношенню до відомих одновимірних кодів, таким чином обґрунтовано доцільність використання даного типу кодів в якості вихідних сигналів спецпроцесорів досліджуваного класу.

РОЗДІЛ 4

ПРОЕКТУВАННЯ ТА РЕАЛІЗАЦІЯ СПЕЦПРОЦЕСОРІВ ДЛЯ НИЗОВИХ РІВНІВ РКС

4.1 Розробка структурної схеми багатоканального спецпроцесора з використанням багатоканального АЦП Галуа

Розробку структурної схеми виконаємо згідно запропонованого в розділі 1.1 алгоритму (1.3) та конвеєрної архітектури спецпроцесора приведеної на рис. 1.25 а.

Структурна схема такого спецпроцесора описана в роботі [17] і зображена на рис. 4.1.

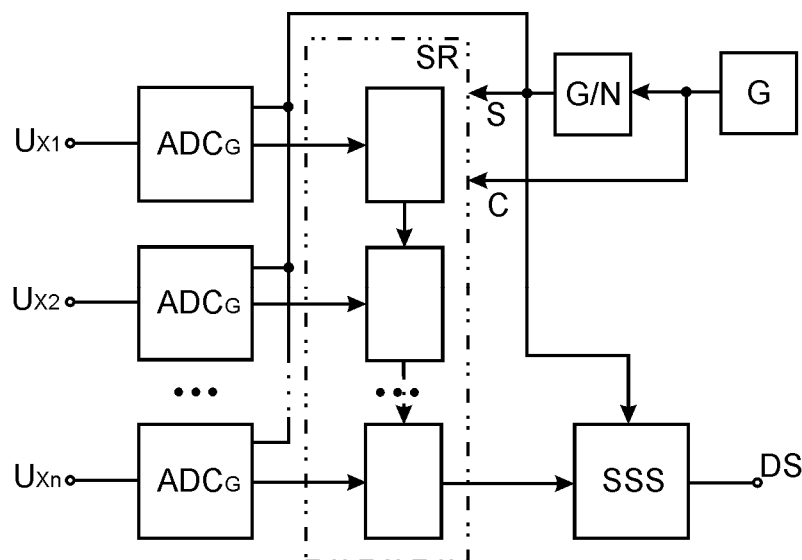


Рис. 4.1 - Структура багатоканального спецпроцесора в базисі Галуа з вихідними шумоподібними сигналами

На рис. 4.1 символами ADC_G ; SR ; G/N ; G ; SSS позначені відповідно елементи АЦП Галуа; регістр зсуву; подільник частоти; генератор тактових імпульсів та генератор ДШКП.

Частота слідування інформаційних даних задається генератором G , подільник частоти G/N (де N кількість каналів АЦП) задає частоту формування вихідних сигналів з АЦП. Формувач вихідних ШКП SSS замінює кожен

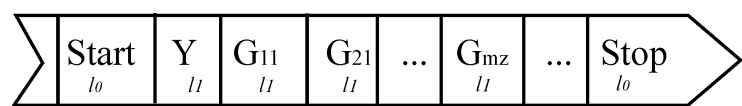
інформаційний біт відповідною двовимірною ШКП та вставляє на початку і в кінці кожного нового перетворення спеціальний старт-стопний ШКП кодову послідовність, яка дозволяє розпізнати початок та кінець інформаційних даних. Таким чином в спецпроцесорі використовується три ШКП, які ідентифікують адрес та дані АС оснащеного спецпроцесором. Один ДШКП використовується в якості старт-стопних сигналів, а два інші для кодування нулів та одиниць біт-орієнтованого потоку даних. Довжина пакету даних, що формується на виході спецпроцесора визначається числом каналів та розрядністю кодів в кожному каналі відповідно матриці даних

$$\begin{pmatrix} G_{1,1} & G_{2,1} & \dots & G_{i1} & \dots & G_{m1} \\ G_{2,1} & G_{2,2} & \dots & G_{i1} & \dots & G_{m2} \\ \dots & \dots & \dots & \dots & \dots & \dots \\ G_{1j} & G_{2j} & \dots & G_{ij} & \dots & G_{mj} \\ \dots & \dots & \dots & \dots & \dots & \dots \\ G_{1z} & G_{2z} & \dots & G_{iz} & \dots & G_{mz} \end{pmatrix}, \quad (4.1)$$

де в кожній стрічці відповідно представлені i -ті біти Галуа (1, 2, ..., z), які паралельно скануються на виході багатоканального АЦП Галуа.

При цьому розрядність кодів, які представлені відповідними стовпцями матриці (4.1) $z=k+n$, де k – розрядність ся БАП, n , число захисних бітів коду Галуа.

В результаті на виході АЦК формується біт-орієнтований потік даних, який містить $m \times z$ бітів Галуа. Даний спосіб формування вихідних даних забезпечує рандомізацію та певний рівень захисту від пачок помилок, що виникають під дією концентрованих завад в трактах міжпроцесорного обміну даними. З врахуванням старт-стопних сигналів та кодування кожного біту двовимірним ШКП на виході спецпроцесора формується фрейм даних у вигляді



де Y – байт коду, який ідентифікує тип фрейма, l_0 , l_1 – відповідно розрядність ДШКП, що кодує старт-стопні сигнали та інформаційні біти фрейма. Отже на виході спецпроцесора періодично або ініціативно формуються пакети даних довжиною $N = 2L_0 + 8l_1 + m \cdot z \cdot l_1$ чіпів.

Наприклад: для параметрів АЦК $m=8$; $k=10$; $n=2$; $l_0=50$; $l_1=32$ об'єм пакету даних, який формується на виході СП буде рівним 3428 чіпів. В результаті двовимірної кореляційної обробки даної послідовності чіпів на виході приймального процесора формуються сигнали показані на рис. 4.2.

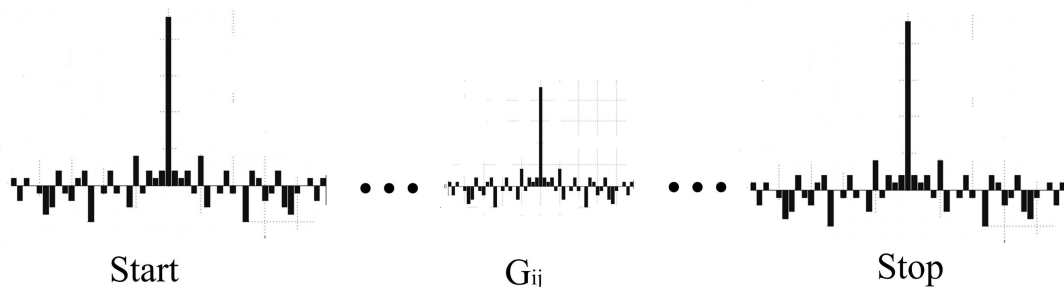


Рис. 4.2 – Сигнали на виході кореляційного приймача даних фрейма, який формується СП

При стандартній ширині смуги частот, яка виділяється для DSSS каналів 22МГц, максимальна тактова частота БАЦП АС буде складати 3,2кГц, що дозволяє створити безпроводний дистанційний передавач 4-х каналів цифрового телефонного зв'язку, або 8 каналів 10-бітних каналів технологічних даних.

При використанні стандарту 108 Мбіт мережі КС і застосуванні 16 бітного двовимірного коду при однаковій завадозахищеності може бути досягнутий стабільний трафік передавання даних на швидкості не менше 150 Мбіт.

В системах з низькою швидкодією передавання даних в границях 1-10 біт/с, які характерні для систем охоронної сигналізації, екологічного моніторингу навколишнього середовища, можуть бути ефективно використані СП даного класу в складі АС, шляхом використання ДШКП великої розрядності ($l \geq 16 \times 16$).

Використання різних ансамблів ШКП для кодування вихідних даних СП дозволяє реалізувати кодове розділення каналів зв'язку та асинхронний режим функціонування автономних сенсорів на низових рівнях РКС.

4.2. Розробка структурної схеми спецпроцесора на основі інтегрально-імпульсної технології в базисі Галуа

Структура реалізованого одноканального спецпроцесора в базисі Галуа [113] базується на алгоритмі (1.4) та конвеєрній топології представлений на рис. 1.25 і зображена на рис. 4.3.

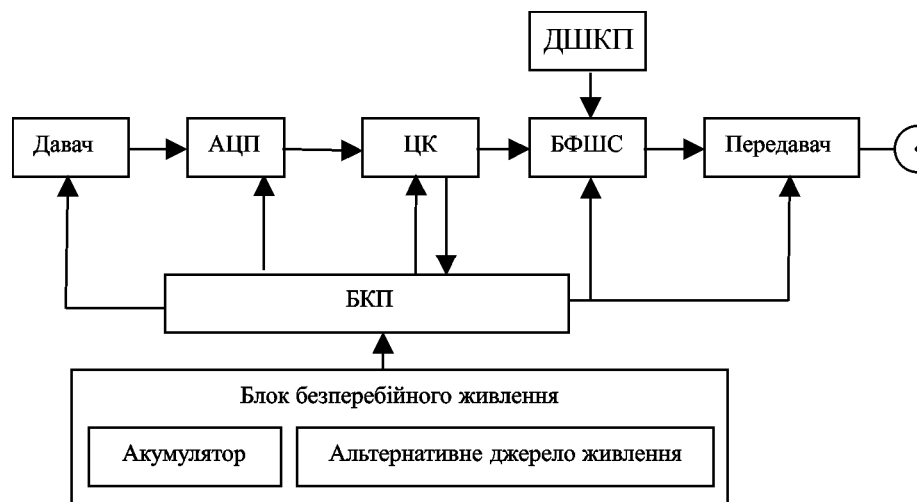


Рис. 4.3 – Структура одноканального спецпроцесора в базисі Галуа

Даний пристрій складається з таких основних структурних вузлів:

- давач – джерело інформації (мікрофон, детектор руху, давач тиску, термопара, перемикач та інші);

- АЦП – типу перетворювач напруга-частота, який здійснює перетворення аналогових даних в потік частотно-модульованих імпульсів (кристал фірми Analog Device типу AD654; живлення 5В; діапазон вихідних частот 500кГц; споживана потужність 2 мА);

- ЦК – цифровий кодер, здійснює перетворення послідовності бітів в послідовність бітів Галуа, а також цифрового інтегрування вхідної інформації, реалізований на основі послідовного з'єданого подільника частоти на базі 20-бітного лічильника Галуа з зовнішньо комутованим ключем та коефіцієнтом ділення 3,7,15 і т.д., та 20 розрядного лічильника Галуа з періодом 2^{20-1} і кодовим ключем $x_1 \oplus x_{18}$.

- БФШС – блок формування шумоподібного сигналу, здійснює заміну кожного біта відповідним ДШКП розмірністю 3×3 , 3×5 , 4×4 , 4×5 , 5×5);

- БШПК – блок унікальних в системі трьох еталонних двовимірних ШКП, які використовуються для заміни старт-стопних інформаційних бітів Галуа l -розрядними послідовностями чіпів;

- передавач – широкосмуговий радіопередавач (на базі кристалу фірми Freescale типу MC21213);

- БКП – блок керування подіями здійснює синхронізацію роботи компонентів СП;

- блок безперебійного живлення – здійснює безперебійне енергопостачання АС, містить в собі акумуляторну батарею та альтернативне джерело живлення (сонячну батарею, термобатарею і т.п.).

Компоненти одноканального СП ЦК та БШПК реалізуються на базі ПЛМ (фірми Altera серії MAX7000).

4.3. Розробка принципів схем та проектування на ПЛМ компонентів СП в базисі Галуа

4.3.1 Паралельний суматор в базисі Галуа

Для апаратної реалізації паралельного суматора Галуа запропонованого у другому розділі формуємо базовий примітив (рис. 4.4).

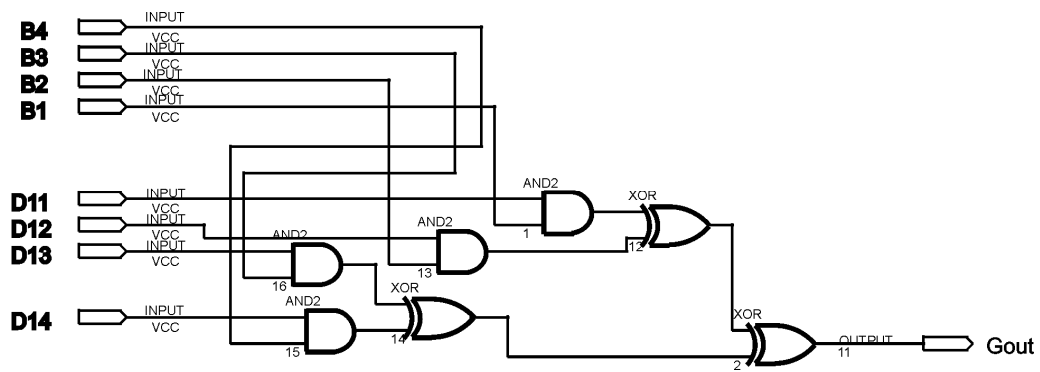


Рис. 4.4 – Базовий примітив суматора Галуа: B1-B4 – входи операндів в кодї Галуа; D11-D14 – входи кодів з матриці коефіцієнтів; Gout – вихід операції сумування в базисї Галуа

Даний базовий примітив паралельного суматора є однорозрядним 4-ох бітовим суматором Галуа. Для отримання повного чотирьох-розрядного суматора проводимо збільшення кількості каскадів (рис. 4.5).

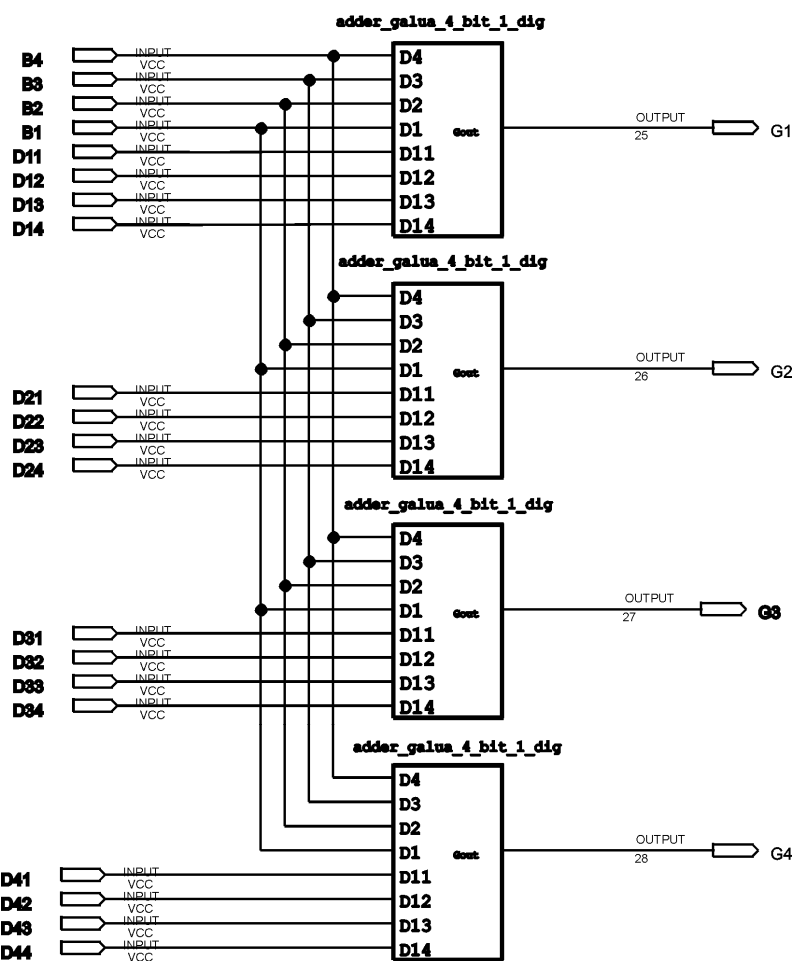


Рис. 4.5 – Реалізація 4-ох розрядного суматора Галуа: B1-B4 – входи операндів в кодї Галуа; D11-D44 – входи кодів з матриці коефіцієнтів; G1-G4 – виходи бітів операції сумування в базисї Галуа.

Проведений порівняльний аналіз реалізації паралельного суматора Галуа представлено у табл. 4.2.

Табл. 4.2

Дослідження системних характеристик паралельних суматорів Радемахера та Галуа

			Розрядність						Макс част. МГц
Суматор Галуа	макроком.	I/O	8		16		32		
			макроком.	ГО	макроком.	ГО	макроком.	ГО	
			40	76	80	152	160	304	
ERM3032ALC44-4	32	30	125,0	253,3	250	506,7	500	1013,3	157,13
ERM7032LC44-6	32	32	125,0	237,5	250	475	500	950	193,17
ERM9320LC84-15	320	56	12,5	135,7	25	271,4	50	542,9	86,43
EPF6010ATC100-1	880	67	4,5	113,4	9,1	226,9	18,2	453,7	69,93
EPF8282ALC84-2	208	64	19,2	118,8	38,5	237,5	76,9	475	64,52
EPF10K30ETC144-1	1728	96	2,3	79,2	4,6	158,3	9,3	316,7	81,97

			Розрядність						Макс част. МГц
Суматор Радемахера	макроком.	I/O	8		16		32		
			макроком.	ГО	макроком.	ГО	макроком.	ГО	
			10	26	27	50	64	98	
ERM3032ALC44-4	32	30	31,25	86,66667	84,375	166,67	200	326,667	30,58
ERM7032LC44-6	32	32	31,25	81,25	84,375	156,25	200	306,25	41,67
ERM9320LC84-15	320	56	3,125	46,42857	8,4375	89,285	20	175	13,89
EPF6010ATC100-1	880	67	1,136	38,80597	3,0681	74,626	7,2727	146,269	12,99
EPF8282ALC84-2	208	64	4,807	40,625	12,980	78,125	30,769	153,125	10,31
EPF10K30ETC144-1	1728	96	0,578	27,08333	1,5625	52,083	3,7037	102,083	22,73

На основі даних табл. 4.2 проведемо оцінку частоти роботи паралельних суматорів Радемахера та Галуа реалізованих на ПЛІС (рис. 4.6).

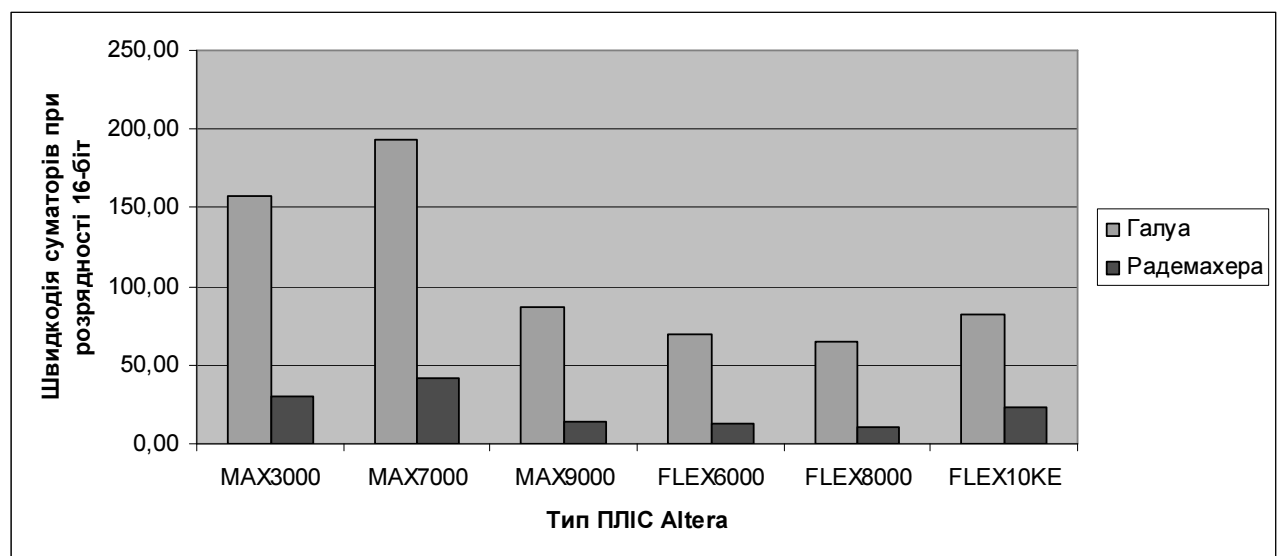


Рис. 4.6 – Графік максимальної частоти роботи паралельних суматорів Радемахера та Галуа

З рис. 4.6 видно, що паралельні суматори Галуа мають значно вищу швидкодію ніж класичні паралельні суматори однакової розрядності базису Радемахера. При чому для кристалів ПЛІС невеликої ємності ця перевага більша по відношенню до кристалів великої ємності. Максимальне відношення швидкостей роботи суматорів в базисі Галуа до суматорів в базисі Радемахера спостерігається при їх реалізації на кристалах ПЛІС MAX7000 та MAX9000 відповідно в 4,6 та 6,2 рази.

Нижчі показники швидкодії суматорів реалізованих по відношенню до теоретичних розрахунків обумовлені універсальністю комірок ПЛІС та особливістю САПР Max+plus II та VHDL.

4.3.2 Лічильники - формувачі ШКП

При реалізації лічильників Галуа на ПЛІС проведено дослідження їх структури, яке показало, що лічильники даного типу мають регулярну структуру і складаються з однотипних структурних компонентів. На основі даного компоненту спроектовано базовий примітив (рис. 4.7).

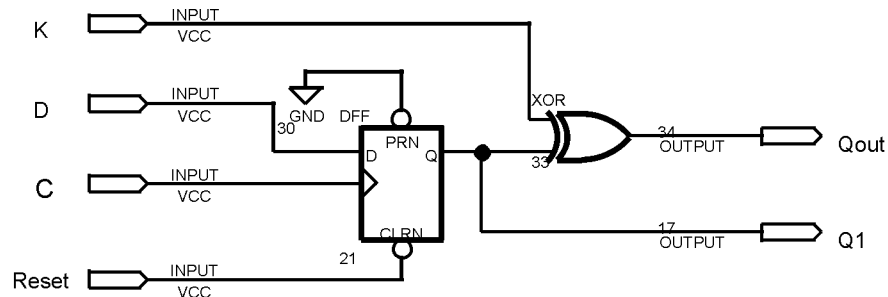


Рис. 4.7 - Базовий примітив лічильника Галуа: Reset – скидання лічильника в 0; D – інформаційний вхід на тригер регістра зсуву; C – вхід синхронізації; K – вхід ключової послідовності; Qout – вихід з "виключаюче АБО"; Q1 – прямий вихід і-го тригера

Використовуючи базовий примітив, який являє собою повноцінний однорозрядний лічильник Галуа, здійснюємо нарощення числа розрядів шляхом збільшення кількості елементів (рис. 4.5).

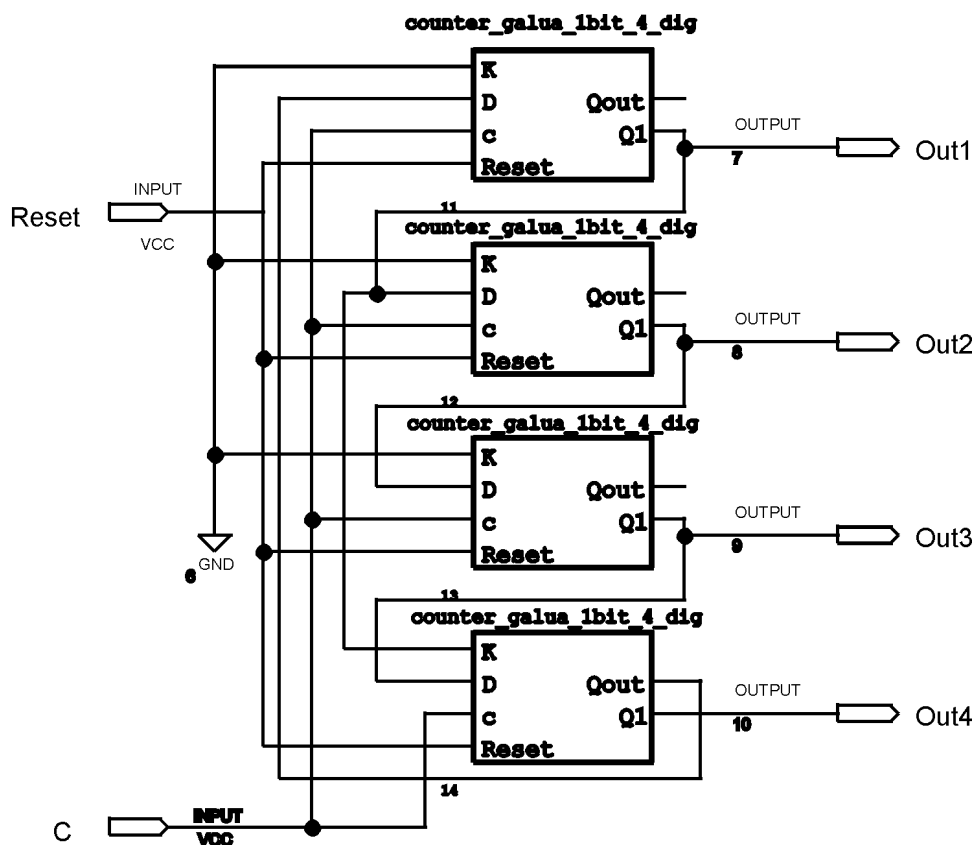


Рис 4.5. – Реалізація 4-х розрядного лічильника Галуа: Reset – скидання лічильника в 0; D – інформаційний вхід на тригер регістра зсуву; C – вхід синхронізації; K – вхід ключової послідовності; Qout – вихід елемента "виключаюче АБО"; Q1 – вихід і-го тригера; Out1-Out4 – виходи бітів паралельного коду Галуа

Як видно з рис. 4.5, при збільшенні кількості розрядності лічильника Галуа зростає лише кількість виходів бітів коду лічильника (Out1-Out4), а число службових входів залишається сталим.

При реалізації лічильників Галуа розрядностей 8-32 біт на ПЛІС фірми Altera проведено дослідження кількості макрокомірок та виводів для різних сімейств ПЛІС.

В результаті досліджень встановлено, що для сімейств MAX3000, MAX7000, MAX9000, FLEX6000, FLEX8000, FLEX10K, один примітив лічильника Галуа використовує одну макрокомірку та 6 виводів. При збільшенні розрядності кількість макрокомірок і виводів збільшується лінійно. Результати досліджень системних характеристик синхронних лічильників представлено у табл.4.1.

Таблиця 4.1
Дослідження системних характеристик синхронних лічильників Джонсона,
Радемахера, Галуа

			Розрядність						Частота МГц
Джонсон	Кількість макро комірок	Кількість входів	8		16		32		
			макроком.	ГО	макроком.	ГО	макроком.	ГО	
			8	10	16	18	32	34	
ERM3032ALC44-4	32	30	25%	33,3%	50%	60%	100%	113,3%	227,2
ERM7032LC44-6	32	32	25%	31,2%	50%	56,2%	100%	106,2%	303,3
ERM9320LC84-15	320	56	2,5%	17,8%	5%	32,1%	10%	60,7%	117,6
EPF6010ATC100-1	880	67	0,9%	14,9%	1,8%	26,8%	3,6%	50,7%	111,1
EPF8282ALC84-2	208	64	3,8%	15,6%	7,6%	28,1%	15,3%	53,1%	96,1
EPF10K30ETC144-1	1728	96	0,4%	10,4%	0,9%	18,7%	1,8%	35,4%	250
			Розрядність						Частота МГц
Повний Галуа	Кількість макро комірок	Кількість входів	8		16		32		
			макроком.	ГО	макроком.	ГО	макроком.	ГО	
			9	10	17	18	33	34	
ERM3032ALC44-4	32	30	28,1%	33,3%	53,1%	60%	103,1%	113,3%	227,2
ERM7032LC44-6	32	32	28,1%	31,2%	53,1%	56,2%	103,1%	106,2%	303,3
ERM9320LC84-15	320	56	2,8%	17,8%	5,3%	32,1%	10,3%	60,7%	117,6
EPF6010ATC100-1	880	67	1%	14,9%	1,9%	26,8%	3,7%	50,7%	111,1
EPF8282ALC84-2	208	64	4,3%	15,6%	8,1%	28,1%	15,8%	53,1%	96,1
EPF10K30ETC144-1	1728	96	0,5%	10,4%	0,9%	18,7%	1,9%	35,4%	250
			Розрядність						Частота МГц
Синхронний Радемахера	Кількість макро комірок	Кількість входів	8		16		32		
			макроком.	ГО	макроком.	ГО	макроком.	ГО	
			10	10	24	18	64	34	
ERM3032ALC44-4	32	30	31,2%	33,3%	75%	60%	200%	113,3%	135,1
ERM7032LC44-6	32	32	31,2%	31,2%	75%	56,2%	200%	106,2%	178,5
ERM9320LC84-15	320	56	3,1%	17,8%	7,5%	32,1%	20%	60,7%	58,1
EPF6010ATC100-1	880	67	1,1%	14,2%	2,7%	26,8%	7,2%	50,7%	45,4
EPF8282ALC84-2	208	64	4,8%	15,6%	11,5%	28,1%	30,7%	53,1%	42,9
EPF10K30ETC144-1	1728	96	0,5%	10,4%	1,3%	18,7%	3,7%	35,4%	126,5

На базі даного дослідження виведено формули розрахунку максимальної кількості розрядів синхронного лічильника Галуа для певного типу ПЛІС.

Для різного типу ПЛІС (MAX3000, MAX7000, MAX9000, FLEX6000, FLEX8000, FLEX10K) згідно виразу

$$K_{\max} = \begin{cases} C, & \text{іде } R > C, \\ R - 2, & \text{іде } R < C, \end{cases} \quad (4.1)$$

де K_{\max} – максимальна кількість розрядів лічильника; R, C – відповідно максимальна кількість виводів та кількість макрокомірок ПЛІС.

Дана формула дає можливість оптимально підібрати необхідний тип ПЛІС, шляхом розрахунку необхідної кількості макрокомірок та вхідно-виходів для реалізації синхронних лічильників з максимальною розрядністю згідно гістограми (рис. 4.6).

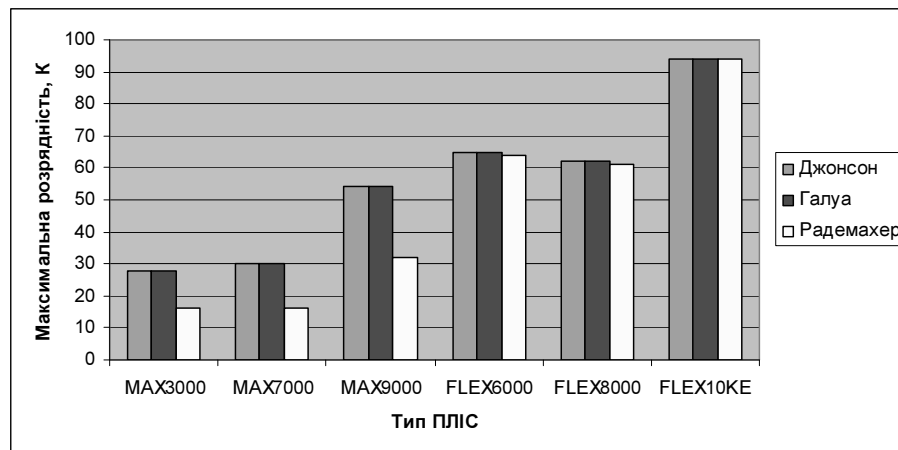


Рис. 4.6 – Потенційні ресурси реалізації синхронних лічильників Джонсона, Радемахера, Галуа на кристалах ПЛІС різних типів

Проведений аналіз показав, що ресурси кристалів ПЛІС меншої ємності, набагато ефективніше використовується при реалізації лічильників Джонсона та Галуа по відношенню до лічильників Радемахера. В той же час, для кристалів ПЛІС великої ємності ці переваги відсутні за рахунок більшої складності макрокомірок. Незважаючи на порівняно однакову ефективність використання ресурсів ПЛІС різної ємності лічильники Галуа мають суттєву перевагу по відношенню до лічильників Джонсона, які характеризуються кодовою надлишковістю базису Крейга відносно базису Галуа. Оскільки при однаковій розрядності K лічильники Джонсона можуть представити код максимального числа $2K$, а лічильники Галуа $2^K - 1$. Таким чином лічильники Галуа характеризуються меншою кодовою розрядністю по відношенню до лічильників Джонсона, меншою структурною складністю та більш високою швидкістю до по відношенню до лічильників Радемахера, а в результаті найвищим рівнем ефективності використання ресурсів ПЛІС при заданій розрядності.

Отже, результати проведених досліджень дозволяють стверджувати, що лічильники Галуа володіють найвищими системними характеристиками і можуть бути ефективно використані для побудови спецпроцесорів з найвищими системними характеристиками по відношенню до існуючих.

На рис. 4.8 приведені оцінки використання площі ПЛІС фірми Altera (EPM9320LC84-15) при реалізації синхронних лічильників однакової кодової ємності в різних ТЧБ.

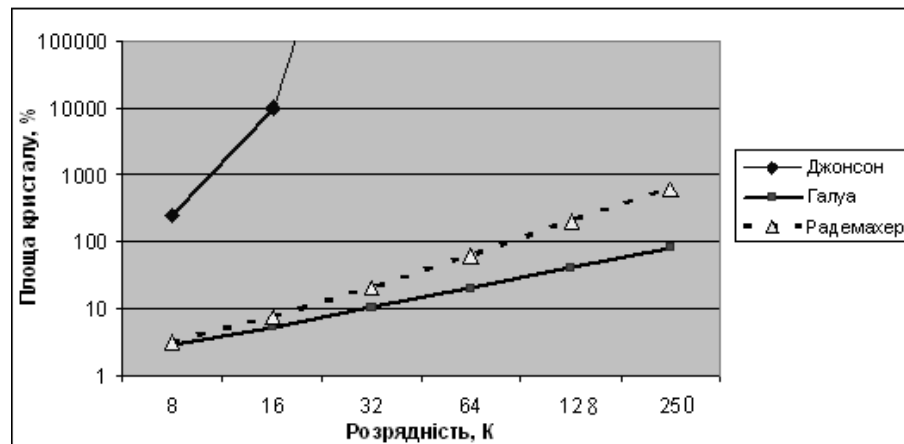


Рис.4.7 - Графік залежності площі кристалу від розрядності лічильника для ПЛІС Altera

З рис. 4.8 видно, що синхронні лічильники Галуа вимагають на порядок меншу кількість макрокомірок ніж лічильники базису Радемахера при однаковій розрядності. Це дозволяє зробити висновок, що лічильники Галуа при реалізації на ПЛІС забезпечують найменшу собівартість тиражування оскільки можуть бути реалізовані на кристалах меншої ємності та забезпечувати більш високу надійність, менші габарити, енергоспоживання та інше. В додатку Б приведені описи схем шифраторів, дешифраторів, суматорів, генераторів та лічильників у базисі Галуа, які реалізовані на мові VHDL.

4.4. Розробка та характеристики дослідного взірця автономного сенсора низових рівнів безпроводних РКС

Структура розробленого одноканального АС показана на рис. 4.4.

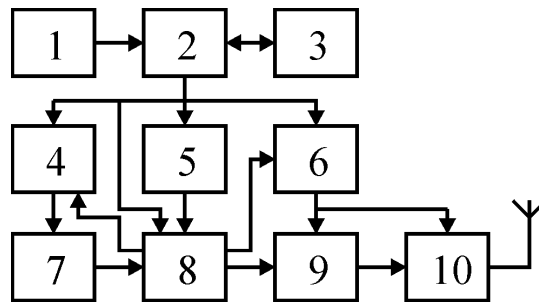


Рис. 4.4 – Структурна схема автономного сенсора

В даній схемі позначені такі функціональні блоки: 1 – альтернативне джерело живлення; 2 – блок живлення; 3 – акумулятор; 4, 6 – блоки керування живленням; 5 – стабілізатор напруги; 7 – ПНЧ; 8 – мікроконтролер; 9 – спецпроцесор Галуа; 10 – передавач.

На рис. 4.5 представлено розроблену принципову електричну схему АС на основі одноканального СП Галуа.

Основні функції керування роботою АС виконує мікроконтролер 8 (типу Atmega81). Оскільки АС повинен працювати в автономному режимі, тобто використовувати наявне автономне джерело живлення (АДЖ), то в залежності від області використання доцільно використовувати різні методи економії енергії, що дозволяє значно зменшити потужність АДЖ, а відповідно і габарити пристрою.

В даній схемі АС передбачені наступні роз'єми: X1 – призначений для під'єднання вхідного струмового сигналу (5-20 мА); до роз'єму X2 під'єднуються альтернативне джерело живлення та акумуляторна батарея; до роз'єму X3 під'єднується антена. Оскільки вихідна напруга джерела живлення може коливатися в певних межах (в залежності від освітленості, якщо використовується сонячна батарея, чи розр'яду акумулятора), то для забезпечення коректної роботи АС на його вузли подається стабілізована напругу живлення, для чого використовується 3 інтегральних стабілізатори DA1, DA2 та DA3 типу LM7803. Стабілізатор DA3 стабілізує напругу, яка подається на мікроконтролер, стабілізатори DA1, DA2 стабілізують напруги що подаються на ПНЧ та КШПС і радіопередавач відповідно. Причому передбачено окреме керування живленням ПНЧ та передавального модуля, що

складається з ДШКП, який реалізований на ПЛМ DD3 типу EPM3032ATC44 та радіопередавача до складу якого входять наступні елементи: дросель D2; конденсатори C5-C11; резистори R8-R11, R13; варікап VD1 та транзистор VT1.

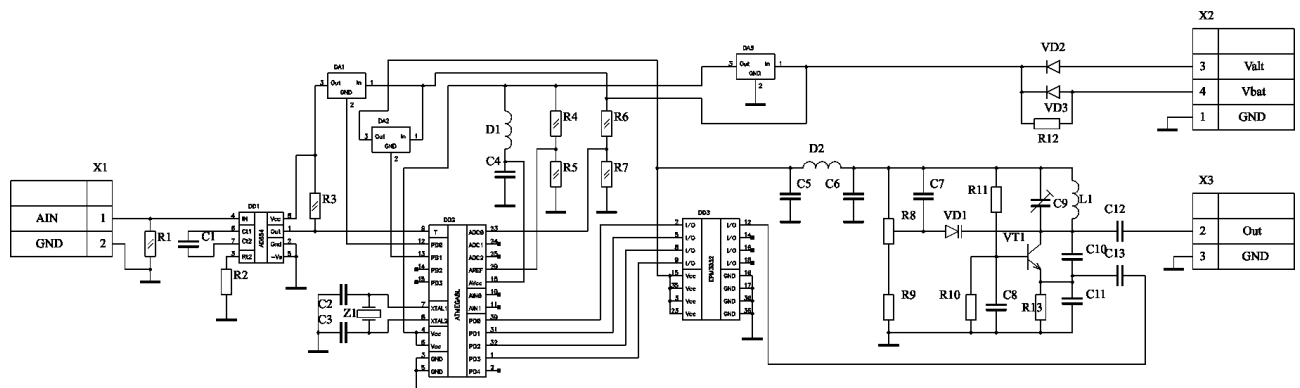


Рис. 4.5 – Принципова електрична схема АС

При роботі АС також необхідно контролювати напругу джерела живлення та при можливому відключенні АС потрібно проінформувати про це комп'ютерну систему. Для цього через ділянку напруги (R6, R7) на аналоговий вхід котролера подається напруга з джерела живлення який при її зниженні формує та передає код розряду батареї.

Для перевірки працездатності та дослідження характеристик АС розроблений його дослідний взірець, зовнішній вигляд якого показаний на рис. 4.7.

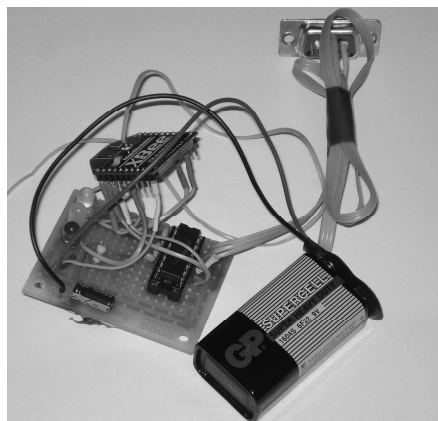


Рис. 4.7 – Дослідний взірець АС

З метою автоматизації процесів відладки та дослідження системних характеристик дослідний взірець оснащений аналоговим та цифровим інтерфейсом для стикування з ПК. В процесі експериментальних досліджень перевірені можливості зміни коефіцієнту перерахунку цифрового подільника та

кодового ключа ЦК, а також формування різних кодових послідовностей в блоці 9.

На базі розробленого дослідного взірця АС виготовлений лабораторний стенд який використаний на кафедрі спеціалізованих комп'ютерних систем ТНЕУ при проведенні лабораторних робіт з дисципліни "проекування спеціалізованих комп'ютерних систем" (акт впровадження в додатку Д). Експериментальний взірець АС Z – 01, зовнішній вигляд якого показаний на рис. 4.8., переданий для конструкторського проектування підприємству ВАТ ТРЗ "Оріон" (м. Тернопіль) згідно акту впровадження (додаток Д).

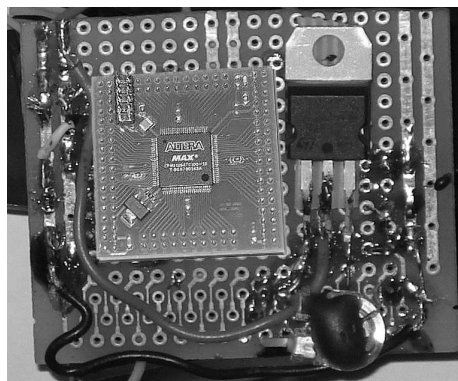


Рис. 4.8 – Експериментальний взірець АС Z – 01

Для тестування дослідного взірця автономного сенсора розроблено програмне забезпечення, що базується на створеному класі Barker (додаток Г). Даний клас містить функції кореляційної обробки одно- та двовимірних шумоподібних кодових послідовностей. На рис. 4.9 зображено зовнішній діалогове вікна 2D_Recirver.

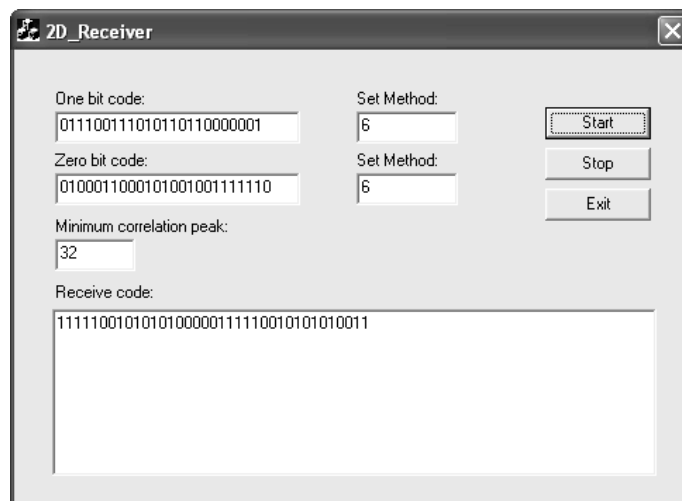


Рис. 4.9 – Діалогове вікна програми 2D_Recirver

В даній програмі у відповідних полях задаються кодові послідовності для нульових та одиничних бітів, методи їх кореляційної обробки та мінімальне значення кореляційного піку по якому виконується розпізнавання прийнятих кодів.

4.5. Розробка програмного забезпечення пошуку та дослідження двовимірних шумоподібних кодових послідовностей

За допомогою пакету Microsoft Visual Studio 6.0 розроблено програмне забезпечення `as_correlation`, яке призначене для приймання та проведення кореляційного аналізу одно- та двовимірних ШКП.

Розроблена програма виконує наступні функції:

- генерування одно та двовимірних ШКП;
- відбір ШКП по заданих параметрах;
- проведення кореляційного аналізу ШКП.

Зовнішній вигляд діалогового вікна програми зображено на рис. 4.10.

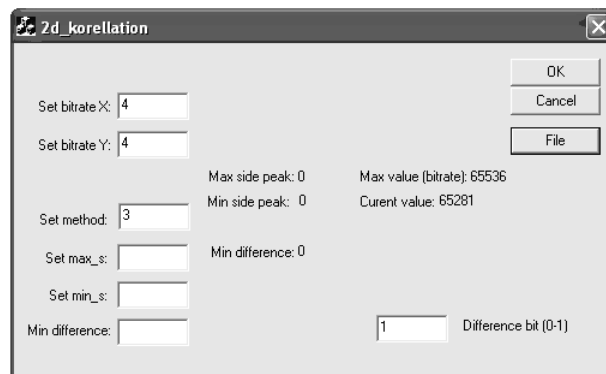


Рис. 4.10 – Діалогове вікно програми 2d_korellation

В програмі в якості вхідних даних в поля діалогового вікна (рис.4.10) задаються наступні значення: розмір матриці по горизонталі; розмір матриці по вертикалі; метод кореляційної обробки; максимальна різниця нульових та одиничних біт, максимальні та мінімальні значення бокових пелюсток, а також задана різниця між основним та максимальним боковим пелюстками.

Відбір та пошук ШКП проводиться за заданими параметрами, та знайдені ШКП чи ДШКП записуються у файл, включаючи значення кореляційної функції та рівнів головного, максимального та мінімального бокового пелюсток. Для прискорення пошуку послідовностей перед виконанням їх кореляційного аналізу синтезований код спочатку перевіряється на відповідність критерію (3.6) або (3.7).

Алгоритм роботи програми зображено на рис. 4.11

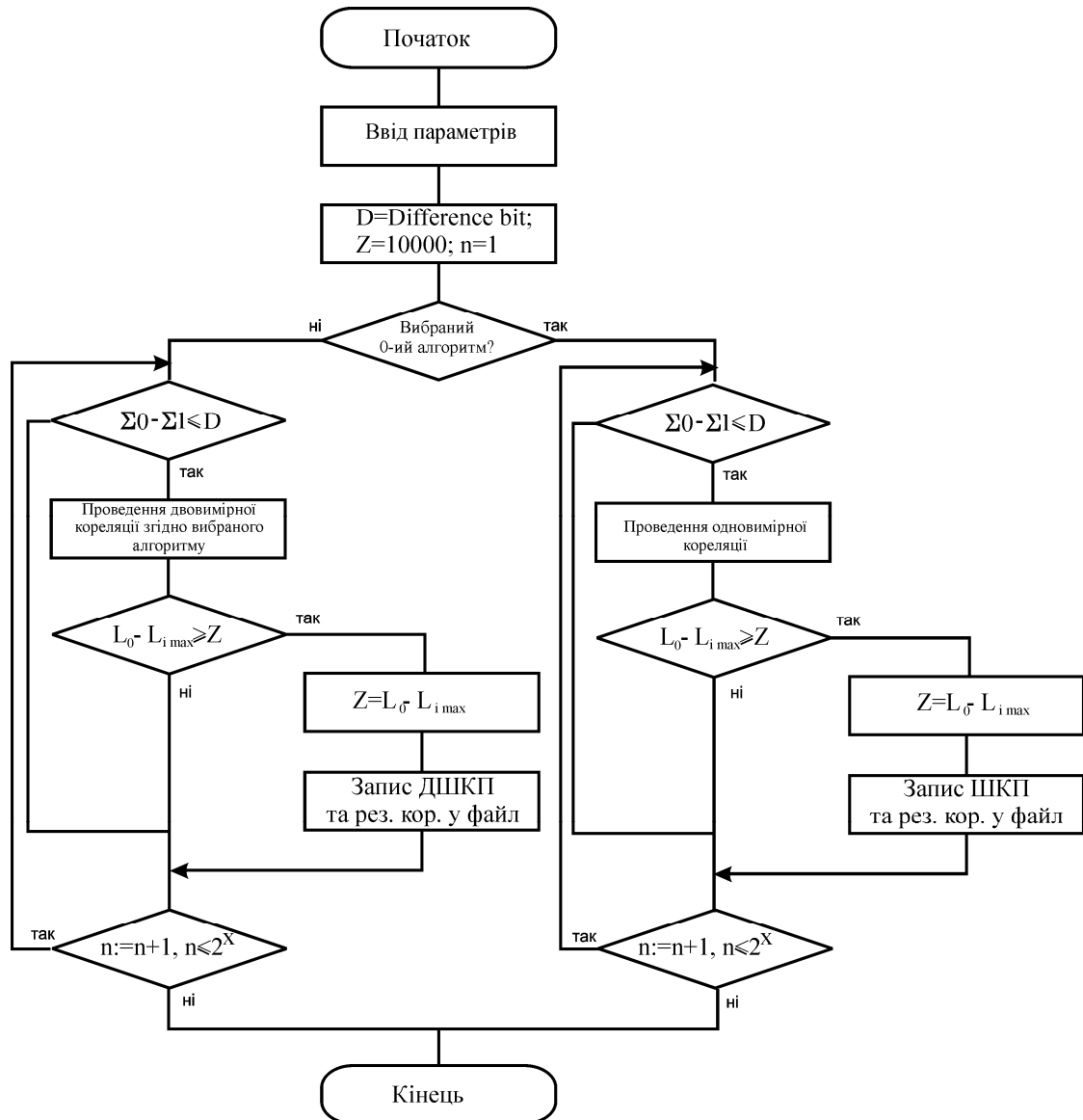


Рис. 4.11 – Блок схема алгоритму програми пошуку ефективних одно- та двовимірних ШКП

ВИСНОВКИ ПО ЧЕТВЕРТОМУ РОЗДІЛУ

1. На основі запропонованих алгоритмів функціонування та методів побудови спецпроцесорів для низових рівнів РКС розроблені структури багатоканального та одноканального СП в базисі Галуа з конвеєрною архітектурою, які характеризуються зменшеною структурною складністю, високою швидкістю та підвищеним рівнем завадозахищеності сигналів, що формуються на їх виходах по відношенню до відомих СП аналогічного класу.
2. Розроблено інструментальні програмні засоби пошуку, кореляційної обробки та дослідження впливу завад на характеристики запропонованих двовимірних ШКП.
3. Реалізовані на ПЛІС та розраховані характеристики компонентів спецпроцесорів (шифраторів, дешифраторів, суматорів, лічильників), які відповідають теоретично розрахованим і підтверджують правильність та результативність запропонованого наукового підходу по вдосконаленню спецпроцесорів та аналого-цифрових кодерів в базисі Галуа.
4. На базі розроблених теоретичних положень та результатів моделювання виготовлений експериментальний автономного сенсора Z-01, який переданий для конструкторського проектування підприємству ВАТ ТРЗ "ОРІОН".

ЗАГАЛЬНІ ВИСНОВКИ ПО РОБОТІ

У дисертаційній роботі розв'язана наукова задача створення нових цифрових пристроїв: аналого-цифрових кодерів та спецпроцесорів для низових рівнів РКС з покращеними системними характеристиками швидкодії, структурної складності та завадозахищеності, що досягається використанням для реалізації базових компонентів даного класу спецпроцесорів теоретико-числового базису Галуа. При цьому отримано такі результати:

1) в результаті аналізу архітектур та області застосування спецпроцесорів, які використовуються в низових рівнях розподілених комп'ютерних систем, встановлено, що найбільш ефективно даний клас спецпроцесорів реалізується на основі конвеєрної архітектури, а їх базовими компонентами є одноканальні та багатоканальні АЦП, DSP, енергонезалежна пам'ять та автономне джерело живлення, модулі формування та оброблення одновимірних широкосмугових кодових послідовностей. Обґрунтована ефективність застосування для побудови спецпроцесорів, крім широкоживаного базису Радемахера, який породжує двійкову систему числення, інших теоретико-числових базисів, зокрема: унітарного, Хаара, Крейга, Крестенсона, Галуа. Виконане порівняння характеристик кодових матриць різних ТЧБ показано, що базис Галуа забезпечує максимальну упаковку кодових даних і мінімальну надлишковість представлення інформації;

2) запропоновано метод побудови конвеєрних спецпроцесорів на основі багатоканального АЦП в базисі Галуа та двовимірних ШКП, який забезпечує високий рівень паралелізму формування даних та їх одночасний захист від помилок та інтенсивних промислових завад;

3) отримав подальший розвиток метод формування даних на основі інтегрально-імпульсної технології (ІІТ) в базисі Галуа з застосуванням широкосмугових кодових послідовностей, що дозволило суттєво знизити вимоги до завадозахищеності каналів зв'язку низових рівнів КС;

4) розроблено метод, алгоритм операції сумування в базисі Галуа та архітектура k - розрядного паралельного суматора, швидкодія якого перевищує

в 5-9 разів швидкодію паралельного суматора в базисі Радемахера в діапазоні розрядності процесорів 16-64, за рахунок виключення міжрозрядних переносів;

5) вперше розроблені теоретичні засади методів цифрового формування та оброблення двовимірних широкосмугових кодових послідовностей (ДШКП), які характеризуються перевагами заводозахищеності по відношенню до одновимірних ШКП;

6) розроблено метод побудови спецпроцесора на основі конвеєрної архітектури, інтегрально-імпульсної технології та ДШКП, що дозволило суттєво розширити функціональні можливості автономних сенсорів та покращити їх системні характеристики;

7) вперше отримані нові моделі ДШКП, які в порівнянні з відомими одновимірними ШКП (коди Баркера, М-сигнали та ін.) забезпечують підвищення на 20-30% заводозахищеності та швидкості передавання даних в низових рівнях безпровідних КС;

8) розроблено функціональні схеми та принципові рішення аналого-цифрових кодерів в базисі Галуа з використанням інтегрально-імпульсної технології кодування даних та застосуванням ДШКП, які по відношенню до існуючих засобів характеризуються покращеними системними характеристиками заводостійкості та швидкості передавання даних;

9) на базі ПЛІС реалізовано компоненти спецпроцесорів, які побудовані на основі ТЧБ Галуа і характеризуються покращеними системними властивостями;

10) розроблено спецпроцесор в базисі Галуа на основі БАЦП Галуа та ДШКП, що забезпечує високий рівень паралелізму цифрового перетворення даних, захист від помилок, який призначений для використання на низових рівнях комп'ютерних мереж з безпровідними каналами зв'язку в умовах інтенсивних промислових заводів;

11) розроблено алгоритмічне і програмне забезпечення для приймання інформаційних повідомлень, що асинхронно формуються віддаленим спецпроцесором на базі біт орієнтованих Галуа послідовностей та ДШКП.

ПЕРЕЛІК ВИКОРИСТАНИХ ДЖЕРЕЛ

1. Угрюмов Е. П. Цифровая схемотехника. – СПб.: БХВ – Санкт-Петербург, 2002. – 528с.
2. Самофалов К.Г., Корнейчук В.И., Тарасенко В.П. Цифровые ЭВМ. – СПб.: «Вища школа» – К., 2000. – 528с.
3. Куприянов М., Мартынов О., Панфилов Д. Коммуникационные контроллеры фирмы Motorola. СПб.: БХВ.-Петербург, 2001.- 560 с.
4. Гук М., Юров В. Процессоры Pentium 4, Athlon и Duron.- СПб.: Питер, 2001.- 512 с.
5. Столлингс В. Беспроводные линии связи и сети.: Пер. с англ. – М.: Издательский дом «Вильямс», 2003. – 640 с.
6. Палагин А.В., Опанасенко В.Н., Сахарин В.Г. Реконфигурируемые структуры на ПЛИС // УсиМ. - 2000. № 3., - С. 33 – 43
7. Кристофер Апнезет, Дакфи Дзун, Снор Къесбю, Гюнтрам Шайбль, Вольфганг Циммерман, “Техника беспроводной связи. Беспроводные датчики ближней локации”, АББ Ревю №4, 2002, с 42-47.
8. www.xbow.com – офіційний сайт компанії Crossbow.
9. Залмазон Л.А. Преобразование Фурье, Уолша, Хаара и их применение в управлении, связи, и других областях. - М.: Наука, 1989. – 496 с.
10. Бекчанова Ш.Б., Зайниддинов Х.Н., Алгоритмы и структуры на основе быстрых преобразований Хаара. Техника юлдузлари. Ташкент, 2002, №4, С.45-54.
11. Орнатский П.П. Теоретические основы информационно-измерительной техники. – 2-е изд., перераб., и доп. – К.: Вища школа., 1983. – 455с.
12. Круцкевич Н.Д., Николайчук Я. М. Принципи побудови RCG процесора// Тези міжнародної науково - технічної конференції. “Контроль і управління в складних системах” (КУСС - 2003). – Вінниця: «УНІВЕРСУМ – Вінниця». – 2003. – С. 73.

13. Яцків Н.Г., Король Р.І., Яцків В.В., Федчишин Т.Г. Спецпроцесор обробки даних на основі перетворення Крестенсона – Галуа // Вісник Технологічного університету Поділля. – 2003. –Т1, №3. – С. 105 – 108.
14. Я. Николайчук, Р. Король Вертикальна інформаційна технологія в базисі Галуа – новий напрямок у розвитку комп'ютерних машин. – Львів: ССУ'2000, 2000, С23-26.
15. Грушвицкий Р.И., Мурсаев А.Х. Угрюмов Е.П. Проектирование систем на микросхемах программируемой логики. - Спб.: БХВ-Петербург, 2002.
16. Палагин А.В., Опанасенко В.Н., Сахарин В.Г. Реконфигурируемые структуры на ПЛИС // УсиМ. - 2000. № 3., - С. 33 – 43.
17. Заставний О.М. Аналіз системних характеристик спецпроцесорів формування вихідних даних аналого-цифрових кодерів // Вісник Технологічного університету Поділля, Хмельницький, 2005, №4, ч.1, Т2. С. 223-226.
18. Таненбаум Э. Компьютерные сети. 4-е изд. – СПб.: Питер, 2003. – 992с.
19. Г.И. Загарий, Н.О. Ковзель, А.И. Стасюк Программируемы контролеры для систем управления. Часть 2. Характеристики микроконтроллеров и ПЛК: Учеб. Пособие для вузов /. – Харьков: ХФИ «Транспорт Украины», 2003. – 264с.
20. Уэйкерли Дж.Ф. Проектирование цифровых устройств: пер. с англ. Т.1. - М.: Постмаркет, 2002. - 544 с.
21. В. Ю. Зотов Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы XILINX : М., Горячая Линия – Телеком, 2006, - 522с.
22. Стешенко В.Б ПЛИС фирмы «Altera». М., «Додека», 2002, 575с.
23. Тарасов И.Е. Разработка цифровых устройств на основе ПЛИС XILINX с применением языка VHDL. М.: Горячая линия-Телеком, 2005. – 782с.
24. www.abb.com – офіційний сайт компанії АВВ.

- 25.Николайчук Я.М., Стус С.М. Методи вертикальної інформаційної технології в базисі Галуа. // 3-я українська конференція “Автоматика 96” Севастополь, 1996. – С. 173-176.
- 26.Петришин Л.Б. Теоретичні основи перетворення форми та цифрової обробки інформації в базисі Галуа: Навч. посібник. – Київ.: ІЗіМН МОУ, 1997. – 237 с.
- 27.Шеннон К. Работы по теории информации и кибернетике, Изд.-во иностр. Лит-ры, 1963. – 438с.
- 28.Колмогоров А.Н. Теория передачи информации. – М.: Изд. АН СССР, 1956. – 230с.
- 29.Харкевич А. А. Спектры и анализ: ЛКИ, 2007, - 240 с.
- 30.Миддлтон Д. Введение в статическую теорию связи. – М.: Сов. радио, 1961, Т.1. – 768с.
- 31.Рабинер Л., Гоулд Б. Теория и применение цифровой обработки сигналов. М.: Мир, 1978. – 840с
- 32.Глушков В.М. Основы безбумажной информатики. М.: Наука, 1987. – 552с.
- 33.Алексеев А.И. и др. Теория и применение псевдослучайных сигналов. – М.: Наука, 1969. – 366с.
- 34.Балакришнан А.В. ред. Статистическая теория связи и ее приложения.- М.: Мир, 1967.- 250с.
- 35.Варакин Л.Е. Системы связи с шумоподобными сигналами. – М.: Радио и связь, 1985. –384 с.
- 36.С.М. Іщеряков, А.Я. Полянчич Структурні властивості ключів багаторівневих М-послідовностей // Вісник Технологічного університету Поділля, Хмельницький, 2005, №4 ч.1, Т2. С.65 - 68
- 37.Мельничук С.І. Малоенергетичні методи завадостійкого обміну даними в безпроводних комп'ютерних мережах автоматизованих систем. // BISTRO/96/052 Матеріали 2-ї Міжнародної науково-практичної конференції "Управління енерговикористанням". - Львів. - 1997. - С.47 - 50.

- 38.Окунев Ю.Б., Яковлев Л.А. Широкополосные системы связи с составными сигналами. – М.: Связь, 1968.- 232с.
- 39.Чердинцев В.А. Проектирование радиотехнических систем со сложными сигналами. – Минск: Вишшая школа, 1979.-192с.
- 40.Акушский И.Я., Юдицкий Д.И. Машинная арифметика в остаточных классах. - М.: Сов. радио. – 1968. – 460 с.
- 41.Заставний О.М. Дослідження теоретико–числових базисів як основи побудови двомірних шумоподібних сигналів // Вісник Національного університету «Львівська політехніка» «Радіоелектроніка та телекомунікації».-2004 – №508. С.33-37
- 42.Николайчук Я.М., Заставний О.М. Дослідження системних характеристик двомірних кодів з особливими кореляційними властивостями // Вісник технологічного університету Поділля, Хмельницький, 2004, №2, ч.1, Т2. ст. 107-110.
- 43.www.analog.com – офіційний сайт фірми Analog Device.
- 44.www.ti.com – офіційний сайт компанії Texas Instruments.
- 45.www.dalsemi.com – офіційний сайт компанії Dallas Semiconductor.
- 46.www.maxim-ic.com – офіційний сайт компанії Maxim.
- 47.www.motorola.com – офіційний сайт компанії Motorola.
- 48.Архитектура, программирование и интерфейсы. Шестое изд. СПб.: БХВ - Петербург, 2005.- 1328 с.
- 49.Таненбаум Э., Ван Стеен М. Распределенные системы. Принципы и парадигмы. - СПб.: Питер, 2003. - 880с.
- 50.Столлингс В. Структурная организация и архитектура компьютерных систем., 5-е изд.: Пер. с англ. – М.: Издательский дом "Вильямс", 2002. - 896с.
- 51.Самофалов К.Г., Корнейчук В.И., Тарасенко В.П. Цифровые ЭВМ. Теория и проектирование.- К.: Высш.шк. 1989. - 424 с.
- 52.Flynn M. Some Computer Organizations and Their Effectiveness // IEEE Trans. Computers. 1972. V.21. N 9. P.948-960.

53. Хокни Р., Джессхоуп К. Параллельные ЭВМ. Архитектура, программирование и алгоритмы. М.: Радио и связь. 1986. - 392 с.
54. Топорков В.В. Модели распределенных вычислений. - М.: Физматлит, 2004. - 320с.
55. Skillicorn D. A Taxonomy for Computer Architectures // Computer. 1988. V.21. N 11. P.46-57.
56. Algorithms and Applications on Vector and Parallel Computers. Ed. by H.J. Te Ricle, Fh.I. Dekker and H.A. Van der Vorst. Elsevier Science Publishers B.V. 1987. P.1-20.
57. Коуги П.М. Архитектура конвейерных ЭВМ. Пер. с англ. - М.: Радио и связь, 1985. - 360 с.
58. Вальпа О. Д. Разработка устройств на основе цифровых сигнальных процессоров фирмы Analog Devices с использованием Visual DSP++. – М.: Горячая линия–Телеком, 2007 . – 270 с.
59. R. van de Plassche, Integrated Analog-to-Digital and Digital-to-Analog Converters, Kluwer Academic Publishers, Norwell, MA, U.S.A., 1993 – 360p
60. Микропроцессорные вычислительные системы обработки информации: проектирования и отладка / А.В. Палагин, Е.Л. Денисенко, Р.И. Белицкий, В.И. Вигалов. – К.: Нукова думка, 1993. – 352с.
61. Программируемые контролеры для систем управления. Часть 2. Характеристики микроконтроллеров и ПЛК: Учеб. Пособие для вузов / Г.И. Загарий, Н.О. Ковзель, А.И. Стасюк. – Харьков: ХФИ «Транспорт Украины», 2003. – 264с
62. Шагурин И.И. Современные микроконтроллеры и микропроцессоры Motorola,- М., Горячая линия – Телеком, 2004 – 952с.
63. Шахнович И. Современные технологии беспроводной связи. М., Техносфера, 2006 – 166с.
64. Томаси У. Электронные системы связи : Перевод с английского. М., Техносфера, 2007 – 255 с.

65. Бунин С. Г., Войтер А.П. Вычислительные сети с пакетной радиосвязью. – Киев: Техніка, 1989. – 223с.
66. www.rfmd.com – офіційний сайт компанії RFMicroDevices, Inc.
67. www.gran-jansen.com - офіційний сайт компанії Gran Jansen.
68. www.zilog.com - офіційний сайт компанії Zilog.
69. Левицький А.О. Метод формування повідомлень на основі інтегрально-імпульсних моделей. // BISTRO/96/052 Матеріали 2-ї Міжнародної науково-практичної конференції “Управління енерговикористанням”. – Львів. - 1997. – С. 36 – 39.
70. Яцків Н.Г., Яцків В.В. Методи кодування та фізичного представлення сигналів в інформаційно-керуючих системах // Розвідка і розробка нафтових і газових родовищ. Серія: Методи і засоби технічної діагностики. – Івано-Франківськ: ІФДТУНГ. – 2001. – №38 (том 8). – С.140–144.
71. Мельничук С.І. Пристрої з використанням шумоподібних сигналів у радіоканалах для передачі - приймання даних про стан віддалених об'єктів нафто - газового видобутку. // Розвідка і розробка нафтових і газових родовищ. - № 34 - Івано-Франківськ.: ІФДТУНГ, 1997. с.232 - 236.
72. Мельничук С.І. Методологія створення безпроводних комп'ютерних систем обліку витрати енергоносіїв // Матеріали наукової-технічної конференції професорсько-викладацького складу Івано-Франківського державного технічного університету нафти і газу. – Івано-Франківськ 1999. – с.97-98.
73. Мельничук С.І. Малоенергетичні методи завадостійкого обміну даними в безпроводних комп'ютерних мережах автоматизованих систем. // BISTRO/96/052 Матеріали 2-ї Міжнародної науково-практичної конференції "Управління енерговикористанням". - Львів. - 1997. - с.4-47 - 4-50.
74. Николайчук Я.М., Яцків Н.Г. Методи стиснення даних в багатоканальних системах на основі кодів Галуа // Вісник національного університету

- “Львівська політехніка”. Радіоелектроніка та телекомунікації. – Львів. – 2002. – №443. – С.135–138.
- 75.К.Г. Валеев, І.А. Джаладова “Вища математика”. – Навчальний посібник, Київ 2002, - 560с.
- 76.Мельник А.О., Ахмад Аль-Кхатіб. Апаратно-орієнтовані процесори швидких ортогональних перетворень // Вісник ДУ "Львівська політехніка": Комп'ютерні системи та мережі. №385, 2000 р. – 127-135
- 77.Блейхут Р. Теория и практика кодов контролирующей ошибки. Пер. с англ. – М.: Мир, 1986. – 576с.
- 78.Зяблов В.В., Шавгулидзе С.А. Обобщенные каскадные помехоустойчивые конструкции на базе сверточных кодов. – М.: Москва, 1991. – 207 с.
- 79.Кларк Дж, Кодирование с исправлением ошибок в системах цифровой связи: Пер. с англ.- Н.: Радио и связь, 1987. - 468 с.
- 80.Мак-Вильямс Ф. Дж., Слоэн Н. Дж. А. Теория кодов исправляющих ошибки.: Пер. с англ. – М.: Связь, 1979. –744 с.
- 81.Нейфак А.Э. Сверточные коды для передачи дискретной информации. – М.: Наука, 1979. – 222 с.
- 82.Лабунец В.Г. Теоретико-числовые преобразования над полями алгебраических чисел. – В кн.: Применение ортогональных методов при обработке сигналов и анализе систем. – Свердловск: УПИ, 1981, с.44-54
- 83.Бухтаб А.А. Теория чисел. – М.: Просвещение, 1966.- 384с.
- 84.Вариченко Л.В., Лабунец В. Г., Раков М. А. / Абстрактные алгебраические системы и цифровая обработка сигналов – К.: Наук. думка, 1986. – 248 с.
- 85.AD654 Low Cost Monolithic Voltage-to-Frequency Converter // http://www.analog.com/UploadedFiles/Data_Sheets/AD654.pdf.
- 86.АС №1462477 СССР, МКИ Н03 М1/38. “Аналого-цифровой преобразователь” Я.Н. Николайчук – Оpubл. 28.02.89, Бюл. №8.

- 87.АС 13726221 СССР, МКИ Н03 М1/38. “Аналого-цифровой преобразователь”/Я.Н. Николайчук. – Оpubл. 07.02.88, Бюл. №5.
- 88.Морелос-Сарагоса Р. Искусство помехоустойчивого кодирования. Методы, алгоритмы, применение: Перевод с английского. М., Техносфера, 2006 – 456С.
- 89.Вариченко Л.В., Лабунец В.Г., Раков М.А. Абстрактные алгебраические системы и цифровая обработка сигналов. – Киев: Наукова думка, 1986. – 248с.
- 90.www.wimaxforum.org – сайт посвященный стандарту WiMax
- 91.www.ieee.org – офіційний організації IEEE (Institute of Electrical and Electronics Engineers).
- 92.www.bluetooth.org - сайт посвященный стандарту Bluetooth
- 93.www.zigbee.org – офіційний сайт zigbee альянсу (Motorolla, TI, Samsung, Freescale, Siemens, Philips та ін.).
- 94.Точки Р. Дж., Уидмер Н. С. Цифровые системы. Теория и практика. М.: «Вильямс», 2004, 1024с.
- 95.Олифер В.Г., Олифер Н.А. Компьютерные сети. Принципы, технологии, протоколы. – СПб.: Питер, 2000. – 672 с
- 96.Буров Є. Комп’ютерні мережі. – Львів: БаК, 1999. – 468 с.
- 97.Мартин Дж. Планирование развития автоматизированных систем.- М.: Финансы и статистика, 1984. – 196с.
- 98.Мартин Дж. Организация баз данных в вычислительных системах. – М.: Мир, 1980. – 662с.
- 99.АС №964693 СССР, МКИ G08 С19/28. “Устройство для передачи сигналов” Я.Н. Николайчук и Г.Я. Ширмовский. – Оpubл. 07.10.82, Бюл. №37.
100. Торгашев В.А. Система остаточных классов и надежность ЦВМ.- М.:Советское радио, 1970.-118с.
101. Дадаев Ю.Г. Теория арифметических кодов.-М.:Радио и связь, 1981.-270с.

102. Круцкевич Н.Д. Перспективи розвитку комп'ютерних мереж з реконфігурацією архітектури на базі пам'яті колективного доступу // Вісник «Радіоелектроніка та телекомунікації» Національного університету "Львівська політехніка", Львів, 2004, №508, С. 240 – 245.
103. Y. Nykolaychuk, N. Krutskevych, O. Zastavnyy Architecture and system characteristic of distributed computer network with autonomus sensor equipment// Proc. of the International Conf."Modern problems of radio engineering, telecommunications and computer science" TCSET 2006. – Lviv-Slavsko (Ukraine). – P. 394 – 398с.
104. Ратхор Т.С. Цифровые измерения. АЦП/ЦАП: Перевод с английского. М., Техносфера, 2006 – 856с.
105. Николайчук Я.Н., Петришин Л.Б. Принципы построения и параметры АЦП на основе кодов поля Галуа // Проблемы создания преобразователей формы информации. Тезисы докладов IV Всесоюзного симпозиума.-Киев, ИК АН УССР, 1988, с.16-17.
106. Кондалев А.И. и др. Высокопроизводительные преобразователи формы информации. – Киев: Наук. думка, 1987. – 280с.
107. О Y. Nykolaychuk, N. Krutskevych O. Zastavniy, T. Grinchyshyn, Perspective Architecture and Components of Computer Networks // Proc. Of the Second IEEE International Workshop on Intelligent Data Acquisition and Advanced Computing Systems: Technology and Applications, IDAACS, Lviv, Ukraine, 2003
108. Федорков Б. Г., Телец В. А. Микросхемы ЦАП и АЦП: функционирование, параметры, применение. — М.: Энергоатомиздат, 1990. — 320 с: ил.
109. Keh-La Lin, Armin Kemma and Berdich J. Hosticka Modular low-power high-speed CMOS analog-to-digital converter for embedded systems. Kluwer Academic Publishers, Boston, 2003, - 254с.
110. Николайчук Я.Н. Разработка теории и комплекса технических средств формирования, передачи и обработки цифровых сообщений в

низовых вычислительных сетях автоматизированных систем: Дис. д-ра техн. наук: 05.13.05 – К., 1991.- 573с.







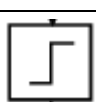

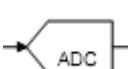
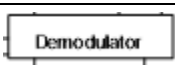
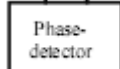
111. Гитис Э.И., Пискунов Е.А. Аналого-цифровые преобразователи.-М.: Энергоиздат, 1981. – 360с.
112. Черкаський М.В., Мурад Хуссей Халіл. Складність пристрою керування//Комп'ютерна інженерія та інформаційні технології Вісник Національного університету "Львівська політехніка". – Львів, 2004.- №521.-С. 3-7.
113. Заставний О.М., Николайчук Я.М. Методологія побудови автономних сенсорів для розподілених комп'ютерних мереж // Вісник Технологічного університету Поділля, Хмельницький, 2002, №3, Т1.ст. 142-146.
114. www.fairchildsemi.com – офіційний сайт компанії Fairchild Semiconductor
115. www.st.com – офіційний сайт компанії ST Microelectronic
116. www.onsemi.com – офіційний сайт компанії ON Semiconductor
117. www.burrbrown.com – офіційний сайт компанії Burr Brown
118. www.linear.com – офіційний сайт компанії Lineal Technologies
119. Пухальський Г.И., Новосельцева Т.Я. Цифровые устройства: Учебное пособие для втузов. – СПб.: Политехника, 1996. – 885с.
120. Майоров С.А., Новиков Г. И. Принципы организации цифровых машин. Л., "Машиностроение", 1974, 432с.
121. Вербовецкий А.А. Оптическая голография в цифровых компьютерных технологиях, - М., Алекс-Верб, 2004, - 149с.
122. Кожем'яко В.П., Лисенко Г.Л., Цирульник С.М. Архітектура логіко-часового оптоелектронного процесора обробки зображень // Оптико-електронні інформаційно-енергетичні технології, №1, Вінниця,- 2007,- с.103-110

123. Круцкевич Н.Д. Принципи побудови дешифраторів кодів Галуа пам'яті колективного доступу // Вісник Технологічного університету Поділля, -Хмельницький, -2004,- №2, -Ч.1, Т2, -С. 113 – 116.
124. Заставний О.М. Системні параметри автономних сенсорів з глибоким розпаралеленням інформаційних потоків // Вісник Технологічного університету Поділля, -Хмельницький, -2003, -№3, -Т1, - с.128 – 131.
125. Черкаський М.В. Мурад Хусейн Халіл. Універсальна SH-модель // Комп'ютерні системи та мережі: Вісник Національного університету "Львівська політехніка". – Львів, 2004.-№523.-С.150-154.
126. Черкаський М.В., Мурад Хусейн Халіл. Аналіз складності пристроїв помноження//Комп'ютерні системи проектування. Теорія і практика: Вісник Національного університету "Львівська політехніка" – Львів, 2005. - №548. – С.15-21
127. Брызгалов А.П. Базовая корреляционная функция сверхширокополосных сигналов большой длительности. Труды ГосНИИАС, серия “Авионика”, 2000 вып 3, - с.7-15
128. Іщеряков С.М., Федорович Ю.С. Комп'ютерне моделювання взаємкореляційних методів приймання фазоманіпульованих гармонійних сигналів // Вісник Житомирського інженерно-технологічного інституту. – Житомир : ЖІТІ – 2002 – с.28-32
129. Николайчук Я.Н., Шевчук Б.М. Методы цифровой обработки шумоподобных сигналов на основе кодовых ключей // В кн. “Технические средства обработки информации для высокопроизводительных ЭВМ и систем”–Киев.-Сб.тр.ИКАН УССР.-1988 – с.22-25
130. Гуменюк Р.М., Іщеряков С.М. Аналіз методу подвійного згортання із послідовним використанням різних статистичних функцій // Вісник Вінницького політехнічного інституту.-Вінниця : ВПІ.,–2003.- №6 с.75-79

131. Николайчук Я.М., Мельничук С.А. Методи завадостійкого обміну даними в низових обчислювальних мережах автоматизованих систем // 3-я українська конференція „Автоматика 96”.-Севастополь.-1996 –с.34-38.
132. Іщеряков С.М., Каюк Т.П. Взаємкореляційні властивості ансамблів багаторівневих М-послідовностей // Вісник Житомирського інженерно-технологічного інституту. – Житомир : ЖІТІ – 2002 –с.83-87
133. Шахнович И. Современные технологии беспроводной связи. М., Техносфера, 2006 – 166С.
134. Лучук А.М. Генерирование и разделение частотных сигналов. Киев, Техника, 1996. - 384с.
135. Свердлик М. Б. Оптимальные дискретные сигналы. М.: Сов. радио, 1975. - 200 с.
136. Цифровая связь. Д. Прокис; Пер. с англ., ред Д. Д. Кловский. – М.: Радио и связь, 2000. – 797с.
137. Николайчук Я.Н. Функции взаимокорреляционной связи и их применение для вычисления структурной функции // Тезисы докладов II Всесоюз.конф. «Технические средства для диагностики заболеваний ССС».-Москва.-1987. - с.25-29
138. Николайчук Я.Н. Шевчук Б.М. Распараллеливание процедуры вычисления мультипликативных функций корреляционной связи // Материалы VI Всесоюзной школы–семинара.–Львов.-1987 с.15-18.
139. Малиновский Б.Н., Буюн В.П., Козлов Л.Г. Введение в кибернетическую технику. Параллельные структуры и методы. – Киев: Наук. думка, 1989. – 272с.
140. М.К. Simon, 'Spread Spectrum Communications Handbook', Me Graw-Hill, Inc., 1994 – 238с.
141. Ян-Эрик Фрей, Ян Эндресен, Андреас Крайц, Гюнтрам Шайбль, “Без проводов, но на связи: Часть2. Беспроводные датчики и исполнительные механизмы в промышленных системах управления”, АББ Ревю №4, 2005. с.33-38.

142. Ю. Ф. Урядников, С. С. Аджемов Сверхширокополосная связь. Теория и применение. – М.: «СОЛОН-Пресс», 2005. – 368 с.
143. Барановская Т.П., Лойко В.И., Семенов М.И. Архитектура компьютерных систем и сетей: Учеб. Пособие. –М.: Финансы и статистика, - 2003,- 256с.
144. Тарасов И.Е. Разработка цифровых устройств на основе ПЛИС XILINX с применением языка VHDL. М.: Горячая линия-Телеком, 2005. – 782с.
145. Ян-Эрик Фрей, Андреас Крайц, Гюнтрам Шайбль, “Без проводов, но на связи: Часть 1. Меняя термины”, АББ Ревю №3, 2005 с.- 24-29.
146. Заставний О.М. Синтез та проектування аналого-цифрового кодера автономного сенсора з вихідними двомірними шумоподібними сигналами // Збірник наукових праць інституту проблем моделювання в енергетиці ім. Г.Є. Пухова.- Київ, -2006, – С.34 – 42.
147. Zastavniy Analog-digital Coders in Galois Base // Proc. of the International Conf. CADSM 2005. - Lviv-Slavsko (Ukraine). – 2005, - P. 248
148. Потемкин В. МАТЛАВ. Среда проектирования инженерных приложений., М., Диалог-МИФИ". 2003. – 448 стр.
149. Сергиенко А. М. VHDL для проектирования вычислительных устройств, К., ТИД "ДС", 2003,- 2008с.
150. Суворова Е.А., Шейнин Ю.Е. Проектирование цифровых систем на VHDL, Санкт-Петербург, ВНУ,- 2003, 576с.
151. Антонов А.П. Язык описания цифровых устройств-Altera-HDL, М: "Радиософт", 2001, 224с.

Умовні позначення елементів функціональних схем

Умовне позначення	Пояснення
	Корелятор
	схема зсуву фази
	Аналоговий суматор
	Підсилювач
	Схема контролю живлення
	Джерело опорної напруги
	Диференційний підсилювач
	Фільтр
	Підсилювач з змінним коефіцієнтом підсилення
	Обмежувач по рівню чигналу
	Генератор
	ЦАП
	АЦП
	Модулятор
	Демодулятор
	Фазовий детектор

Тексти VHDL програм реалізації функціональних модулів спецпроцесорів в базисі Галуа на ПЛІС

1. 4-х бітний суматор Галуа

```

ENTITY HalfAdder IS
PORT (A, B : IN BIT;
S, P : OUT BIT);
END HalfAdder;
ARCHITECTURE ArchHalfAdder OF HalfAdder IS
BEGIN
S<=AXORB;
P<=AANDB;
END ArchHalfAdder;
ENTITY FullAdder IS
PORT (Pin, A, B : IN BIT;
S, POut: OUT BIT);
END FullAdder;

ARCHITECTURE ArchFullAdder OF FullAdder IS
BEGIN
S<=PlnXORAXB;
Pout <= (A AND B) OR (Pin AND (A XOR B));
END ArchFullAdder;
ENTITY Adder IS
GENERIC (WIDTH : INTEGER := 4);
PORT(
Op1, Op2 : IN BIT_VECTOR (WIDTH -1 DOWNT0 0);
Sum : OUT BIT_VECTOR (WIDTH - 1 DOWNT0 0);
CarryOut : OUT BIT);
END Adder;
ARCHITECTURE ArchAdder OF Adder IS
COMPONENT HalfAdder
PORT (A, B : IN BIT;
S, P : OUT BIT);

COMPONENT FullAdder
PORT (Pin, A, B : IN BIT;
S, POut: OUT BIT);
END COMPONENT;
SIGNAL P : BIT_VECTOR(WIDTH-1 DOWNT0 0);

BEGIN
FOR1 :
FOR I IN 0 TO WIDTH -1 GENERATE
IF1:
IF I = 0 GENERATE
HA : HalfAdder PORT MAP(Op1(1), Op2(1), Sum(1), P(1));
END GENERATE IF1;
IF2:

```

```

IF I > 0 GENERATE
FA : FullAdder PORT MAP(P(I -1), Op1 (I), Op2(1), Sum(1),
P(1));
END GENERATE IF2;
END GENERATE FOR1;
CarryOut <=P(WIDTH-1);
ENDArchAdder2;

```

2. Повнорозрядний 4-х бітний лічильник Галуа

```

library IEEE;
use IEEE.std_logic_1164.all;
use IEEE.std_logic_unsigned.all;
use IEEE.std_logic_arith.all;
entity counters is
port (clk, en, rst : in std_logic;
count : out std_logic_vector (7 downto 0));
end counters;
architecture behav of counters is
signal cnt: std_logic_vector (7 downto 0);
begin
process (clk, en, cnt, rst)
begin
if (rst = "0") then
cnt <= (others => "0");
elsif (clk'event and clk = "1") then
if (en = "1") then
cnt <= cnt + "1";
end if;
end process;
count <= cnt;
end behav;

```

3. Реверсивний 4-х розрядний лічильник Галуа

```

library IEEE;
use IEEE.std_logic_1164.all;
use IEEE.std_logic_unsigned.all;
use IEEE.std_logic_arith.all;
entity counter is
port (clk, reset, load: in std_logic;
data: in std_logic_vector (7 downto 0);
count: out std__logic_vector (7 downto 0));
end counter;
architecture behave of counter is
signal count_i : std_logic_vector (7 downto 0);
begin
process (clk, reset)
begin
if (reset = "0") then
count_i <= (others => "0");

```



```

elsif (elk'event and elk = "1") then
if load = "1" then
count_i <= data;
else
count_i <= count_i + "1";
end if;
end if;
end process;
count <= count_i;
end behave;

```

4. Перетворювач паралельного коду Галуа в послідовний

```

library ieee;
use ieee.std_logic_1164 . all;
entity Serial is port (
elk : in STD_LOGIC; load : in STD_LOGIC; reset: in STD_LOGIC;
d : in STD_LOGIC_vector {3 downto 0}; oclk : out STD_LOGIC; o
: out STD_LOGIC; e : out STD_LOGIC
); end;
architecture behavioral of Serial is type t1 is range 0 to 4;
signal s : STD_LOGIC_vector (2 downto 0); signal i : t1;
begin
process (elk) begin if reset = "1" then
i <= 0; else
if (elk'event and clk='1') then
if (i = 0 and load = "1") then
s(2 downto 0) <= d{3 downto 1};
o <= d(0);
i <= 4; end if;
if (i > 1) then o <= s {0} ;
s(1 downto 0) <= s(2 downto 1); i <= i - 1; end if;
if (i = 1) then e <= "1"; i <= 0; else
e <= "0"; end if; end if; end if; if i>0 then
oclk <= not elk; else
oclk <= "0"; end if;
end process; end behavioral;

```

5. Шифратор Галуа

```

library IEEE;
use IEEE.std_logic_1164.all;
entity my_if is
port (c, d, e, f: in std_logic;
s :in std_logic_vector(1 downto 0);
pout : out std_logic);
end my_if;
architecture my_arc of my__if is
begin
myif_pro: process (s, c, d, e, f) begin

```

```
if s = "00" then
pout <= c;
elsif s = "01" then
pout <= d;
elsif s = "10" then
pout <= e;
else pout <= f;
end if;
end process myif_pro;
end my_arc;
```

Текст програми на MatLab для дослідження та побудови графіків кореляційних властивостей двовимірних шумоподібних сигналів

```

x= [1 -1 1 1 1 -1 -1 1 1 1 -1 1 -1 1 1 -1 1 1 -1 -1 -1 -1 -1 -1 1];
y= [1 -1 1 1 1 1 -1 1 1 1 -1 1 -1 1 1 -1 1 1 1 -1 -1 1 1 -1 1 0 0 0 0 0
0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0];
%x=[-1 -1 1 1 1 1 -1 1 -1 -1 1 -1 -1 -1 1 -1];
%y=[-1 -1 1 1 1 1 -1 1 -1 -1 1 -1 -1 -1 1 -1 0 0 0 0 0 0 0 0 0 0 0 0 0 0
0 0];

temp=0;
x_coord=0;
y_coord=0;
m_znach_x=0;
m_znach_y=0;
R=0;

%number_x = number_iteration / y_bitrate;
%number_y = number_iteration - number_x * y_bitrate;
%return ( y_bitrate - 1 - number_y ) * x_bitrate + number_x;
x_rozmir=sqrt(length(x));
counter=1;

for i=0:x_rozmir-1
    for j=0:x_rozmir-1
        number_x = fix(((counter-1) / x_rozmir));
        number_y = fix((counter-1) - number_x * x_rozmir);
        m_znach_x(counter) = fix((x_rozmir^2 - number_y*x_rozmir ) -
number_x);
        counter=counter+1;
    end;
end;

% int number_x = number_iteration / y_bitrate;
% int number_y = number_iteration - number_x * y_bitrate;
% return number_y * x_bitrate + number_x;
%1+fix( x_rozmir*2 - x_rozmir * number_y + number_x); ^>

counter=1;
for j=0:x_rozmir-1
    for i=0:x_rozmir-1
        number_x = fix(((counter-1) / x_rozmir));
        number_y = fix((counter-1) - number_x * x_rozmir);
        m_znach_y(counter) = counter;
        counter=counter+1;
    end;
end;

R_x=0;
for j=1:length(x)
    R_x(j)=0;
    for i=1:length(x)
        R_x(j)=R_x(j)+x(i)*y(m_znach_x(i)+j-1);
    end;
end;

```

```

    end;
end;

R_y=0;
for j=1:length(x)
    R_y(j)=0;
    for i=1:length(x)
        R_y(j)=R_y(j)+x(i)*y(m_znach_y(i)+j-1);
    end;
end;

R=R/length(y);
R1=[R_x(length(R_x):-1:2) R_x];
R2=[R_y(length(R_y):-1:2) R_y];
R_k=0;
R_k=R_x+R_y
%t1=[-(length(R1)/2:-1:2) 0 2:1:length(R1)/2]
R3=R1+R2;

petal=0;
for i=2:length(x)
    if(R_k(i)>petal)
        petal=R_k(i);
    end;
end;

petal

%figure(1);
%plot(R1); axis tight;

%figure(2);
%plot(R2); axis tight;

%figure(3);
subplot(1,1,1); bar(R3); grid on; axis tight;

%plot(R3); axis tight;

```

Текст класу "Barker", який виконує функції генерування одно- та двовимірних ШКП, перевірку критерію відбору та проведення кореляційного аналізу

```
// Barker.h: interface for the Barker class.
//
/////////////////////////////////////////////////////////////////

#if
!defined(AFX_BARKER_H__9843FB8C_1A1C_41DA_B4F8_3E2A6B680127__INCLUDED_)
#define AFX_BARKER_H__9843FB8C_1A1C_41DA_B4F8_3E2A6B680127__INCLUDED_

#if _MSC_VER > 1000
#pragma once
#endif // _MSC_VER > 1000
#include "math.h"
#define bitrate 1000 // Set bitrate for correlation code

class Barker
{
public:
    int petal [bitrate];
    int max_peak;
    int max_side_peak;
    int min_side_peak;
    char code[bitrate];
    char sequence[bitrate*2];

    Barker();
    virtual ~Barker();
    void correlation (int method, int bitrate_x, int bitrate_y);
    bool generate (int bitrate_sequence);
    bool test_code(int bitrate_sequence, int max_diferense_bit);
private:
    int correlation_bit (int massive_x, int massive_y);
    int bit_number(char method_number, int number_iteration, int
x_bitrate, int y_bitrate);
};
#endif //
!defined(AFX_BARKER_H__9843FB8C_1A1C_41DA_B4F8_3E2A6B680127__INCLUDED_)

// Barker.cpp: implementation of the Barker class.
/////////////////////////////////////////////////////////////////

#include "stdafx.h"
#include "BarkerM.h"
```

```

#ifdef _DEBUG
#undef THIS_FILE
static char THIS_FILE[]=__FILE__;
#define new DEBUG_NEW
#endif

////////////////////////////////////
// Construction/Destruction
////////////////////////////////////

Barker::Barker()
{
for (int i=0; i<bitrate; i++) petal[i]=0, code[i]='+';
for (i=0;i<bitrate*2;i++) sequence[i]='0';
max_peak = max_side_peak = min_side_peak = 0;
}

Barker::~Barker()
{
}
//-----
--
bool Barker::generate (int bitrate_sequence)
{
    int a = bitrate_sequence-1;
    while(a>0)
    {
        if (code[a]=='-')
        {
            code[a]='+';
            break;
        }
        else code[a]='-', a--;
    }
    if (a==0)
        if (code[a]=='-'){
            code[a]='+';
            return TRUE;
        }
        else {
            code[a]='-';
            return FALSE;
        }
}
return TRUE;
}
//-----
--

```

```

bool Barker::test_code(int bitrate_sequence, int max_diferense_bit)
{
    int a = 0, null_bit = 0, one_bit = 0;
    int min_diferense_bit = max_diferense_bit * -1;
    while(bitrate_sequence-1>a)
    {
        if (code[a]=='-') null_bit++;
        if (code[a]=='+') one_bit++;
        a++;
    }
    a = null_bit-one_bit;
    if ((a<=max_diferense_bit)&&(a>=min_diferense_bit))
    {
        return TRUE;
    }
return FALSE;

}

//-----
--
int Barker::correlation_bit(int massive_x, int massive_y)
{
    if(code[massive_x]==sequence[massive_y]) return 1;
    if(sequence[massive_y]=='0') return 0;
    else return -1;
}
//-----
--

//-----
--
int Barker::bit_number(char method_number, int number_iteration, int
x_bitrate, int y_bitrate)
{
if(method_number==1){
    int number_x = number_iteration / y_bitrate;
    int number_y = number_iteration - number_x * y_bitrate;
    return number_y * x_bitrate + number_x;
}
if(method_number==2){
    int number_x = number_iteration / y_bitrate;
    int number_y = number_iteration - number_x * y_bitrate;
    return ( y_bitrate - 1 - number_y ) * x_bitrate + number_x;
}
if(method_number==3){
    int number_x = number_iteration / y_bitrate;

```

```

    int number_y = number_iteration - number_x * y_bitrate;
    return number_y * x_bitrate + x_bitrate - 1 - number_x;
}
if(method_number==4){
    int number_x = number_iteration / y_bitrate;
    int number_y = number_iteration - number_x * y_bitrate;
    return ( y_bitrate - 1 - number_y ) * x_bitrate + x_bitrate - 1 -
number_x;
}
if(method_number==5){
    int number_y = number_iteration / x_bitrate;
    int number_x = number_iteration - number_y * x_bitrate;
    return number_y * x_bitrate + number_x;
}
if(method_number==6){
    int number_y = number_iteration / x_bitrate;
    int number_x = number_iteration - number_y * x_bitrate;
    return ( y_bitrate - 1 - number_y ) * x_bitrate + number_x;
}
if(method_number==7){
    int number_y = number_iteration / x_bitrate;
    int number_x = number_iteration - number_y * x_bitrate;
    return number_y * x_bitrate + x_bitrate - 1 - number_x;
}
if(method_number==8){
    int number_y = number_iteration / x_bitrate;
    int number_x = number_iteration - number_y * x_bitrate;
    return ( y_bitrate - 1 - number_y ) * x_bitrate + x_bitrate - 1 -
number_x;
}
else return number_iteration;
}
//-----
--

void Barker::correlation ( int method, int bitrate_x, int bitrate_y )
{
int bitrate_sequence = bitrate_x * bitrate_y, i,j;
// sequence[i]=sequence[i+bitrate_sequence]=code[i]
for(i=0;      i<bitrate_sequence;      i++)      sequence[i]=code[i],
sequence[i+bitrate_sequence]='0', petal[i]=0;
    max_peak = 0;
    max_side_peak = -100;
    min_side_peak = 100;
//-----
// Method 0      -->
//              012

```



```

//-----
if(method==0){
    for (j=0; j<bitrate_sequence; j++){
        for(int i=0; i<bitrate_sequence;
i++)petal[j]+=correlation_bit(i,i+j);
        }
    }
//-----
// Method 1      -->
//              |012
//              1|345
//              v678
//
//              1X+1Y
//
//-----
if(method==1){
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(1,i,bitrate_x,bitrate_y),i+j);
            }
        }
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(5,i,bitrate_x,bitrate_y),i+j);
            }
        }
    }
//-----
// Method 2      -->
//              ^012
//              1|345
//              |678
//-----
if(method==2){
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(1,i,bitrate_x,bitrate_y),i+j);
            }
        }
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(6,i,bitrate_x,bitrate_y),i+j);
            }
        }
    }

```

```

    }
}
//-----

//-----
// Method 3
//-----
if(method==3){
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(1,i,bitrate_x,bitrate_y),i+j);
        }
    }
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(7,i,bitrate_x,bitrate_y),i+j);
        }
    }
}

//-----
//-----
// Method 4          <--
//                   ^012
//                   1|345
//                   |678
//-----
if(method==4){
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(1,i,bitrate_x,bitrate_y),i+j);
        }
    }
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(8,i,bitrate_x,bitrate_y),i+j);
        }
    }
}
//-----
// Method 5          -->
//-----
if(method==5){
    for (j=0; j<bitrate_sequence; j++){

```

```

        for(i=0; i<bitrate_sequence; i++){

petal[j]+=correlation_bit(bit_number(2,i,bitrate_x,bitrate_y),i+j);
        }
    }
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

petal[j]+=correlation_bit(bit_number(5,i,bitrate_x,bitrate_y),i+j);
        }
    }
}
//-----
// Method 6          <--
//-----
if(method==6){
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

petal[j]+=correlation_bit(bit_number(2,i,bitrate_x,bitrate_y),i+j);
        }
    }
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

petal[j]+=correlation_bit(bit_number(6,i,bitrate_x,bitrate_y),i+j);
        }
    }
}
//-----
//-----
// Method 7          <--
//-----
if(method==7){
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

petal[j]+=correlation_bit(bit_number(2,i,bitrate_x,bitrate_y),i+j);
        }
    }
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

petal[j]+=correlation_bit(bit_number(7,i,bitrate_x,bitrate_y),i+j);
        }
    }
}
}

```

```

//-----
// Method 8
//-----
if(method==8){
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(2,i,bitrate_x,bitrate_y),i+j);
        }
    }
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(8,i,bitrate_x,bitrate_y),i+j);
        }
    }
}

//-----
// Method 9
//-----
if(method==9){
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(3,i,bitrate_x,bitrate_y),i+j);
        }
    }
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(5,i,bitrate_x,bitrate_y),i+j);
        }
    }
}

//-----
// Method 10
//-----
if(method==10){
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(3,i,bitrate_x,bitrate_y),i+j);
        }
    }
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

```

```

        petal[j]+=correlation_bit(bit_number(6,i,bitrate_x,bitrate_y),i+j);
    }
}
//-----
// Method 11
//-----
if(method==11){
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(3,i,bitrate_x,bitrate_y),i+j);
        }
    }
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(7,i,bitrate_x,bitrate_y),i+j);
        }
    }
}
//-----
// Method 12
//-----
if(method==12){
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(3,i,bitrate_x,bitrate_y),i+j);
        }
    }
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(8,i,bitrate_x,bitrate_y),i+j);
        }
    }
}
//-----
// Method 13
//-----
if(method==13){
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(4,i,bitrate_x,bitrate_y),i+j);
        }
    }
}

```

```

    }
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(5,i,bitrate_x,bitrate_y),i+j);
            }
        }
    }
//-----
// Method 14
//-----
if(method==14){
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(4,i,bitrate_x,bitrate_y),i+j);
            }
        }
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(6,i,bitrate_x,bitrate_y),i+j);
            }
        }
    }

//-----
// Method 15
//-----
if(method==15){
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(4,i,bitrate_x,bitrate_y),i+j);
            }
        }
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

            petal[j]+=correlation_bit(bit_number(7,i,bitrate_x,bitrate_y),i+j);
            }
        }
    }

//-----
// Method 16
//-----
if(method==16){
    for (j=0; j<bitrate_sequence; j++){

```

```

        for(i=0; i<bitrate_sequence; i++){

petal[j]+=correlation_bit(bit_number(4,i,bitrate_x,bitrate_y),i+j);
        }
    }
    for (j=0; j<bitrate_sequence; j++){
        for(i=0; i<bitrate_sequence; i++){

petal[j]+=correlation_bit(bit_number(8,i,bitrate_x,bitrate_y),i+j);
        }
    }
}

//-----
//      END NEW METHODS
//-----

    for(i=1;i<bitrate_sequence;i++){
        if(max_side_peak<=petal[i]) max_side_peak=petal[i];
        if(min_side_peak>=petal[i]) min_side_peak=petal[i];
    }
max_peak=petal[0];
//-----
--
}

```